

UNIVERSIDADE FEDERAL DE SANTA CATARINA
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

FONTE CHAVEADA COM MÚLTIPLAS SAÍDAS ISOLADAS E
FATOR DE POTÊNCIA UNITÁRIO COM UM ÚNICO INTERRUPTOR

DISSERTAÇÃO SUBMETIDA À UNIVERSIDADE FEDERAL DE SANTA CATARINA PARA
OBTENÇÃO DE GRAU DE MESTRE EM ENGENHARIA ELÉTRICA.

CARLOS ALBERTO CANESIN

Florianópolis, setembro de 1990.

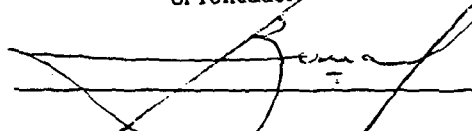
FONTE CHAVEADA COM MÚLTIPLAS SAÍDAS ISOLADAS E FATOR
DE POTÊNCIA UNITÁRIO COM UM ÚNICO INTERRUPTOR.

CARLOS ALBERTO CANESIN

ESTA DISSERTAÇÃO FOI JULGADA ADEQUADA PARA A OBTENÇÃO DO TÍTULO DE MESTRE
EM ENGENHARIA, ESPECIALIDADE ENGENHARIA ELÉTRICA E APROVADA EM SUA FORMA
FINAL PELO CURSO DE PÓS-GRADUAÇÃO.



Prof. Ivo Barbi, Dr. Ing.
Orientador



Prof. José Carlos Moreira Bermudez, PhD
Coordenador do Curso de Pós-Graduação
em Engenharia Elétrica

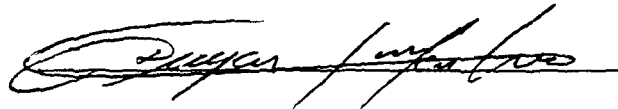
BANCA EXAMINADORA:



Prof. Ivo Barbi, Dr. Ing.
Presidente da Banca Examinadora



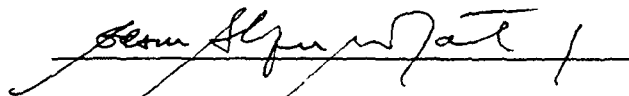
Prof. Arnaldo José Perin, Dr. Ing.



Prof. Denizar Cruz Martins, Dr.



Prof. Enio Valmor Kassick, Dr.



Prof. Edson Hirokazu Watanabe, Dr.

A DEUS

A MINHA ESPOSA REGINA E AOS MEUS FILHOS:

CARLOS HENRIQUE, FÁBIO CÉSAR E MÍRIAM REGINA

A MEUS PAIS

AGRADECIMENTOS

Ao meu orientador Prof. Ivo Barbi, pela dedicação, extrema competência e amizade dispensada na orientação deste trabalho e durante todo o curso de pós-graduação.

Aos professores participantes de minha banca examinadora: Ivo Barbi, Arnaldo José Perin, Denizar Cruz Martins, Enio Valmor Kassick e Edson Hirokazu Watanabe, pela atenção e contribuições sugeridas ao trabalho.

Ao Prof. Arnaldo José Perin, pela grande amizade, simpatia e apoio durante todos os momentos importantes da realização deste trabalho.

Aos amigos, técnicos e funcionários do LAMPEP, em especial à Rosângela Marcia Livramento, Luiz Marcellus Coelho, Adenir João da Silva e Alexandre D'Avila da Cunha o meu agradecimento pela amizade e colaboração na realização deste trabalho.

Ao amigo Nelson e Eng. Leonardo Garofallis ambos da CELESC pela obtenção de dados do Projeto PROCEL da Eletrobrás.

À secretaria de Pós-Graduação, em especial à Senhora Graça e Wilson.

Ao amigo Francisco Edson Nogueira de Melo, em especial ao amigo Alexandre Ferrari de Souza pela dedicação e apoio incondicional na parte computacional.

À minha esposa Regina e aos meus filhos pela compreensão, carinho e apoio e minhas desculpas pelos muitos momentos roubados de lazer e da minha presença.

À UNIVERSIDADE ESTADUAL PAULISTA - UNESP, Campus de Ilha Solteira e ao PICD-CAPES pelo suporte financeiro.

SUMÁRIO

RESUMO	i
ABSTRACT	ii
SIMBOLOGIA	iii
INTRODUÇÃO GERAL	x
CAPÍTULO I - CONVERSOR CC/CC SEPIC, ANÁLISE, CARACTERÍSTICAS DE OPERAÇÃO E SIMULAÇÕES	
1.1 INTRODUÇÃO	01
1.2 ANÁLISE DO CONVERSOR CC/CC SEPIC EM REGIME PERMANENTE E MODO DE CONDUÇÃO DESCONTÍNUA	02
1.3 ANÁLISE DO CONVERSOR CC/CC SEPIC EM REGIME PERMANENTE E MODO DE CONDUÇÃO CONTÍNUA	11
1.3.1 Estudo da ondulação de corrente e tensão no conversor CC/CC SEPIC, modo de operação contínua em regime permanente	18
1.3.2 Correntes e tensões médias e de pico, cálculo dos filtros capacitivos, para o conversor CC/CC SEPIC, modo de condução contínua em regime permanente	26
1.4 ANÁLISE DOS LIMITES DE CONDUÇÃO CONTÍNUA E DESCONTÍNUA DO CONVERSOR CC/CC SEPIC, EM REGIME PERMANENTE	31
1.5 CARACTERÍSTICAS DE TRANSFERÊNCIA E CARACTERÍSTICAS EXTERNAS DO CONVERSOR CC/CC SEPIC, EM REGIME PERMANENTE	35
1.6 ANÁLISE DOS TEMPOS DE CONDUÇÃO E ABERTURA DO TRANSISTOR DE POTÊNCIA DO CONVERSOR CC/CC SEPIC	38

1.7	SIMULAÇÕES DO CONVERSOR CC/CC SEPIC EM COMPUTADOR DIGITAL	40
1.7.1	Simulações do conversor CC/CC SEPIC com modulação por largura de pulso	41
1.7.2	Simulações do conversor CC/CC SEPIC com modulação por corrente com histerese constante	47
1.8	CONCLUSÃO	50

CAPÍTULO II - ESTRUTURA PROPOSTA PARA A FONTE CHAVEADA COM CONVERSOR SEPIC, ANÁLISE E MODELAMENTO

2.1	INTRODUÇÃO	51
2.2	MODELAMENTO DA FONTE CHAVEADA COM CONVERSOR SEPIC, OBTENÇÃO DA EQUAÇÃO DINÂMICA E FUNÇÃO DE TRANSFERÊNCIA	52
2.3	CONCLUSÃO	66

CAPÍTULO III - MODULAÇÃO POR CORRENTE COM HISTERESE VARIÁVEL DA FONTE CHAVEADA PROPOSTA, SIMULAÇÕES EM COMPUTADOR DIGITAL

3.1	INTRODUÇÃO	67
3.2	MODULAÇÃO POR CORRENTE SENOIDAL COM HISTERESE VARIÁVEL PARA A FONTE CHAVEADA COM CONVERSOR SEPIC, ANÁLISE E SIMULAÇÕES	69
3.2.1	Análise qualitativa e quantitativa da fonte chaveada com conversor SEPIC e modulação por corrente senoidal retificada com histerese variável	71
3.2.1.1	Etapas de funcionamento da fonte chaveada SEPIC e modulação por corrente senoidal retificada com histerese variável	73

3.2.1.2	Definição dos intervalos de tempo das etapas de funcionamento	77
3.2.2	Correntes médias, eficazes e de pico nos semicondutores e elementos passivos	79
3.2.3	Tensões de pico nos semicondutores	84
3.2.4	Valor mínimo do indutor de filtragem L_1	85
3.2.5	Resultados de Simulações da fonte chaveada SEPIC com modulação por corrente senoidal com histerese variável	86
3.3	MODULAÇÃO DA FONTE CHAVEADA COM CONVERSOR SEPIC POR CORRENTE NÃO SENOIDAL COM NÍVEL DE HISTERESE VARIÁVEL, SIMULAÇÕES	88
3.3.1	Resultados de simulações da fonte chaveada SEPIC com modulação por corrente não senoidal com histerese variável	90
3.4	CONCLUSÃO	92

CAPÍTULO IV - PROJETO PARA A FONTE CHAVEADA PROPOSTA, ÁBACOS PARA PROJETO E DIMENSIONAMENTO DE COMPONENTES

4.1	INTRODUÇÃO	93
4.2	PROJETO E DIMENSIONAMENTO DO ESTÁGIO DE ENTRADA RETIFICADOR	94
4.3	PROJETO E DIMENSIONAMENTO DA ESTRUTURA DE POTÊNCIA DO CONVERSOR SEPIC COM MÚLTIPLAS SAÍDAS ISOLADAS	96
4.3.1	Resultados de simulação do projeto do estágio de potência da fonte chaveada com conversor SEPIC	117
4.3.1.1	Detalhes das principais formas de ondas da fonte chaveada SEPIC	127
4.3.2	Dimensionamento dos componentes ativos	123
4.3.2.1	Dimensionamento do MOSFET T_R	123
4.3.2.2	Dimensionamento dos diodos de saída	125
4.3.3	Projeto dos dissipadores dos componentes ativos	128
4.3.4	Projeto do circuito grampeador para o MOSFET T_R	131

4.4	PROJETO DO CIRCUITO DE COMANDO	133
4.4.1	Circuito de Drive para o MOSFET T_R	137
4.5	REGULAÇÃO DAS TENSÕES SECUNDÁRIAS DA FONTE CHAVEADA SEPIC	139
4.6	CONSIDERAÇÕES SOBRE O PROJETO DO TRANSFORMADOR T	140
4.7	ESTRUTURA COMPLETA PARA A FONTE CHAVEADA SEPIC COM MODULAÇÃO POR CORRENTE COM HISTERESE VARIÁVEL	142
4.8	CONCLUSÃO	143

CAPÍTULO V - RESULTADOS EXPERIMENTAIS DE UM PROTÓTIPO PARA A FONTE CHAVEADA PROPOSTA

5.1	INTRODUÇÃO	144
5.2	TENSÃO E CORRENTE DE ENTRADA DA FONTE CHAVEADA SEPIC IMPLEMENTADA ..	144
5.3	CORRENTE NO INDUTOR L_1 E TENSÕES NO MOSFET E DIODO DE SAÍDA DO SECUNDÁRIO DE +5Volts	147
5.4	ESPECTRO HARMÔNICO DA CORRENTE DE ENTRADA	150
5.5	CARACTERÍSTICAS ESTÁTICAS DA FONTE CHAVEADA SEPIC	152
5.6	CONCLUSÃO	153

CONCLUSÕES FINAIS	154
-------------------------	-----

REFERÊNCIAS BIBLIOGRÁFICAS	156
----------------------------------	-----

ANEXOS	160
--------------	-----

ANEXO 1	ONDULAÇÕES DE TENSÃO E CORRENTE NOS CONVERSORES CC/CC DE QUARTA ORDEM	161
---------	--	-----

ANEXO 2	SOFTWARES DESENVOLVIDOS PARA SIMULAÇÃO DO CONVERSOR CC/CC SEPIC E DAS ESTRUTURAS ESTUDADAS PARA A FONTE CHAVEADA COM MODULAÇÃO POR	
---------	---	--

CORRENTE COM HISTERESE VARIÁVEL	164
ANEXO 2.1 SOFTWARE PARA SIMULAÇÃO DA FONTE CHAVEADA COM CONVERSOR SEPIC E MODULAÇÃO POR CORRENTE SENOIDAL RETIFICADA COM HISTERESE VARIÁVEL	164
ANEXO 2.2 SOFTWARE PARA SIMULAÇÃO DO CONVERSOR CC/CC SEPIC EM MALHA ABERTA, MODULAÇÃO PWM	172
ANEXO 2.3 SOFTWARE PARA SIMULAÇÃO DA FONTE CHAVEADA COM CONVER- SOR SEPIC E MODULAÇÃO POR CORRENTE NÃO SENOIDAL COM HISTERESE VARIÁVEL	173
ANEXO 2.4 SOFTWARE SCVOLT ADAPTADO PARA SIMULAÇÃO COM CONTROLE DO COMANDO DOS INTERRUPTORES, ATRAVÉS DE MODULAÇÃO POR CORRENTE SENOIDAL RETIFICADA COM HISTERESE VARIÁVEL .	174
ANEXO 3 NOVA ESTRUTURA ESTUDADA PARA A FONTE CHAVEADA COM CONVERSOR SEPIC E MODULAÇÃO POR CORRENTE SENOIDAL RETIFICADA COM HISTERESE VARIÁVEL	175
ANEXO 4 SOFTWARE PARA DIMENSIONAMENTO DOS COMPONENTES ATIVOS DA FONTE CHAVEADA COM CONVERSOR SEPIC E MODULAÇÃO POR CORRENTE SENOIDAL RETIFICADA COM HISTERESE VARIÁVEL	185
ANEXO 5 PROJETO PROCEL - PESQUISA DE POSSE DE ELETRODOMÉSTICOS E DE HÁBI- TOS DE CONSUMO (ELETROBRÁS)	187

RESUMO

Este trabalho tem o objetivo de apresentar, analisar e implementar uma fonte chaveada com múltiplas saídas isoladas, através do emprego do Conversor CC/CC SEPIC (SINGLE ENDED PRIMARY INDUCTANCE CONVERTER). A estrutura proposta permite que com um único interruptor se consiga corrigir o fator de potência que a fonte chaveada apresenta para a rede CA, através do emprego da técnica de Modulação por Corrente com Histerese Variável, ou, Controle com Tempo de de Condução (On-Time) Constante.

Faz-se uma análise do Conversor CC/CC SEPIC, apresentando-se suas características de transferência estática e de carga, validando-se os resultados obtidos por simulações em computador digital.

Apresenta-se uma explanação a respeito das técnicas de Modulação empregadas até o momento (1990).

Com as definições da estrutura e do tipo de modulação, apresenta-se o projeto para a fonte chaveada proposta e os resultados experimentais de um protótipo implementado, validando-se os estudos analíticos realizados.

ABSTRACT

This work presents the analysis and implementation of switching power supplies with multiple output, through the use of the DC/DC SEPIC (Single Ended Primary Inductance Converter).

The structure has a single switch-mode power processing stage, improved input power factor, with the use of the variable current hysteresis control, or, constant on-time control.

The analysis of the DC/DC SEPIC, output characteristics and computer simulation is presented.

A switching power supply practical design and experimental results are presented to demonstrate the validity of the theoretical analysis.

SIMBOLOGIA

A_c	Área da janela do núcleo
A_e	Área da secção transversal do núcleo
B	Densidade de fluxo magnético
$B_{máx}$	Máxima densidade de fluxo magnético
CA	Corrente alternada
CC	Corrente Contínua
C_g	Capacitância do circuito grampeador do MOSFET
C_{iss}	Capacitância de entrada do MOSFET
C_{oss}	Capacitância de saída do MOSFET
C_1	Capacitância de entrada do lado primário
C_{1n}	Enésima capacitância de entrada do lado primário
C_2	Capacitância de saída
C_2'	Capacitância de saída referida ao primário
C_{2n}	Enésima capacitância de saída
C_{2T}	Capacitância equivalente de saída
C_{2T}'	Capacitância equivalente de saída referida para o primário
D	Razão cíclica
$D_{máx}$	Máxima razão cíclica
$D_{mín}$	Mínima razão cíclica
D_n	Enésimo diodo de saída
\det	Determinante
D_{on}	Diodo conduzindo

D_{off}	Diodo não conduzindo
D_R	Diodo do estágio de entrada retificador
D_T	Diodo total equivalente de saída
D_Z	Diodo Zener
f	Frequência de chaveamento
$f_{m\acute{a}x}$	Máxima frequência de chaveamento
$f_{m\acute{i}n}$	Mínima frequência de chaveamento
f_{rede}	Frequência da rede de CA
G	Ganho estático
$HIST_{m\acute{a}x}$	Máximo valor de histerese
i_{c1}	Corrente instantânea em C_1
i_{c2}	Corrente instantânea em C_2
i_D	Corrente instantânea no diodo D
$I_{Dméd}$	Corrente média no diodo D
I_{Def}	Corrente eficaz no diodo D
i_{Dp}	Corrente de pico no diodo D
$I_{DRméd}$	Corrente média no diodo D_R
I_{DRef}	Corrente eficaz no diodo D_R
I_{DRp}	Corrente de pico no diodo D_R
$I_{DTef\ p\acute{i}co}$	Corrente eficaz de pico no diodo D_T
$I_{DTméd\ p\acute{i}co}$	Corrente média de pico no diodo D_T
$I_{DT\ p\acute{i}co}$	Corrente de pico no diodo D_T
$I_{DT\ p\acute{i}co}'$	Corrente de pico no diodo D_T referida ao primário
I_{in}	Corrente média de entrada da fonte chaveada
I_{inf}	Corrente de referência inferior

I_{L1ef}	Corrente eficaz no indutor L_1 da fonte chaveada
$I_{L1méd}$	Corrente média no indutor L_1 da fonte chaveada
$I_{LMméd}$	Corrente média na indutância L_M da fonte chaveada
i_M	Corrente na indutância magnetizante L_M
I_{Mp}	Corrente de pico na indutância L_M
I_M	Corrente média na indutância L_M
$i_M(0)$	Corrente inicial na indutância L_M
\bar{i}_M	Corrente instantânea em L_M da fonte chaveada
\bar{I}_M	Corrente máxima num período de chaveamento em L_M
I_{pef}	Corrente eficaz no primário
I_{ref}	Corrente de referência
i_s	Corrente de comutação
I_s	Corrente média de comutação
$I_{si_{min}}$	Corrente mínima na saída i
I_{sup}	Corrente de referência superior
i_{TR}	Corrente no MOSFET
I_{TRef}	Corrente eficaz no MOSFET
$I_{TRef_{pico}}$	Corrente eficaz de pico no MOSFET
$I_{TRméd}$	Corrente média no MOSFET
$I_{TRméd_{pico}}$	Corrente média de pico no MOSFET
i_{TRp}	Corrente de pico no MOSFET
i_1	Corrente no indutor L_1
I_1	Corrente média em L_1
$i_1(0)$	Corrente inicial em L_1
I_{1p}	Corrente de pico em L_1

\bar{I}_1	Corrente instantânea em L_1 da fonte chaveada
$\bar{I}_{1\text{máx}}$	Corrente máxima num período de chaveamento em L_1
I_2'	Corrente de carga referida ao primário
I_{2T}	Corrente total de carga
I_{2T}'	Corrente total de carga referida ao primário
\mathbb{I}	Matriz identidade
J	Densidade de corrente
K_a	Fator de enrolamento de bobinas
L_1	Indutância de entrada
$L_{1\text{mín}}$	Mínima indutância de entrada
L_{EQ}	Indutância equivalente à associação em paralelo de L_1 e L_M
lg	Comprimento do entreferro
L_M	Indutância magnetizante L_M
le	Comprimento da espira média
L_p	Indutância do enrolamento primário
N_1	Número de espiras do enrolamento 1 (primário)
N_2	Número de espiras do enrolamento 2 (secundário)
N_{2n}	Número de espiras do enésimo secundário
N_p	Número de espiras do enrolamento primário
η	Rendimento
P_1	Potência média de entrada
P_2	Potência média de saída
P_{comut}	Perdas de potência na comutação
P_{condu}	Perdas de potência na condução
P_T	Perda de potência total no diodo
P_{total}	Perda de potência total no MOSFET

R_{cd}	Resistência térmica cápsula-dissipador
$R_{crítico}$	Resistência de carga crítica
R_D	Resistência do diodo
R_{DR}	Resistência do diodo retificador
$R_{DS(on)}$	Resistência dreno-source do MOSFET
R_{D2n}	Resistência do enésimo diodo de saída
R_g	Resistência do circuito grampeador para o MOSFET
R_2	Resistência de carga
R_2'	Resistência de carga referida ao primário
R_{2min}'	Resistência mínima de carga referida ao primário
R_{2n}	Resistência enésima de saída
R_{2T}	Resistência total equivalente
R_{2T}'	Resistência total equivalente da saída referida ao primário
R_{thjc}	Resistência térmica junção-cápsula
R_{cd}	Resistência térmica cápsula-dissipador
R_{SE}	Resistência série equivalente dos capacitores de saída
R_{TR}	Resistência do MOSFET
S_{Cu}	Secção de cobre
sen	Função seno
T	Período de funcionamento
T_a	Temperatura ambiente
t_a	Tempo de abertura de T_R
T_c	Temperatura da cápsula
t_F	Tempo de fechamento de T_R
$T_{Jmáx}$	Temperatura máxima de junção
T_R	Transistor MOSFET

T_{Roff}	Transistor T_R bloqueado
T_{Ron}	Transistor T_R conduzindo
u	Vetor de entrada
V_{ac}	Tensão de entrada de CA
V_{camax}	Máxima tensão de entrada de CA
V_{camin}	Mínima tensão de entrada de CA
V_{c1}	Tensão em C_1
V_D	Tensão no diodo D
V_{Dpr}	Tensão de pico reversa no diodo D
V_{DRp}	Tensão de pico no diodo D_R
V_{DTpico}	Tensão de pico no diodo equivalente D_T
$V_{DT'pico}$	Tensão de pico no diodo D_T
V_{GS}	Tensão Gate-Source no MOSFET
V_{Sn}	Tensão da n ésima saída
V_{redep}	Tensão de pico da rede
V_{TR}	Tensão no MOSFET
V_{TRp}	Tensão de pico no MOSFET
$ V_1 $	Tensão de entrada retificada
V_1	Tensão de entrada
$\bar{V}_{1máx}$	Tensão máxima de entrada retificada
V_2	Tensão de carga
V_2'	Tensão de carga referida ao primário
Δi_1	Ondulação de corrente em L_1
Δi_M	Ondulação de corrente em L_M
Δi_S	Ondulação da corrente de comutação
ΔQ_{c1}	Variação da carga em C_1

ΔV_{C_1}	Ondulação de tensão em C_1
$\Delta V_{C_2}', \Delta V_2'$	Ondulação de tensão em C_2'
$\Delta V_{C_{2T}}$	Ondulação de tensão em C_{2T}
$\Delta V_{C_{2T}'}$	Ondulação de tensão em C_{2T}'
Δx	Ondulação do vetor de estado x
$\Delta \omega$	Variação de energia
$\Delta \phi_1$	Variação de fluxo de entrada
$\Delta \phi_2$	Variação de fluxo na saída
x	Vetor de estado
y	Vetor de saída
ω	Frequência angular da rede de CA
γ	Corrente de carga parametrizada
ϕ	Diâmetro de fio esmaltado
μ_o	Permissividade do núcleo
μ_e	Permissividade relativa do núcleo
Σ	Somatório
\int	Integral
\dot{i}	Primeira derivada da variável i

INTRODUÇÃO GERAL

Nestes últimos dez anos tem sido de grande interesse, da comunidade científica mundial, o desenvolvimento de conversores CA/CC que apresentem fator de potência unitário para a rede CA e baixo conteúdo harmônico na corrente de linha [9 à 20].

Estes estudos são os resultados das exigências das especificações militares e das agências governamentais de energia Européias e Americanas [12, 14 e 15].

A grande maioria das fontes chaveadas, usam retificadores como estágio de entrada [11]. A voltagem de saída deste estágio de entrada não é puramente contínua, contendo uma substancial ondulação, havendo necessidade do uso de um filtro CC na saída do estágio retificador. Quando o retificador do estágio de entrada é controlado, a combinação dos efeitos do filtro CC e do controle de fase tornam a corrente de entrada não senoidal e podendo não estar em fase com relação à voltagem de entrada senoidal [11].

Portanto, apesar destes retificadores serem atrativos devido a sua robustez, simplicidade e com sinais de controle gerados por circuitos simples (no caso de retificadores a diodo não são empregados sinais de controle para o mesmo), apresentam para a rede CA uma corrente de linha com elevado conteúdo harmônico e um fator de potência de entrada muito baixo, tipicamente menor do que 0,65 [10 e 11].

Todos estes aspectos não ideais da corrente de entrada, apresentam para a rede CA características de carga não linear, e, com o uso difundido de fontes chaveadas, principalmente pelos equipamentos da indústria de computadores, criam um enorme problema para os circuitos de distribuição e

geração de energia, assim como para equipamentos elétricos na vizinhança [11].

Com o baixo fator de potência de entrada no conversor CA/CC, os equipamentos de distribuição e geração são obrigados a manusear potência reativa, exigindo um aumento da geração, diminuindo a eficiência e aumentando o tamanho e custo dos sistemas de distribuição e geração [11 e 12]. Assim como, o enorme conteúdo harmônico da corrente de entrada provocará um aumento no aquecimento dos componentes, podendo também ocorrer picos elevados de corrente nos sistemas de distribuição. Além disso, a voltagem da rede CA será distorcida, acarretando um aumento nas perdas e provocando interferências em outras cargas nas vizinhanças.

Para corrigir o fator de potência e reduzir o conteúdo harmônico da corrente de entrada, desenvolveu-se uma nova estrutura para uma fonte chaveada empregando-se o Conversor SEPIC e Técnica de Modulação por Corrente Senoidal Retificada com Histerese Variável.

De maneira geral, os circuitos propostos na bibliografia existente [10 à 20], empregam um conversor CC/CC do tipo Boost adicional para emular a fonte chaveada como um resistor, através de técnicas ativas, introduzindo mais um interruptor comandado, além de preservar o filtro capacitivo na saída do retificador de entrada, ou, empregam correção passiva através da inclusão de elementos passivos, o que, para redes com frequência de alimentação da ordem de 60Hz, os torna volumosos e inviáveis.

O presente trabalho é original e apresenta a análise, simulação e implementação de uma fonte chaveada com múltiplas saídas isoladas e fator de potência unitário com o emprego de apenas um interruptor comandado eletronicamente, eliminando-se ainda o volumoso filtro capacitivo presente no estágio de entrada retificador das estruturas convencionais.

CAPÍTULO I

CONVERSOR CC/CC SEPIC, ANÁLISE, CARACTERÍSTICAS DE OPERAÇÃO E SIMULAÇÕES

1.1 INTRODUÇÃO

Na figura 1 tem-se a topologia do Conversor CC/CC SEPIC.

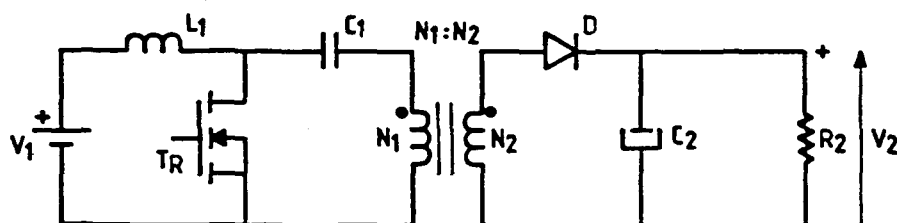


Fig. 1 - Circuito Básico para o Conversor CC/CC
SEPIC com uma saída

O Conversor SEPIC tem características estáticas análogas ao Conversor Cúk isolado, sendo uma estrutura de quarta ordem.

Originalmente o conversor SEPIC foi desenvolvido e analisado para funcionamento como elevador de voltagem, e, para altas voltagens de saída.

O arranjo para múltiplas saídas é facilmente obtido nesta estrutura, acrescentando-se novos estágios contendo um enrolamento, um diodo e um capacitor para cada nova saída.

1.2 ANÁLISE DO CONVERSOR CC/CC SEPIC EM REGIME PERMANENTE E MODO DE CONDUÇÃO DESCONTÍNUA

Tem-se na Figura 2 o circuito equivalente para o conversor CC/CC SEPIC.

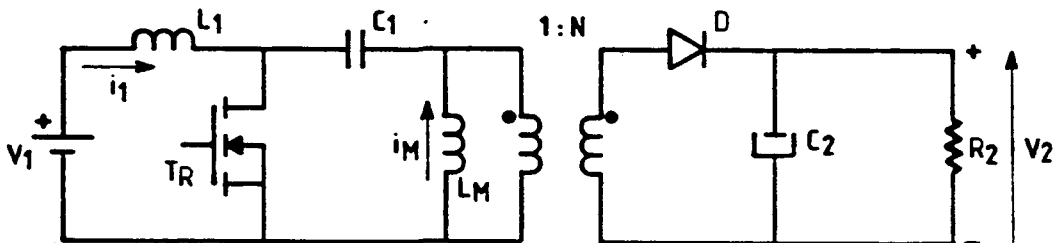


Fig. 2 - Circuito Equivalente para o Conversor CC/CC SEPIC

Considerar-se-á para análise do Conversor SEPIC que o diodo D e o transistor T_R são ideais, desconsiderando-se as não idealidades inerentes a cada uma destas chaves eletrônica.

Referindo-se os parâmetros secundários do conversor para o lado primário, tem-se o circuito equivalente da Figura 3. Sendo que os capacitores C_1 e C_2' são tais que não existe ondulação de tensão nos mesmos, podendo ser substituídos por fontes de tensão contínua com valores V_1 e V_2' respectivamente.

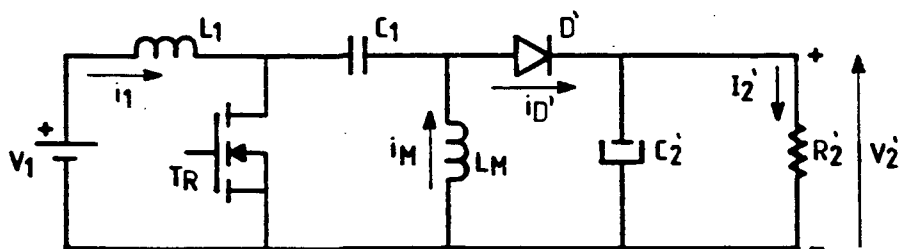


Fig. 3 - Circuito Equivalente para o Conversor SEPIC, visto do lado primário

Onde:

$$R_2' = R_2/N^2 \quad C_2' = N^2 \cdot C_2 \quad V_2' = V_2/N \quad (1)$$

Considerando-se o modo de condução descontínua e regime permanente, o conversor SEPIC da Figura 3 é rearranjado em três estruturas durante um período de funcionamento, de acordo com a Figura 4.

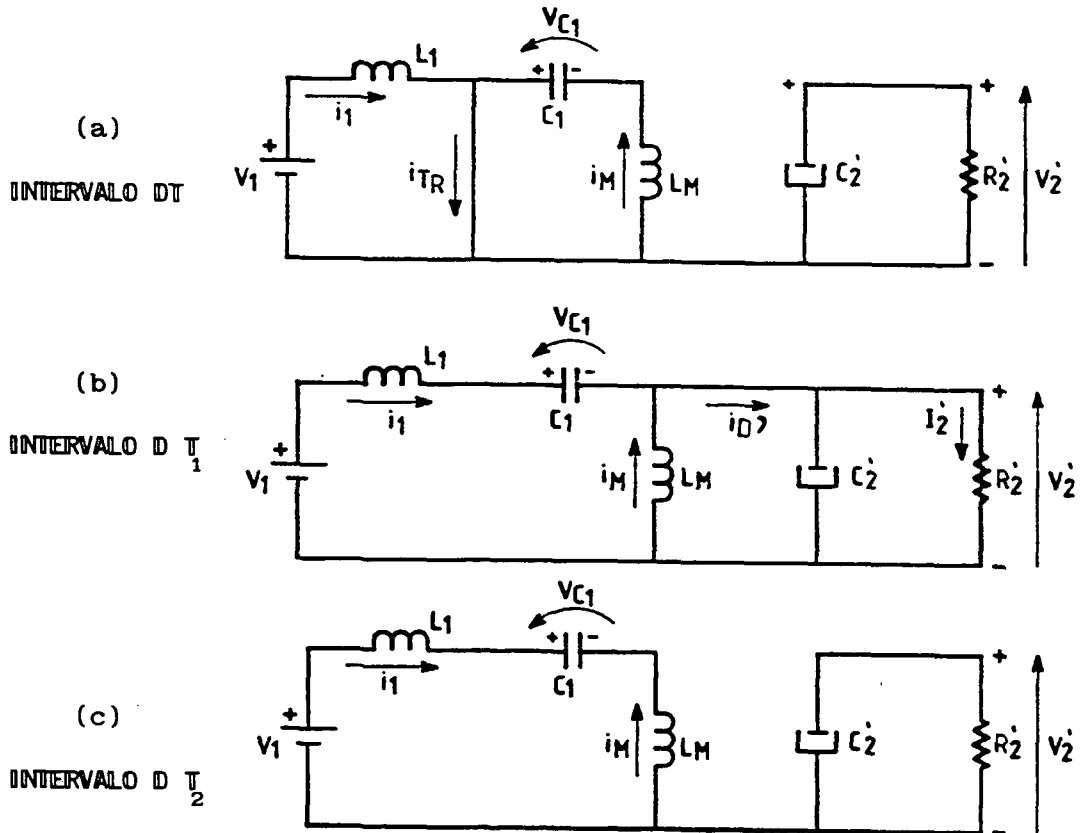


Fig. 4 - Estruturas resultantes para o Conversor SEPIC, Modo de Condução Descontínua, durante um período de funcionamento

Na primeira etapa de funcionamento o Transistor T_R está conduzindo e o diodo D bloqueado, as correntes em L_1 e L_M crescem linearmente com V_1/L_1 e V_1/L_M respectivamente.

Na segunda etapa de funcionamento o transistor T_R é bloqueado, o diodo D conduz e as correntes em L_1 e L_M decrescem linearmente com $-V_2'/L_1$ e $-V_2'/L_M$ respectivamente.

Na terceira etapa de funcionamento a corrente no capacitor C_1 é constante, com i_1 e i_M constantes e com valores opostos, iguais a $i_1(0)$ e $-i_1(0)$ respectivamente.

Na Figura 5 tem-se as principais formas de ondas para o Conversor CC/CC SEPIC, no modo de condução descontínua em regime permanente.

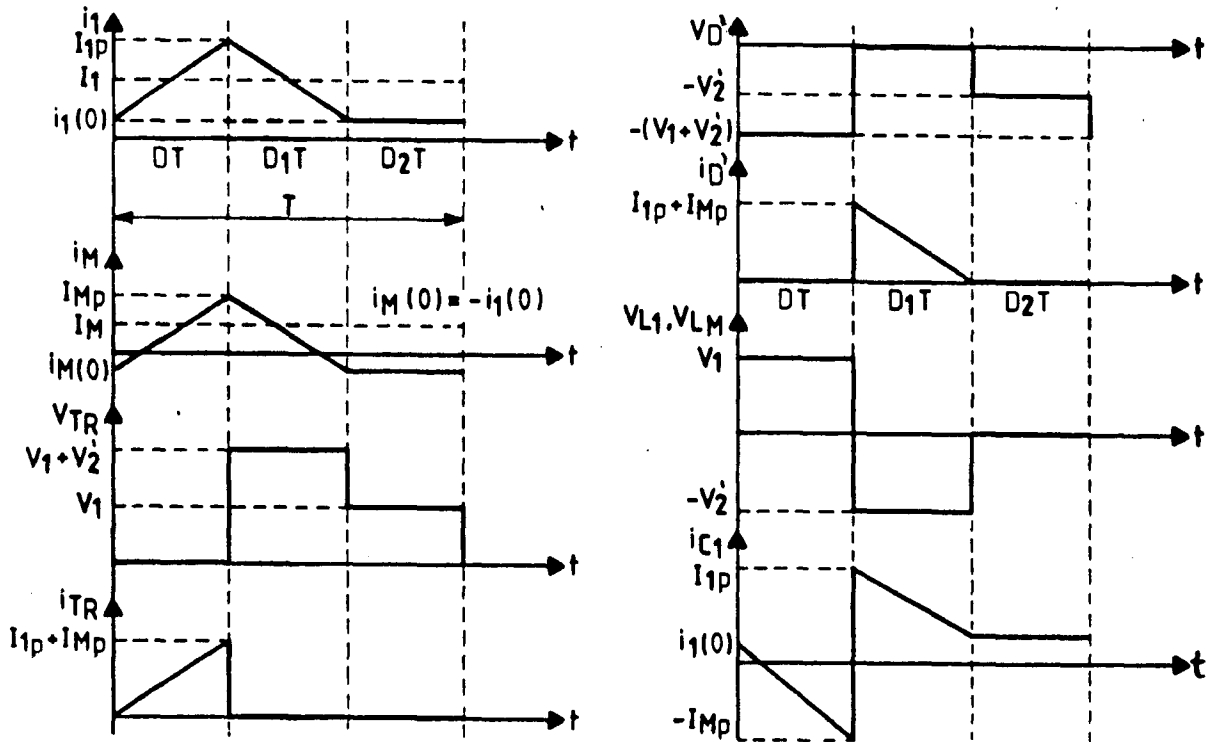


Fig. 5 - Principais Formas de ondas para o Conversor SEPIC, Modo de Condução Descontínua em Regime Permanente

Da análise do funcionamento do Conversor SEPIC no Modo de Condução Descontínua em Regime Permanente, tem-se que:

$$i_1(t) = \begin{cases} V_1 \cdot t / L_1 + i_1(0) & , \text{ para } 0 < t \leq DT \\ -V_2' \cdot (t - DT) / L_1 + i_1(DT) & , \text{ para } DT < t \leq (D + D_1)T \\ i_1[(D + D_1)T] & , \text{ para } (D + D_1)T < t \leq T \end{cases} \quad (2)$$

$$i_M(t) = \begin{cases} V_1 \cdot t / L_M + i_M(0) & , \text{ para } 0 < t \leq DT \\ -V_2' \cdot (t-DT) / L_M + i_M(DT) & , \text{ para } DT < t \leq (D+D_1)T \\ i_M[(D+D_1)T] & , \text{ para } (D+D_1)T < t \leq T \end{cases} \quad (3)$$

$$v_{TR}(t) = \begin{cases} 0 & , \text{ para } 0 < t \leq DT \\ V_1 + V_2' & , \text{ para } DT < t \leq (D+D_1)T \\ V_1 & , \text{ para } (D+D_1)T < t \leq T \end{cases} \quad (4)$$

$$i_{TR}(t) = \begin{cases} V_1(1/L_1 + 1/L_M) \cdot t + i_1(0) + i_M(0) & , \text{ para } 0 < t \leq DT \\ 0 & , \text{ para } DT < t \leq T \end{cases} \quad (5)$$

$$v_D(t) = \begin{cases} -(V_1 + V_2') & , \text{ para } 0 < t \leq DT \\ 0 & , \text{ para } DT < t \leq (D+D_1)T \\ V_2' & , \text{ para } (D+D_1)T < t \leq T \end{cases} \quad (6)$$

$$i_D(t) = \begin{cases} 0 & , \text{ para } 0 < t \leq DT \\ -V_2'(1/L_1 + 1/L_M) \cdot (t-DT) + i_1(DT) + i_M(DT) & , \text{ para } DT < t \leq (D+D_1)T \\ 0 & , \text{ para } (D+D_1)T < t \leq T \end{cases} \quad (7)$$

$$v_{L1}, v_{LM}(t) = \begin{cases} V_1 & , \text{ para } 0 < t \leq DT \\ -V_2' & , \text{ para } DT < t \leq (D+D_1)T \\ 0 & , \text{ para } (D+D_1)T < t \leq T \end{cases} \quad (8)$$

$$i_{c1}(t) = \begin{cases} -i_M(t) & , \text{ para } 0 < t \leq DT \\ i_1(t) & , \text{ para } DT < t \leq T \end{cases} \quad (9)$$

Onde:

$$D = \frac{t_F}{T} = \text{Razão Cíclica}$$

T = Período de Operação

t_F = Tempo em que T_R permanece conduzindo

Denominando-se que a soma das correntes que fluem pelos semicondutores, Transistor e Diodo, seja a corrente de comutação i_s , dada pela equação (10) e conforme Figura 6, verifica-se a característica de descontinuidade de corrente, análoga ao modo de operação descontínua dos conversores convencionais.

$$i_s = i_{TR} + i_D, \quad (10)$$

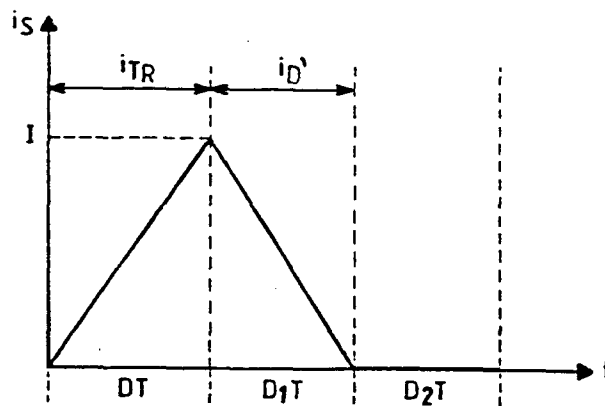


Fig. 6 - Corrente de comutação para o conversor CC/CC SEPIC, Modo de Condução Descontínua em Regime Permanente

Verifica-se que durante o intervalo DT ocorre armazenamento de energia nos indutores L_1 e L_M , sendo que esta energia é transportada à carga no instante D_1T .

Admitindo-se que durante o período T em estudo, não ocorram perdas, ou seja, considerando-se uma eficiência de 100%, tem-se que, pelo balanço de energia, em regime permanente:

$$V_1 \cdot (I_1 + I_M) \cdot DT = V_2' \cdot (I_1 + I_M) \cdot D_1T \quad (11)$$

Onde:

I_1 e I_M são os valores médios para as correntes i_1 e i_M , respectivamente, durante o período T .

Então, pode-se escrever que:

$$\frac{V_2'}{V_1} = \frac{D}{D_1} \quad (12)$$

Sendo que:

$$I_1 = \frac{V_1}{2L_1} \cdot DT \cdot (D+D_1) + i_1(0) \quad (13)$$

$$I_M = \frac{V_1}{2L_M} \cdot DT \cdot (D+D_1) - i_1(0) \quad (14)$$

Do equacionamento anterior, obtém-se que:

$$\frac{I_1}{I_M} = \frac{D}{D_1} \quad (15)$$

A corrente média transferida para a carga, I_2' , é igual à corrente média no diodo e é dada por:

$$I_2' = \frac{1}{T} \left[\frac{I \cdot D_1 T}{2} \right] = I_{D', \text{méd}} \quad (16)$$

Onde:

$$I = \frac{V_1}{L_{EQ}} \cdot DT$$

$$\frac{1}{L_{EQ}} = \frac{1}{L_1} + \frac{1}{L_M} = \frac{L_1 + L_M}{L_1 \cdot L_M} \quad (17)$$

$$f = \frac{1}{T} = \text{frequência de operação}$$

Assim,

$$I_2' = \frac{V_1}{2L_{EQ}f} \cdot D \cdot D_1 = I_{D', \text{méd}} \quad (18)$$

A corrente média no transistor é dada por:

$$I_{TRméd} = \frac{1}{T} \left[\frac{I \cdot DT}{2} \right] = \frac{V_1}{2L_{EQ} \cdot f} \cdot D^2 \quad (19)$$

A corrente média de comutação I_s é dada por:

$$I_s = I_1 + I_M \quad (20)$$

Com (13) e (14) em (20), tem-se que:

$$I_s = \frac{V_1}{2} \cdot DT (D + D_1) \cdot \left[\frac{1}{L_1} + \frac{1}{L_M} \right] \quad (21)$$

Logo,

$$I_s = \frac{V_1}{2L_{EQ} \cdot f} \cdot D (D + D_1) = (I_{D,méd} + I_{TRméd}) \quad (22)$$

Da expressão (18) tem-se que:

$$\frac{2L_{EQ} \cdot I_2'}{V_1} \cdot f = D \cdot D_1 \quad (23)$$

Denominando-se de corrente de carga normalizada (γ), o termo $D \cdot D_1$, então:

$$\gamma = \frac{2L_{EQ} \cdot I_2'}{V_1} \cdot f \quad (24)$$

Sendo que:

$$R_2' = \frac{V_2'}{I_2'} = \frac{V_1}{I_2'} \cdot \frac{D}{D_1} \quad (25)$$

Assim, com (25) em (24), tem-se que:

$$\gamma = \frac{2L_{EQ} \cdot I_2'}{R_2' \cdot I_2' \cdot \frac{D_1}{D}} \cdot f = \frac{2L_{EQ}}{R_2'} \cdot \frac{D}{D_1} \cdot f \quad (26)$$

Pela igualdade de (24) com (26), tem-se que:

$$\frac{2L_{EQ}}{R_2'} \cdot \frac{D}{D_1} \cdot f = D \cdot D_1 \quad (27)$$

Então:

$$D_1^2 = \frac{2L_{EQ}}{R_2'} \cdot f \quad (28)$$

Ou seja,

$$D_1 = \sqrt{K_1} \quad (29)$$

Onde:

$$K_1 = \frac{2L_{EQ}}{R_2'} \cdot f \quad (30)$$

Portanto, a característica de transferência estática do conversor CC/CC SEPIC no modo de condução descontínua em regime permanente é dada por:

$$G = \frac{V_2'}{V_1} = \frac{D}{D_1} = \frac{D}{\sqrt{K_1}} \quad (31)$$

Na Figura 7 tem-se a característica de transferência estática do conversor SEPIC no modo de condução descontínua em regime permanente.

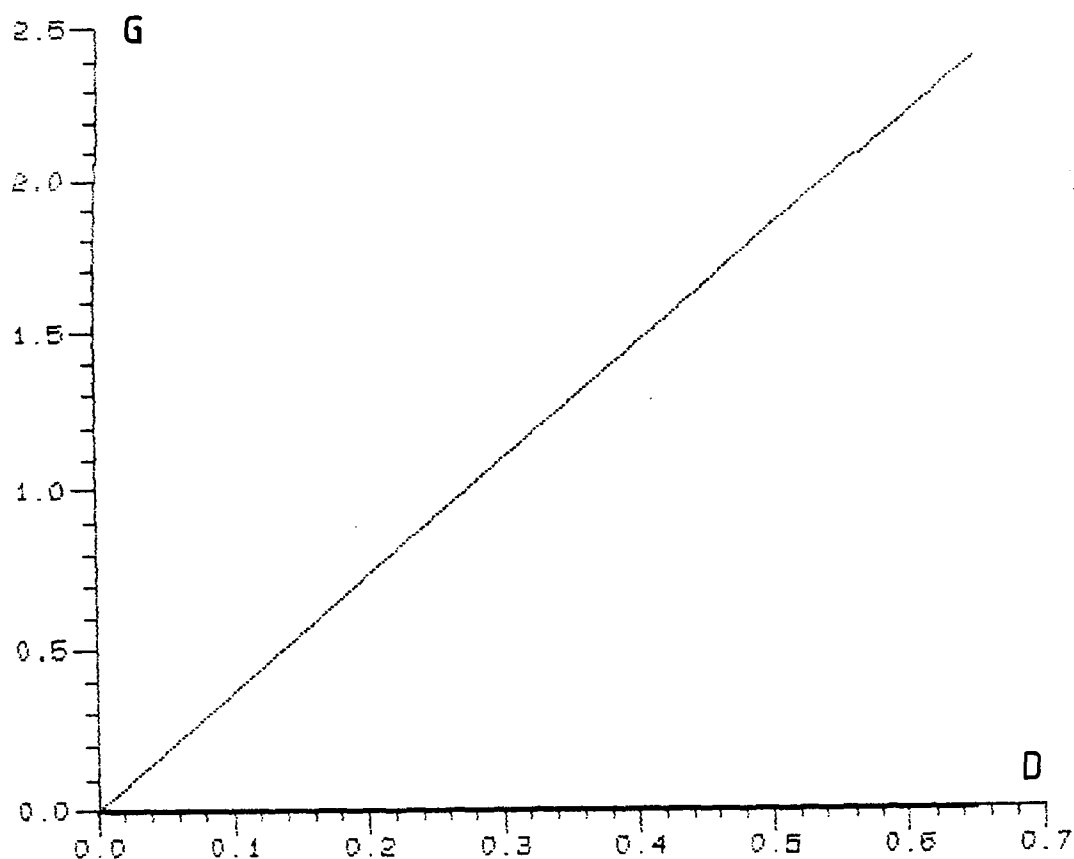


Fig. 7 - Característica de transferência estática do conversor CC/CC
SEPIC, modo de condução descontínua em regime permanente

1.3 ANÁLISE DO CONVERSOR CC/CC SEPIC EM REGIME PERMANENTE E MODO DE CONDUÇÃO CONTÍNUA

Emprega-se o circuito equivalente do conversor SEPIC da Figura 3, onde se considera ideais as chaves eletrônicas, T_R e D .

As seqüências de funcionamento da Figura 4 representam o modo de condução descontínua. Considerando-se o modo de condução contínua, tem-se as estruturas resultantes na Figura 8.

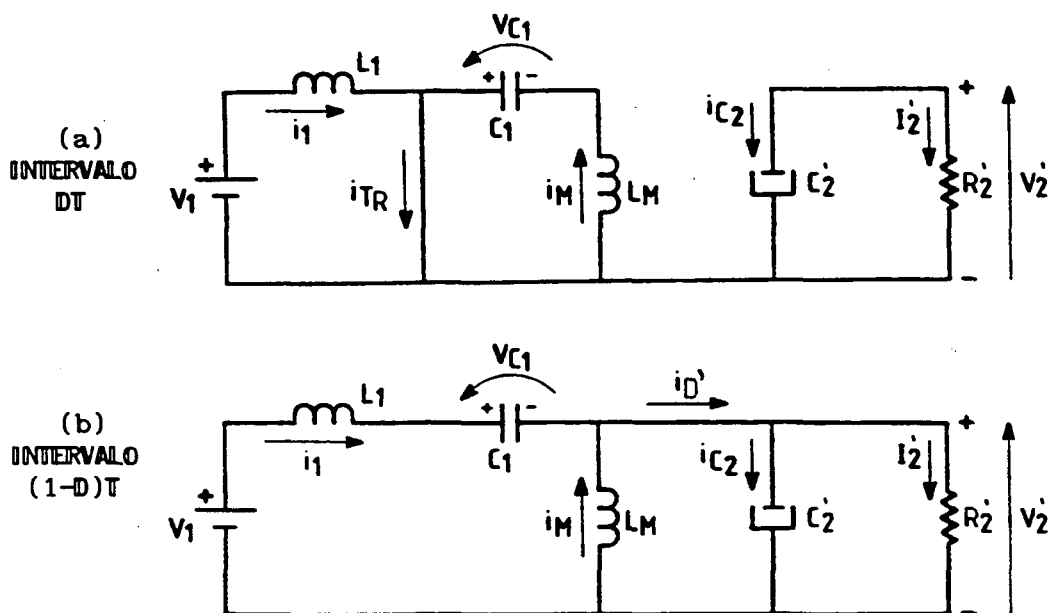


Fig. 8 - Estruturas para o conversor SEPIC no modo de condução contínua, regime permanente, para um período de funcionamento.

Na Figura 9 tem-se as principais formas de ondas para o conversor SEPIC, no modo de condução contínua em regime permanente.

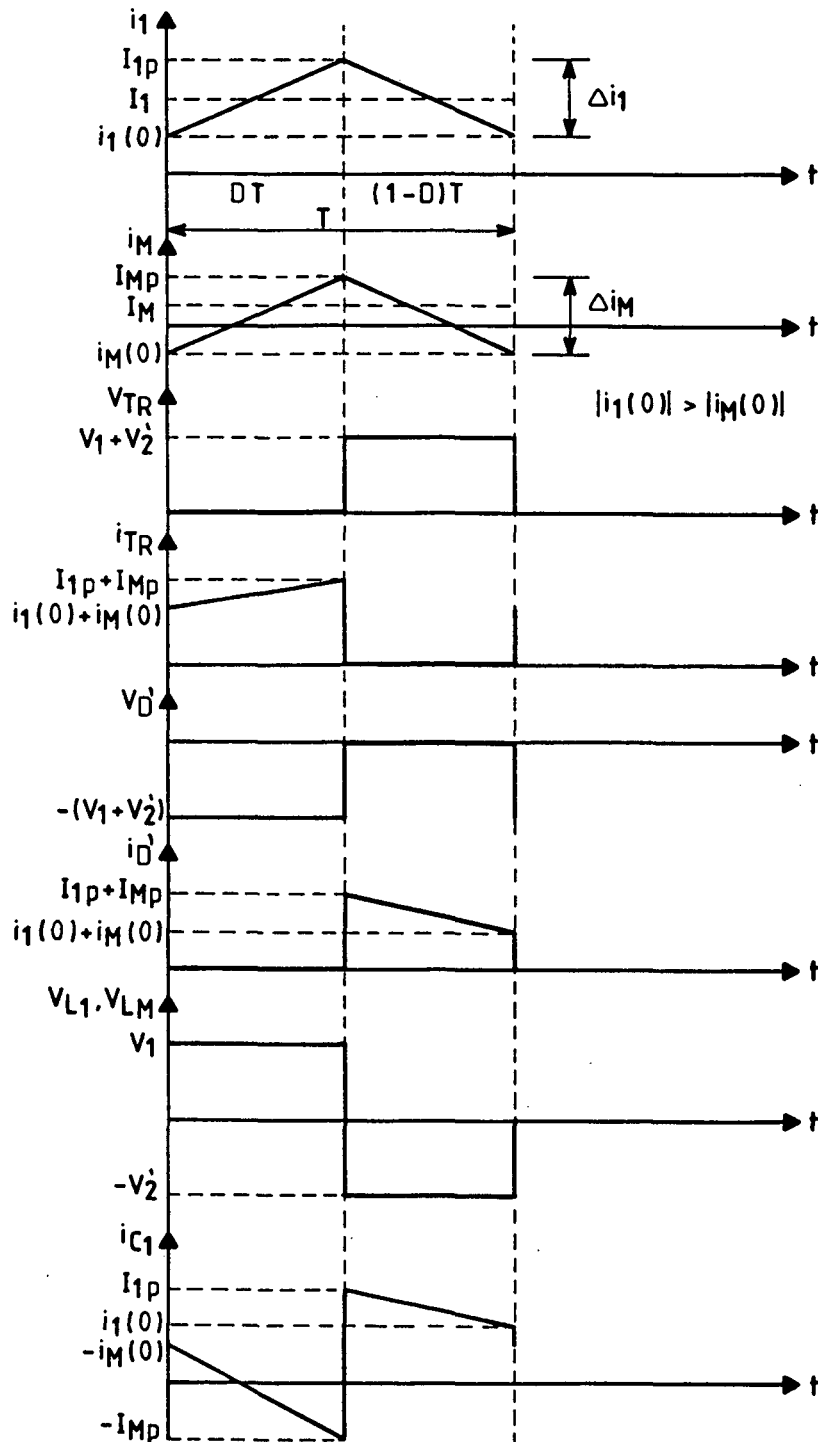


Fig. 9 - Principais formas de ondas para o conversor SEPIC, modo de condução contínua em regime permanente.

Da análise do funcionamento do conversor SEPIC no modo de condução contínua em regime permanente, tem-se que:

$$i_1 = \begin{cases} \frac{V_1}{L_1} \cdot t + i_1(0) & , \text{ para } 0 < t \leq DT \\ -\frac{V_1'}{L_1} (t - DT) + i_1(DT) & , \text{ para } DT < t \leq T \end{cases} \quad (32)$$

$$i_M = \begin{cases} \frac{V_1}{L_M} \cdot t + i_M(0) & , \text{ para } 0 < t \leq DT \\ -\frac{V_1'}{L_M} (t - DT) + i_M(DT) & , \text{ para } DT < t \leq T \end{cases} \quad (33)$$

$$v_{TR} = \begin{cases} 0 & , \text{ para } 0 < t \leq DT \\ V_1 + V_2' & , \text{ para } DT < t \leq T \end{cases} \quad (34)$$

$$i_{TR} = \begin{cases} V_1 \cdot \left[\frac{1}{L_1} + \frac{1}{L_M} \right] \cdot t + i_1(0) + i_M(0), & \text{ para } 0 < t \leq DT \\ 0 & , \text{ para } DT < t \leq T \end{cases} \quad (35)$$

$$v_{D'} = \begin{cases} -(V_1 + V_2') & , \text{ para } 0 < t \leq DT \\ 0 & , \text{ para } DT < t \leq T \end{cases} \quad (36)$$

$$i_{D'} = \begin{cases} 0 & , \text{ para } 0 < t \leq DT \\ -V_2' \cdot \left[\frac{1}{L_1} + \frac{1}{L_M} \right] \cdot (t - DT) + i_1(DT) + i_M(DT), & \text{ para } DT < t \leq T \end{cases} \quad (37)$$

$$v_{L1}, v_{LM} = \begin{cases} V_1, & \text{para } 0 < t \leq DT \\ -V_2, & \text{para } DT < t \leq T \end{cases} \quad (38)$$

$$i_{c1} = \begin{cases} -i_M(t) & \text{para } 0 < t \leq DT \\ i_1(t) & \text{para } DT < t \leq T \end{cases} \quad (39)$$

$$i_{c2} = \begin{cases} -I_2' & \text{para } 0 < t \leq DT \\ i_D(t) - I_2' & \text{para } DT < t \leq T \end{cases} \quad (40)$$

Os valores médios para as correntes i_1 e i_M são dadas por:

$$\begin{cases} I_1 = \frac{V_1}{2L_1} DT + i_1(0) \\ I_M = \frac{V_1}{2L_M} DT + i_M(0) \end{cases} \quad (41)$$

Analisando-se i_1 na Figura 9, tem-se que:

$$\Delta i_1 = i_1(DT) - i_1(0) \quad (42)$$

Assim,

$$\Delta i_1 = \frac{V_1 DT}{L_1} = \frac{V_2' (1-D) T}{L_1} \quad (43)$$

De (41) tem-se que:

$$i_1(0) = I_1 - \frac{V_1}{2L_1} DT \quad (44)$$

Analisando-se (44) e (43) tem-se que:

$$i_1(0) = I_1 - \frac{\Delta i_1}{2} \quad (45)$$

Tendo-se que a corrente I_2' é a corrente média no diodo D, da análise da Figura 9, tem-se que:

$$I_2' = \frac{1}{T} \cdot \left\{ \left[i_1(0) + i_M(0) \right] \cdot (1-D)T + \left\{ I_{1p} + I_{Mp} - \left[i_1(0) + i_M(0) \right] \right\} \cdot \frac{(1-D)T}{2} \right\} \quad (46)$$

Assim,

$$I_2' = (1-D) \cdot \left\{ \frac{\left[i_1(0) + i_M(0) \right]}{2} + \frac{\left[I_{1p} + I_{Mp} \right]}{2} \right\} \quad (47)$$

Logo,

$$I_2' = (1-D) \cdot \left\{ \frac{i_1(0)}{2} + \frac{i_M(0)}{2} + \frac{V_1 DT}{2L_1} + \frac{i_1(0)}{2} + \frac{V_1 DT}{2L_M} + \frac{i_M(0)}{2} \right\} \quad (48)$$

Portanto,

$$I_2' = (1-D) \cdot \left\{ \frac{V_1 DT}{2} \left[\frac{1}{L_1} + \frac{1}{L_M} \right] + i_1(0) + i_M(0) \right\} \quad (49)$$

Analisando-se (49) e (41), tem-se que:

$$I_2' = (1-D) \cdot \left\{ I_1 + I_M \right\} \quad (50)$$

Tendo-se que:

$$I_1 = I_M \frac{D}{(1-D)}$$

Então,

$$I_2' = I_M \quad (51)$$

Assim, reescrevendo (45) tem-se que:

$$i_1(0) = I_2' \cdot \frac{D}{(1-D)} - \frac{V_2'}{2L_1} (1-D)T \quad (52)$$

Onde:

$$I_1 = I_M \cdot \frac{D}{(1-D)} = I_2' \cdot \frac{D}{(1-D)} \quad (53)$$

Assim, com (42), (43) e (52) tem-se que:

$$i_1(DT) = I_2' \cdot \frac{D}{(1-D)} + \frac{V_2'}{2L_1} (1-D)T \quad (54)$$

Analisando-se i_M na Figura 9, tem-se que:

$$\Delta i_M = i_M(DT) - i_M(0) \quad (55)$$

Analogamente a i_1 , tem-se que:

$$i_M(0) = I_M - \frac{\Delta i_M}{2} \quad (56)$$

Onde:

$$\Delta i_M = \frac{V_1 DT}{L_M} = \frac{V_2' (1-D)T}{L_M} \quad (57)$$

Portanto,

$$i_M(0) = I_2' - \frac{V_2'}{2L_M} (1-D)T \quad (58)$$

Onde:

$$I_2' = I_M$$

Assim, com (55), (57) e (58), tem-se que:

$$i_M(DT) = I_2' + \frac{V_2'(1-D)T}{2L_M} \quad (59)$$

Admitindo-se uma eficiência de 100%, tem-se que:

$$I_2' \cdot V_2' = I_1 \cdot V_1 \quad (60)$$

Portanto, a característica de transferência estática para o conversor SEPIC no modo de condução contínua e em regime permanente é dada por:

$$G = \frac{V_2'}{V_1} = \frac{I_1}{I_2'} = \frac{D}{(1-D)} \quad (61)$$

Na Figura 10 tem-se a característica de transferência estática G em função do parâmetro D .

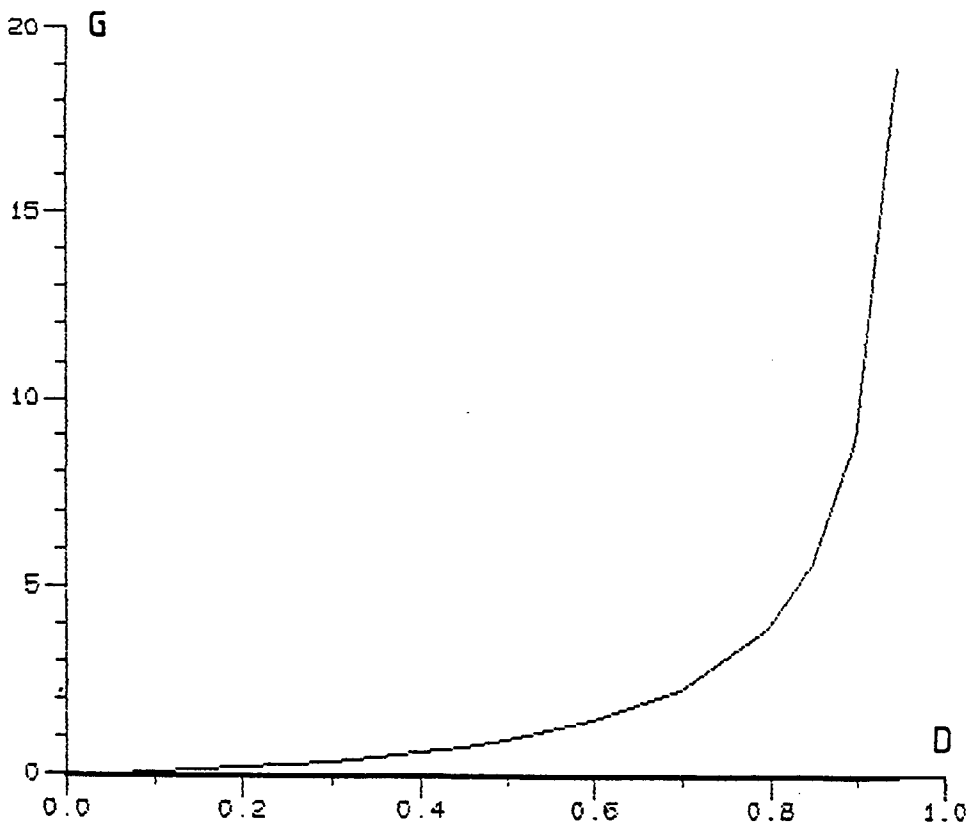


Fig. 10 - Característica de transferência estática do conversor SEPIC no modo de condução contínua e regime permanente

1.3.1 Estudo da ondulação de corrente e tensão no conversor SEPIC, modo de condução contínua em regime permanente

Tomemos o circuito equivalente do conversor SEPIC da Figura 3, onde não se considera as não idealidades do transistor e diodo, e, considerando que não haja acoplamento entre L_1 e L_M .

Em conformidade com a Figura 8, para o modo de condução contínua em regime permanente, tem-se as seqüências de funcionamento da Figura 11.

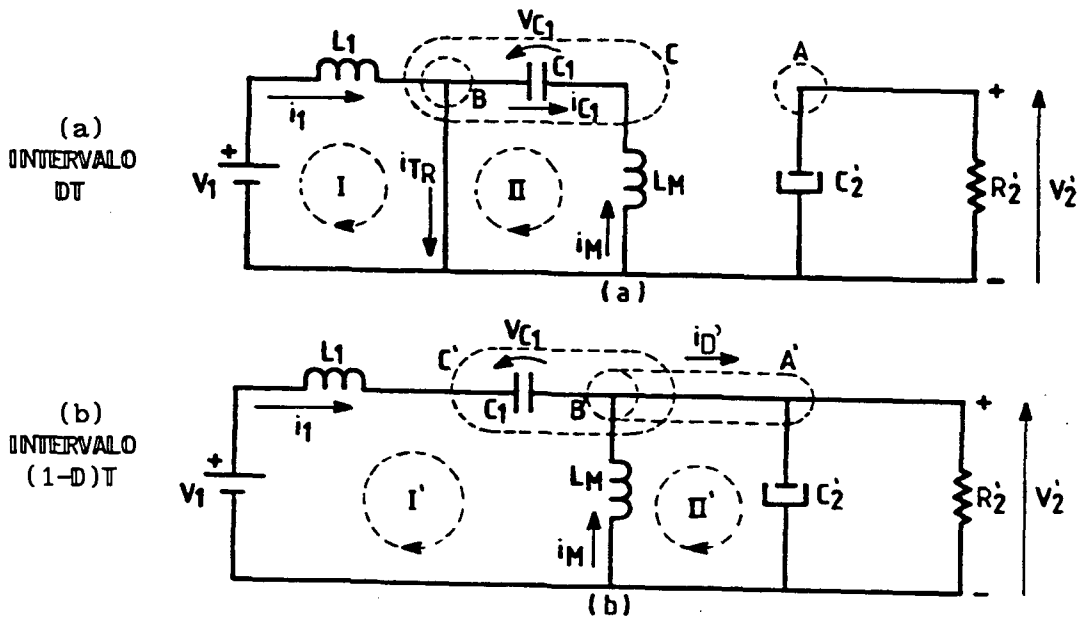


Fig. 11 - Seqüências de funcionamento do conversor SEPIC, modo de condução contínua em regime permanente.

Assim, o sistema da Figura 11 é representado pelas seguintes equações diferenciais lineares por partes:

$$\dot{x} = A_1 x + b_1 \cdot V_1 \quad \text{durante } DT \quad (62)$$

$$\dot{x} = A_2 x + b_2 \cdot V_1 \quad \text{durante } (1-D)T \quad (63)$$

Onde:

$$x = \text{vetor de estado} = \begin{bmatrix} i_1 \\ i_M \\ V_{c1} \\ V_2' \end{bmatrix}$$

(a) Para o intervalo DT:

Malha I

$$V_1 = L_1 \cdot \dot{i}_1 \quad (64)$$

Malha II

$$L_M \cdot \dot{i}_M = +V_{c1} \quad (65)$$

Corte A

$$-C_2' \cdot \dot{V}_2' - \frac{1}{R_2'} \cdot V_2' = 0 \quad (66)$$

Corte B

$$-C_1 \cdot \dot{V}_{c1} + i_1 - i_{TR} = 0 \quad (67)$$

Corte C

$$i_1 + i_M - i_{TR} = 0 \quad (68)$$

De (64), tem-se que:

$$\dot{i}_1 = \frac{1}{L_1} \cdot V_1 \quad (69)$$

De (65), tem-se que:

$$\dot{i}_M = + \frac{1}{L_M} \cdot V_{c1} \quad (70)$$

De (66), tem-se que:

$$\dot{V}_2' = - \frac{1}{R_2' \cdot C_2'} \cdot V_2' \quad (71)$$

De (67) e (68), tem-se que:

$$\dot{V}_{c1} = -\frac{1}{C_1} \left[i_{TR} - i_1 \right] = -\frac{1}{C_1} \cdot i_M \quad (72)$$

Portanto,

$$\dot{x} = \begin{bmatrix} \dot{i}_1 \\ \dot{i}_M \\ \dot{V}_{c1} \\ \dot{V}_2' \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & +\frac{1}{L_M} & 0 \\ 0 & -\frac{1}{C_1} & 0 & 0 \\ 0 & 0 & 0 & -\frac{1}{R_2' C_2'} \end{bmatrix} \cdot \begin{bmatrix} i_1 \\ i_M \\ V_{c1} \\ V_2' \end{bmatrix} + \begin{bmatrix} \frac{1}{L_1} \\ 0 \\ 0 \\ 0 \end{bmatrix} \cdot V_1 \quad (73)$$

(b) Para o intervalo (1-D)T

Malha I'

$$V_1 = L_1 \cdot \dot{i}_1 + V_{c1} - L_M \cdot \dot{i}_M \quad (74)$$

Malha II'

$$L_M \cdot \dot{i}_M = -V_2' \quad (75)$$

Corte A'

$$i_1 + i_M - C_2' \cdot \dot{V}_2' - \frac{1}{R_2'} \cdot V_2' = 0 \quad (76)$$

Corte B'

$$C_1 \cdot \dot{V}_{c1} + i_M - i_D = 0 \quad (77)$$

Corte C'

$$i_1 + i_M - i_D = 0 \quad (78)$$

De (75), tem-se que:

$$\dot{i}_M = -\frac{1}{L_M} \cdot V_2' \quad (79)$$

Com (79) em (74) e isolando-se \dot{i}_1 , tem-se que:

$$\dot{i}_1 = \frac{1}{L_1} [V_1 - V_{c1} - V_2'] \quad (80)$$

Com (77) e (78), isolando-se \dot{V}_{c1} , tem-se:

$$\dot{V}_{c1} = \frac{1}{C_1} \cdot i_1 \quad (81)$$

De (76) e isolando-se \dot{V}_2' , tem-se que:

$$\dot{V}_2' = \frac{1}{C_2'} \left[i_1 + i_M - \frac{1}{R_2'} \cdot V_2' \right] \quad (82)$$

Portanto,

$$\dot{x} = \begin{bmatrix} \dot{i}_1 \\ \dot{i}_M \\ \dot{V}_{c1} \\ \dot{V}_2' \end{bmatrix} = \begin{bmatrix} 0 & 0 & -\frac{1}{L_1} & -\frac{1}{L_1} \\ 0 & 0 & 0 & -\frac{1}{L_M} \\ \frac{1}{C_1} & 0 & 0 & 0 \\ \frac{1}{C_2'} & \frac{1}{C_2'} & 0 & -\frac{1}{R_2' C_2'} \end{bmatrix} \cdot \begin{bmatrix} i_1 \\ i_M \\ V_{c1} \\ V_2' \end{bmatrix} + \begin{bmatrix} \frac{1}{L_1} \\ 0 \\ 0 \\ 0 \end{bmatrix} \cdot V_1 \quad (83)$$

Com a consideração de que o sistema é linear e de que a frequência natural das configurações resultantes, Figura 11, sejam muito menores que a frequência de chaveamento, pode-se adotar que:

$e^{A \cdot t} \cong \mathbb{I} + A \cdot t$, para t menor do que um período de chaveamento. Onde:

\mathbb{I} = Matriz identidade

Considerando-se que as condições iniciais para o vetor de estado x

seja $x(0)$, e, sendo $V_1 = \text{cte}$, tem-se que:

$$x(DT) \cong (\mathbb{I} + A_1 DT) \cdot x(0) + b_1 \cdot DT \cdot V_1 \quad (84)$$

$$x(T) \cong \left[\mathbb{I} + A_2 (1-D)T \right] \cdot x(DT) + b_2 (1-D)T \cdot V_1 \quad (85)$$

Substituindo-se (84) em (85), tem-se que:

$$x(T) \cong \left[\mathbb{I} + A_2 (1-D)T \right] \cdot \left[(\mathbb{I} + A_1 DT)x(0) + b_1 DT V_1 \right] + b_2 (1-D)T \cdot V_1 \quad (86)$$

Assim,

$$\begin{aligned} x(T) \cong & \left[\mathbb{I} + A_2 (1-D)T + A_1 DT + A_2 (1-D)T \cdot A_1 DT \right] x(0) + b_1 DT V_1 + \\ & + A_2 (1-D)T \cdot b_1 DT V_1 + b_2 (1-D)T V_1 \end{aligned} \quad (87)$$

Como foi assumido que a frequência de chaveamento é muito maior do que a frequência natural das configurações resultantes, Figura 11, os termos da expressão (87): $\left[A_2 (1-D)T \cdot A_1 DT \right]$ e $\left[A_2 (1-D)T \cdot b_1 DT V_1 \right]$ são muito pequenos comparados com a matriz identidade e poderão ser ignorados, assim:

$$x(T) \cong \left[\mathbb{I} + A_1 DT + A_2 (1-D)T \right] x(0) + \left[b_1 DT + b_2 (1-D)T \right] \cdot V_1 \quad (88)$$

Onde:

$$\mathbb{I} + A_1 DT + A_2 (1-D)T \cong e^{\left[A_1 D + A_2 (1-D) \right] T} \quad (89)$$

Desta forma, a equação de estado que descreve o comportamento deste sistema é dada por:

$$\dot{x} = \left[A_1 D + A_2 (1-D) \right] x + \left[b_1 D + b_2 (1-D) \right] \cdot V_1 \quad (90)$$

Definindo-se que a ondulação do vetor de estado x , seja Δx , para o instante DT é dada por:

$$\Delta x = x(DT) - x(0) \quad (91)$$

Com a expressão (84) em (91), tem-se que:

$$\Delta x \cong \left[A_1 x(0) + b_1 V_1 \right] \cdot DT \quad (92)$$

Em regime permanente, tem-se que o vetor $x(0)$ é dado através da equação (90), onde:

$$x(0) = - \left[A_1 D + A_2 (1-D) \right]^{-1} \cdot \left[b_1 D + b_2 (1-D) \right] \cdot V_1 \quad (93)$$

Denominando-se de:

$$A = A_1 D + A_2 (1-D) \quad (94)$$

$$b = b_1 D + b_2 (1-D) \quad (95)$$

Substituindo-se (94) e (95) em (93), e o resultado em (92), tem-se que:

$$\Delta x \cong \left[-A_1 \cdot A^{-1} \cdot b + b_1 \right] \cdot V_1 DT \quad (96)$$

Desenvolvendo-se as equações (94) e (95), tem-se que:

$$A = \begin{bmatrix} 0 & 0 & \frac{-(1-D)}{L_1} & -\frac{(1-D)}{L_1} \\ 0 & 0 & \frac{D}{L_M} & \frac{-(1-D)}{L_M} \\ \frac{(1-D)}{C_1} & \frac{-D}{C_1} & 0 & 0 \\ \frac{(1-D)}{C_2} & \frac{(1-D)}{C_2} & 0 & -\frac{1}{R_2' C_2'} \end{bmatrix} \quad (97)$$

$$b = \begin{bmatrix} \frac{1}{L_1} \\ 0 \\ 0 \\ 0 \end{bmatrix} \quad (98)$$

Assim, desenvolvendo-se a inversa da equação (97), e, substituindo-se as matrizes correspondentes na equação (96), tem-se que:

$$\Delta x = \begin{bmatrix} \Delta i_1 \\ \Delta i_M \\ \Delta V_{C_1} \\ \Delta V_2' \end{bmatrix} \approx \begin{bmatrix} \frac{1}{L_1} \\ -\frac{1}{L_M} \\ -\frac{1}{R_2' C_1'} \cdot \frac{D}{(1-D)} \\ -\frac{1}{R_2' C_2'} \cdot \frac{D}{(1-D)} \end{bmatrix} \cdot V_1 DT \quad (99)$$

Onde:

$$\begin{aligned}
 A^{-1} &= \frac{C_1 \cdot C_2' \cdot L_1 \cdot L_M}{(1-D)^2} \cdot \left[\begin{array}{cc}
 \frac{-D^2}{C_1 \cdot C_2' \cdot L_M \cdot R_2'} & \frac{-(1-D) \cdot D}{C_1 \cdot C_2' \cdot L_1 \cdot R_2'} \\
 \frac{-(1-D) \cdot D}{C_1 \cdot C_2' \cdot L_M \cdot R_2'} & \frac{-(1-D)^2}{C_1 \cdot C_2' \cdot L_1 \cdot R_2'} \\
 - \frac{\left\{ (1-D)^3 + (1+D)^2 \cdot D \right\}}{C_1 \cdot C_2' \cdot L_M} & \frac{(1-D)^3 + (1-D)^2 \cdot D}{C_1 \cdot C_2' \cdot L_M} \\
 - \frac{\left\{ (1-D)^2 \cdot D + (1-D) \cdot D^2 \right\}}{C_1 \cdot C_2' \cdot L_M} & - \frac{\left\{ (1-D)^3 + (1-D)^2 \cdot D \right\}}{C_1 \cdot C_2' \cdot L_1}
 \end{array} \right. \\
 &\quad \left. \begin{array}{cc}
 \frac{(1-D)^3 + (1-D)^2 \cdot D}{C_2' \cdot L_1 \cdot L_M} & \frac{(1-D)^2 \cdot D + (1-D) \cdot D^2}{C_1 \cdot L_1 \cdot L_M} \\
 - \frac{\left\{ (1-D)^3 + (1-D)^2 \cdot D \right\}}{C_2' \cdot L_1 \cdot L_M} & - \frac{(1-D)^3 + (1-D)^2 \cdot D}{C_1 \cdot L_1 \cdot L_M} \\
 0 & 0 \\
 0 & 0
 \end{array} \right]
 \end{aligned}
 \tag{100}$$

No anexo 1, pode-se verificar o estudo da ondulação de tensão e corrente para os conversores Boost, Buck e Cúk de quarta ordem, e, uma tabela comparativa entre os mesmos e o conversor SEPIC.

1.3.2 Correntes e tensões médias e de pico, cálculo dos filtros capacitivos, para o conversor SEPIC, modo de condução contínua em regime permanente.

Da análise da Figura 9, as correntes de pico no transistor (I_{TRp}) e no diodo ($i_{D,p}$) são dadas pela equação (101).

$$i_{TRp} = i_{D,p} = I_1 + I_M + \frac{\Delta i_s}{2} \quad (101)$$

Onde:

$$\Delta i_s = \Delta i_1 + \Delta i_M \quad (102)$$

Com (99) em (102), considerando-se o módulo das ondulações de corrente, tem-se que:

$$\Delta i_s = \frac{V_1 DT}{L_{EQ}} = \frac{V_2' (1-D)T}{L_{EQ}} \quad (103)$$

Onde:

$$\frac{1}{L_{EQ}} = \left[\frac{1}{L_1} + \frac{1}{L_M} \right]$$

Reescrevendo (103), tem-se que:

$$\Delta i_s = \frac{V_2' \cdot T}{L_{EQ}(G+1)} = \frac{R_2' \cdot I_2' \cdot T}{L_{EQ}(G+1)} \quad (104)$$

Onde:

$$\begin{cases} (G+1) = \frac{1}{(1-D)} \\ I_M = I_2' \\ I_1 = I_2' \cdot G \end{cases} \quad (105)$$

Assim, com (104) e (105) em (101) tem-se que:

$$i_{TRp} = i_{D,p} = I_2' \cdot G + I_2' + \frac{R_2' \cdot I_2' \cdot T}{2L_{EQ} \cdot (G+1)} \quad (106)$$

Logo,

$$i_{TRp} = i_{D,p} = I_2' \cdot \left[(G+1) + \frac{R_2' \cdot T}{2L_{EQ}(G+1)} \right] \quad (107)$$

Sendo que as correntes i_{TRp} e $i_{D,p}$ podem também ser definidas pela equação (108):

$$i_{TRp} = i_{D,p} = i_1(DT) + i_M(DT) \quad (108)$$

Da equação (99) tem-se que a ondulação de tensão no capacitor C_1 é dada por:

$$\Delta V_{c1} = \frac{V_1 \cdot D^2 T}{R_2' \cdot C_1 (1-D)} = \frac{\Delta Q_{c1}}{C_1} \quad (109)$$

Assim,

$$\Delta V_{c1} = \frac{V_2' \cdot D}{R_2' \cdot C_1 \cdot f} \quad (110)$$

Tendo-se que o máximo valor da ondulação de tensão em C_1 ocorre para R_{2min}' , então:

$$C_1 = \frac{D}{R_{2min}' \cdot f \cdot \left[\frac{\Delta V_{c1}}{V_2'} \right]} \quad (111)$$

Da equação (99) tem-se que a ondulação de tensão no capacitor C_2' é dada por:

$$\Delta V_{c2}' = \Delta V_2' = \frac{V_1 D^2 T}{R_2' \cdot C_2' (1-D)} = \frac{\Delta Q_{c2}'}{C_2'} \quad (112)$$

Assim,

$$\Delta V_{c2}' = \frac{V_2' \cdot D}{R_2' \cdot C_2' \cdot f} \quad (113)$$

Como o máximo valor de C_2' ocorre também para R_{2min}' , então:

$$C_2' = \frac{D}{R_{2min}' \cdot f \cdot \left[\frac{\Delta V_{c2}'}{V_2'} \right]} \quad (114)$$

Os valores de corrente média para o Transistor TR, Diodo D e indutores são dadas por:

$$I_{TRméd} = \frac{1}{T} \cdot \left\{ \left[i_1(0) + i_M(0) \right] DT + \left\{ I_{1p} + I_{Mp} - \left[i_1(0) + i_M(0) \right] \right\} \cdot \frac{DT}{2} \right\} \quad (115)$$

Assim, de (115) tem-se que:

$$I_{TRméd} = D \cdot \left[I_1 + I_M \right] = D \cdot \left[I_2' - \frac{D}{(1-D)} + I_2' \right] \quad (116)$$

Logo,

$$I_{TRméd} = \frac{D}{(1-D)} \cdot I_2' = G \cdot I_2' \quad (117)$$

$$I_{D',méd} = I_2' \quad (118)$$

$$I_{L1méd} = I_1' = G \cdot I_2' \quad (119)$$

$$I_{LMéd} = I_M = I_2' \quad (120)$$

A tensão de pico no transistor (V_{TRp}) e a tensão de pico reversa no diodo ($V_{D',pr}$) são dadas por:

$$V_{TRp} = V_{D',pr} = V_1 + V_2' \quad (121)$$

Reescrevendo a equação (121), tem-se que:

$$V_{TRp} = V_{D',pr} = V_2' \cdot \left[\frac{1}{G} + 1 \right] \quad (122)$$

Assim, de (122) tem-se que:

$$V_{TRp} = V_{D',pr} = \frac{V_2'}{D} \quad (123)$$

Na Figura 12 tem-se a tensão de pico normalizada no transistor $\left(\frac{V_{TRp}}{V_2'} \right)$ em função de G para o conversor SEPIC no modo de condução contínua e regime permanente.

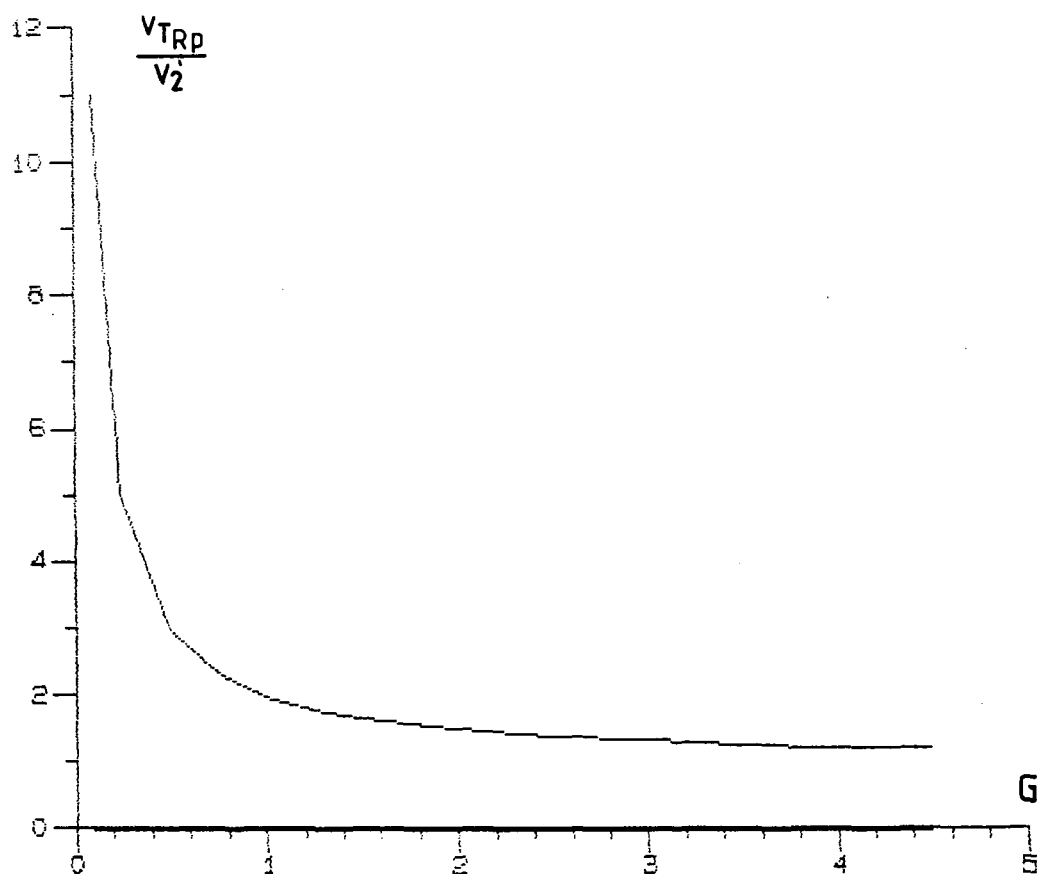


Fig. 12 - Tensão de pico normalizada no transistor em função de G para o conversor SEPIC, modo de condução contínua e regime permanente.

Verifica-se da Figura 12 que a tensão de pico normalizada no transistor decresce com o aumento de G .

1.4 ANÁLISE DOS LIMITES DE CONDUÇÃO CONTÍNUA E DESCONTÍNUA DO CONVERSOR SEPIC, EM REGIME PERMANENTE

Para que haja condução crítica, a corrente i_s é definida conforme Figura 13.

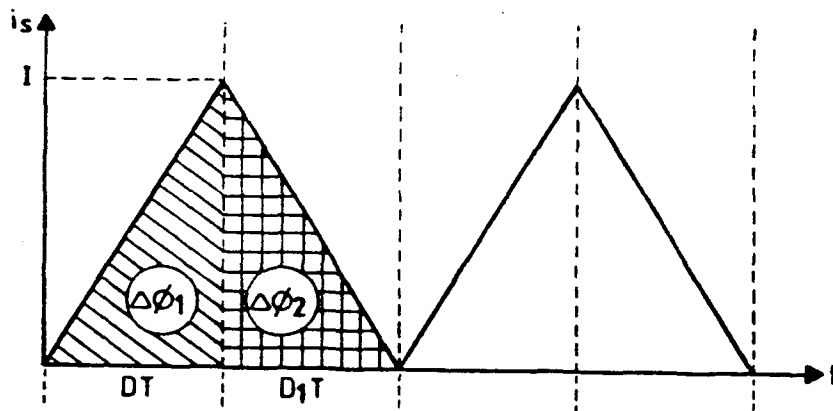


Fig. 13 - Condução crítica para o conversor SEPIC, regime permanente

A potência transferida à carga (P_2) é dada por:

$$P_2 = \frac{(V_2')^2}{R_2'} \quad (124)$$

Pelo balanço de energia, P_2 é igual à potência fornecida pelo conversor (P_1), onde:

$$P_1 = V_1 \cdot I_{L1méd} \quad (125)$$

Sendo que:

$$I_{L1méd} = \frac{I \cdot D}{2} = \frac{V_1}{2L_{EQ}} \cdot D^2 T \quad (126)$$

Com (126) em (125) e igualando-se com (124), tem-se que:

$$\frac{V_1^2}{2L_{EQ}} \cdot \frac{D^2}{f} = \frac{(V_2')^2}{R_2'} \quad (127)$$

De (127) tem-se que:

$$V_2' = \sqrt{\frac{R_2'}{2L_{EQ} \cdot f}} \cdot V_1 \cdot D \quad (128)$$

Denominando-se K_2 como:

$$K_2 = \frac{V_1 \cdot D}{\sqrt{2L_{EQ} \cdot f}} \quad (129)$$

Então:

$$V_2' = K_2 \cdot \sqrt{R_2'} \quad (130)$$

A expressão (130) comprova os resultados anteriores, evidenciando a grande sensibilidade da tensão de saída com a resistência de carga para condução crítica e descontínua.

Para condução crítica, conforme Figura 13, tem-se que:

$$\Delta\phi_1 = \Delta\phi_2 = V_1 \cdot DT = V_2' \cdot D_1 T \quad (131)$$

Onde:

$$D_1 T = T - DT = T(1-D) \quad (132)$$

Assim,

$$V_1 \cdot DT = V_2' \cdot T(1-D) \quad (133)$$

Com (130) em (133), tem-se que:

$$V_1 \cdot \frac{D}{(1-D)} = K_2 \cdot \sqrt{R_2'} \quad (134)$$

Assim,

$$R_2' = \left[\frac{V_1}{K_2} \cdot \frac{D}{(1-D)} \right]^2 \quad (135)$$

Logo, com (129) em (135), tem-se que:

$$R_2' = 2L_{EQ} \cdot f \cdot \frac{1}{(1-D)^2} = R_{crítico} \quad (136)$$

Portanto, para $R_2' < R_{crítico}$ a condução será contínua, sendo que, os limites para os vários modos de condução são estabelecidos de acordo com:

$$\left\{ \begin{array}{ll} \text{Cond. descontínua} \Rightarrow \frac{2L_{EQ}}{R_2'} \cdot f < (1-D)^2 \Rightarrow K_1 < K_{1crítico} \\ R_2' > R_{crítico} \\ \text{Cond. contínua} \Rightarrow \frac{2L_{EQ}}{R_2'} \cdot f > (1-D)^2 \Rightarrow K_1 > K_{1crítico} \\ R_2' < R_{crítico} \\ \text{Cond. crítica} \Rightarrow \frac{2L_{EQ}}{R_2'} \cdot f = (1-D)^2 \Rightarrow K_1 = K_{1crítico} \\ R_2' = R_{crítico} \end{array} \right.$$

Onde:

$$K_{1\text{crítico}} = (1-D)^2 \quad (138)$$

A máxima razão cíclica $D_{\text{máx}}$ para que se garanta operação no modo descontínuo é dada por:

$$K_1 < K_{1\text{crítico}} \quad (139)$$

Ou seja,

$$D_{\text{máx}}^2 - 2D_{\text{máx}} + (1-K_1) = 0 \quad (140)$$

Portanto,

$$D_{\text{máx}} = 1 - \sqrt{K_1} \quad (141)$$

1.5 CARACTERÍSTICAS DE TRANSFERÊNCIA ESTÁTICA E CARACTERÍSTICAS EXTERNAS DO CONVERSOR SEPIC, EM REGIME PERMANENTE

Na Figura 14, tem-se a característica de transferência estática do conversor SEPIC, com as respectivas faixas de operação.

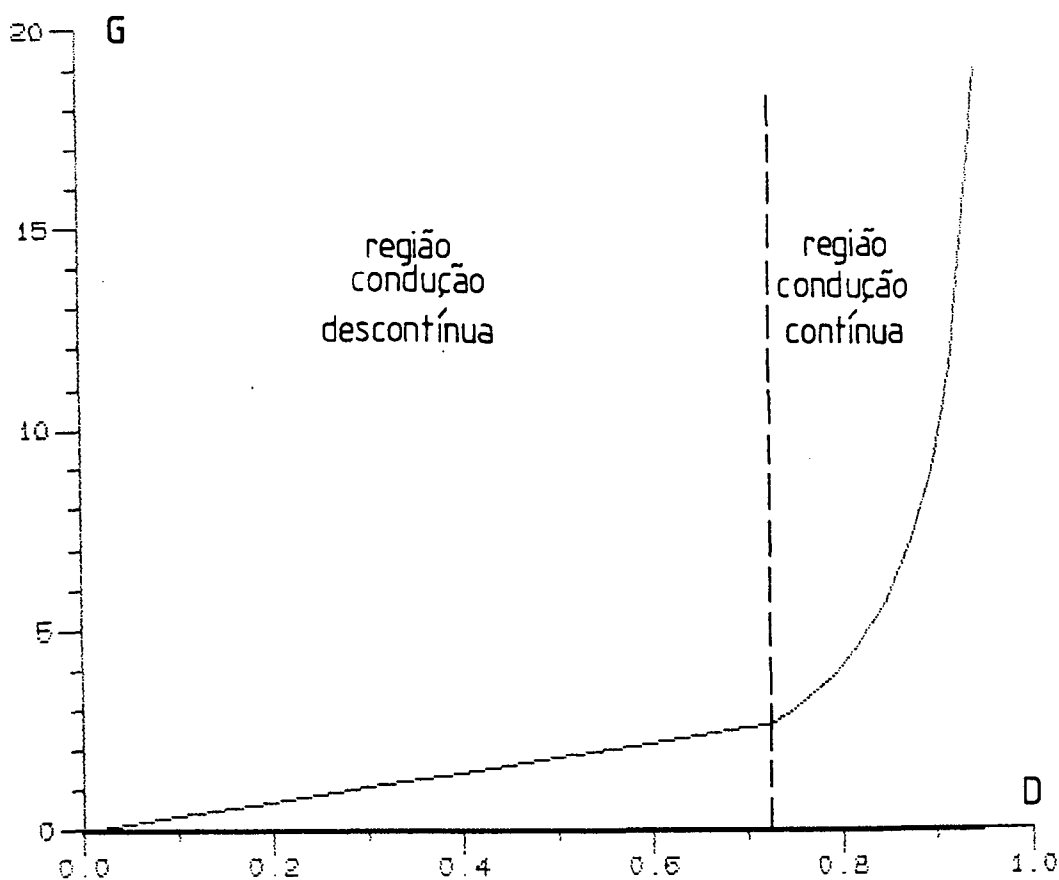


Fig. 14 - Característica de transferência estática do conversor SEPIC, regime permanente

Como se verifica na Figura 14, para modo de condução descontínua, a característica de transferência estática G é dada pela equação (31) e para o modo de condução contínua é dada pela equação (61).

A corrente média na carga, I_2' , definida pela expressão (18),

substituindo-se D_1 dado pela expressão (14), tem-se que:

$$I_2' = \frac{V_1}{2L_{EQ} \cdot f} \cdot D \cdot \frac{V_1}{V_2'} \cdot D \quad (142)$$

Assim,

$$I_2' = \frac{V_1^2 \cdot T}{2L_{EQ} \cdot V_2'} \cdot D^2$$

Ou seja,

$$\gamma = \frac{2L_{EQ} \cdot I_2'}{V_1 \cdot T} = \frac{V_1}{V_2'} \cdot D^2 \quad (144)$$

Assim,

$$\gamma = \frac{D^2}{G} \quad (145)$$

A expressão (145) é válida para a região de operação no modo descontínuo, para o limite de descontinuidade tem-se que:

$$G = \frac{D}{(1-D)} \quad (146)$$

Assim, de (146) tem-se que:

$$D = \frac{G}{G + 1} \quad (147)$$

Logo, com (147) em (145) obtém-se que:

$$\gamma = \frac{G}{(G + 1)^2} \quad (148)$$

O ponto máximo para γ , no limite de descontinuidade é dado por:

$$\frac{d\gamma}{dG} = 0 \quad (149)$$

Obtendo-se então de (149) e (148) que:

$$\gamma_{\text{máx}} \Big|_{G=1} = 0,25 \quad (150)$$

De (145) tem-se que:

$$G = \frac{D^2}{\gamma} \quad (151)$$

Com as expressões (151), (147) e (148) tem-se as características externas para o conversor SEPIC, em regime permanente, conforme Figura 15.

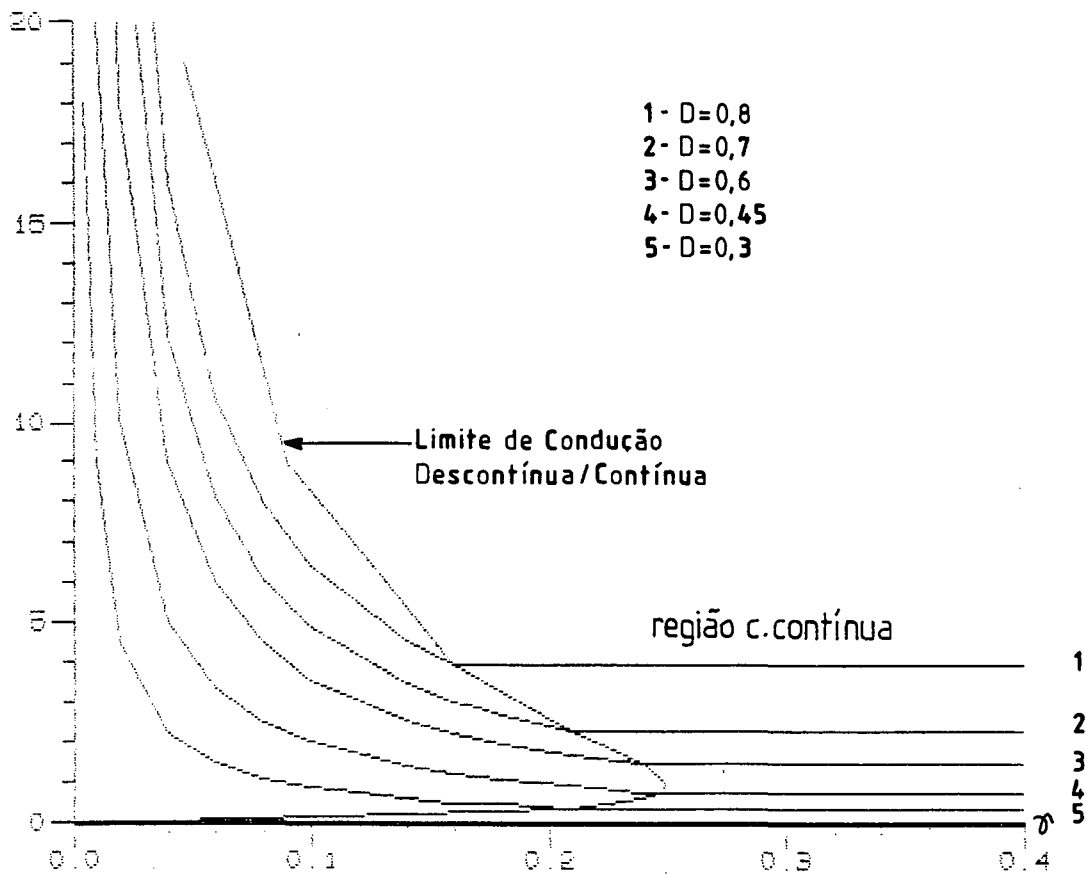


Fig. 15 - Características externas para o conversor SEPIC, regime permanente

1.6 ANÁLISE DOS TEMPOS DE CONDUÇÃO E ABERTURA DO TRANSISTOR DE POTÊNCIA DO CONVERSOR CC/CC SEPIC

De acôrdo com a equação (99), tem-se que:

$$\Delta I_1 = \frac{V_1}{L_1} \cdot DT \quad (152)$$

Tomando-se que:

$$t_f = DT = \frac{D}{f} \quad (153)$$

$$t_a = (1-D)T = \frac{(1-D)}{f} \quad (154)$$

Onde:

t_f = Tempo de fechamento de T_R

t_a = tempo de abertura de T_R

Assim, de (152) e (153), tem-se que:

$$t_f = \frac{\Delta I_1 \cdot L_1}{V_1} \quad (155)$$

Tendo-se de (119) que:

$$I_{L1\text{méd}} = G \cdot I_2' = \frac{V_1}{R_2'} \cdot \left[\frac{D}{(1-D)} \right]^2 \quad (156)$$

Então:

$$\frac{\Delta I_1}{I_{L1\text{méd}}} = \frac{R_2'}{L_1} \cdot \frac{(1-D)^2}{D} \cdot T \quad (157)$$

Adotando-se que:

$$\delta = \frac{L_1}{R_2'} \quad (158)$$

Então, de (157) tem-se que:

$$f = \frac{I_{L1méd}}{\Delta I_1 \cdot \delta} \cdot \frac{(1-D)^2}{D} \quad (159)$$

Com (152) e (153) em (159), tem-se que:

$$f \cdot \frac{\Delta I_1 \cdot \delta}{I_{L1méd}} = \frac{(ta \cdot f)^2}{tf \cdot f} \quad (160)$$

Assim,

$$ta^2 \cdot f^2 = \frac{\Delta I_1 \cdot \delta}{I_{L1méd}} \cdot tf \cdot f^2 \quad (161)$$

Logo,

$$ta^2 = \frac{\Delta I_1 \cdot \delta}{I_{L1méd}} \cdot tf \quad (162)$$

Ou seja,

$$ta^2 = \Delta I_1 \cdot \frac{L_1}{R_2'} \cdot \frac{R_2'}{V_1} \cdot \frac{(1-D)^2}{D^2} \cdot tf \quad (163)$$

Assim,

$$ta^2 = \frac{\Delta I_1 \cdot L_1}{V_1} \cdot \frac{V_1^2}{V_2'^2} \cdot \frac{V_2'}{V_1} \cdot ta \quad (164)$$

Onde:

$$\left\{ \begin{array}{l} t_f = \frac{V_2'}{V_1} \cdot t_a \\ \frac{(1-D)^2}{D^2} = \frac{V_1^2}{V_2'^2} \end{array} \right. \quad (165)$$

Portanto,

$$t_a = \frac{\Delta I_1 \cdot L_1}{V_2'} \quad (166)$$

1.7 SIMULAÇÕES EM COMPUTADOR DIGITAL DO CONVERSOR CC/CC SEPIC

1.7.1 Simulações do conversor CC/CC SEPIC com modulação por largura de pulso

Considerando-se o desenvolvimento analítico apresentado no capítulo I para a modulação PWM do conversor SEPIC, tem-se a seguir uma sequência de simulações para operação no modo descontínuo e contínuo.

Simulou-se o conversor em questão para:

- a - Razão cíclica variável e demais parâmetros constantes
- b - Resistência de carga variável e demais parâmetros constantes
- c - Indutâncias L_1 e L_H variáveis e demais parâmetros constantes
- d - Frequência de chaveamento variável e demais parâmetros constantes

As simulações foram realizadas através do software SACEC (Simulação Automática de Conversores Estáticos por Computador) [21].

A seguir apresenta-se os resultados obtidos nas simulações onde a técnica de modulação usada para controle do transistor é dada pela Figura 16.

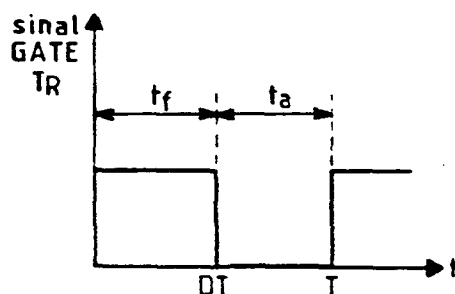


Fig. 16 - Modulação PWM para o conversor CC/CC SEPIC

Logo,

$$\begin{cases} t_f = DT \\ t_a = (1-D)T \end{cases} \quad (167)$$

Nas simulações das Figuras 17 e 18, os parâmetros do conversor SEPIC são mantidos constantes, variando-se apenas a razão cíclica D .

Nas simulações das Figuras 17 e 19, os parâmetros do conversor SEPIC são mantidos constantes, variando-se apenas a resistência de carga.

Nas simulações das Figuras 17 e 20, os parâmetros do conversor SEPIC são mantidos constantes, variando-se apenas as indutâncias L_1 e L_M .

Na Figura 21, tem-se o detalhe da superposição das correntes no transistor e no diodo, verificando-se os modos de condução descontínua, (a), e contínua, (b).

$$\begin{aligned} \text{Parâmetros: } L_1 = L_M &= 150\mu\text{H} & R_2' &= 200\Omega \\ f &= 30 \text{ kHz} & C_1 = C_2' &= 50\mu\text{F} & D &= 0,45 \\ V_1 &= 30\text{V} \end{aligned}$$

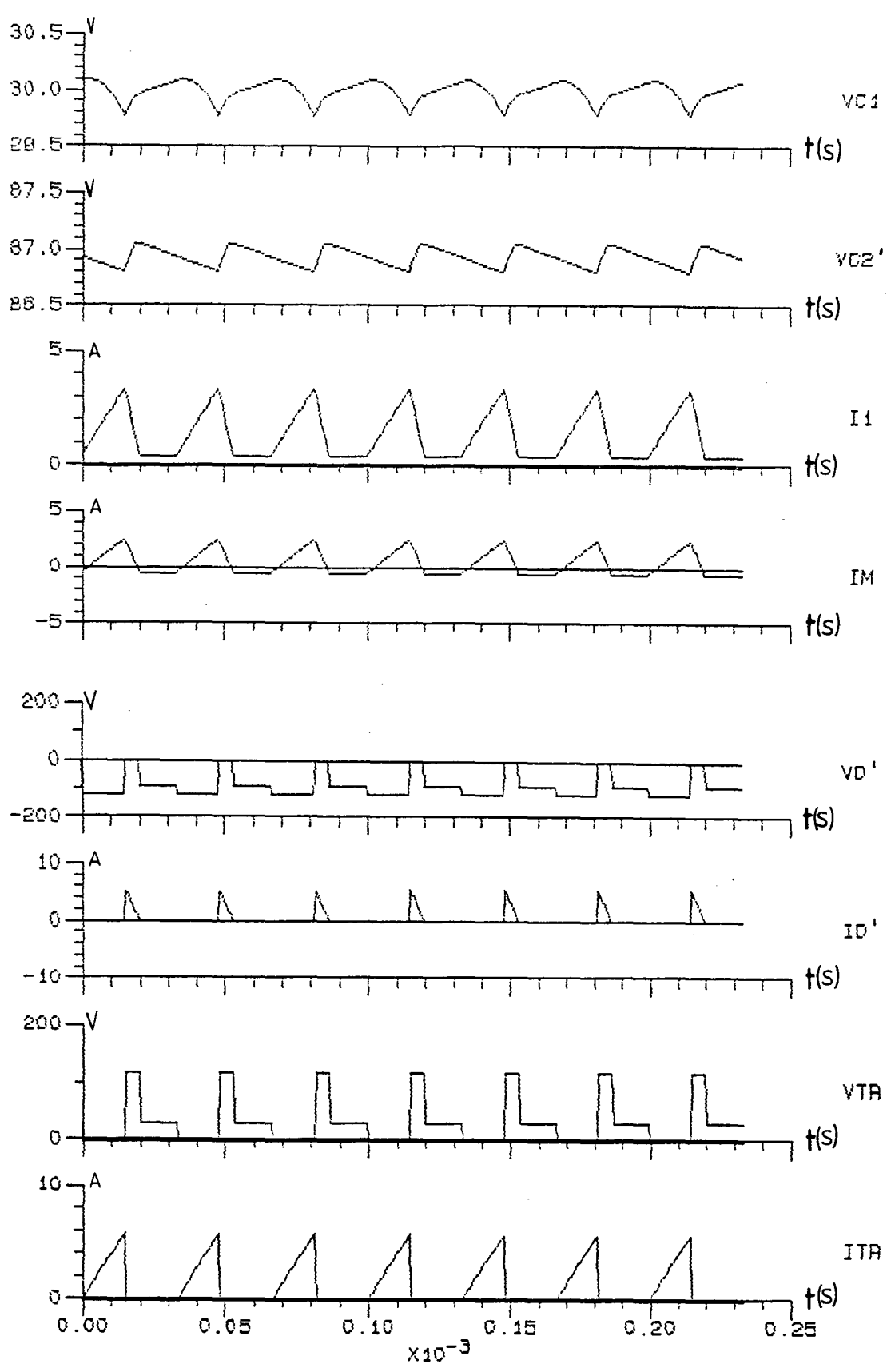


Fig. 17 - Resultados de simulação do conversor SEPIC com modulação PWM, modo de operação descontínua ($D = 0,45$).

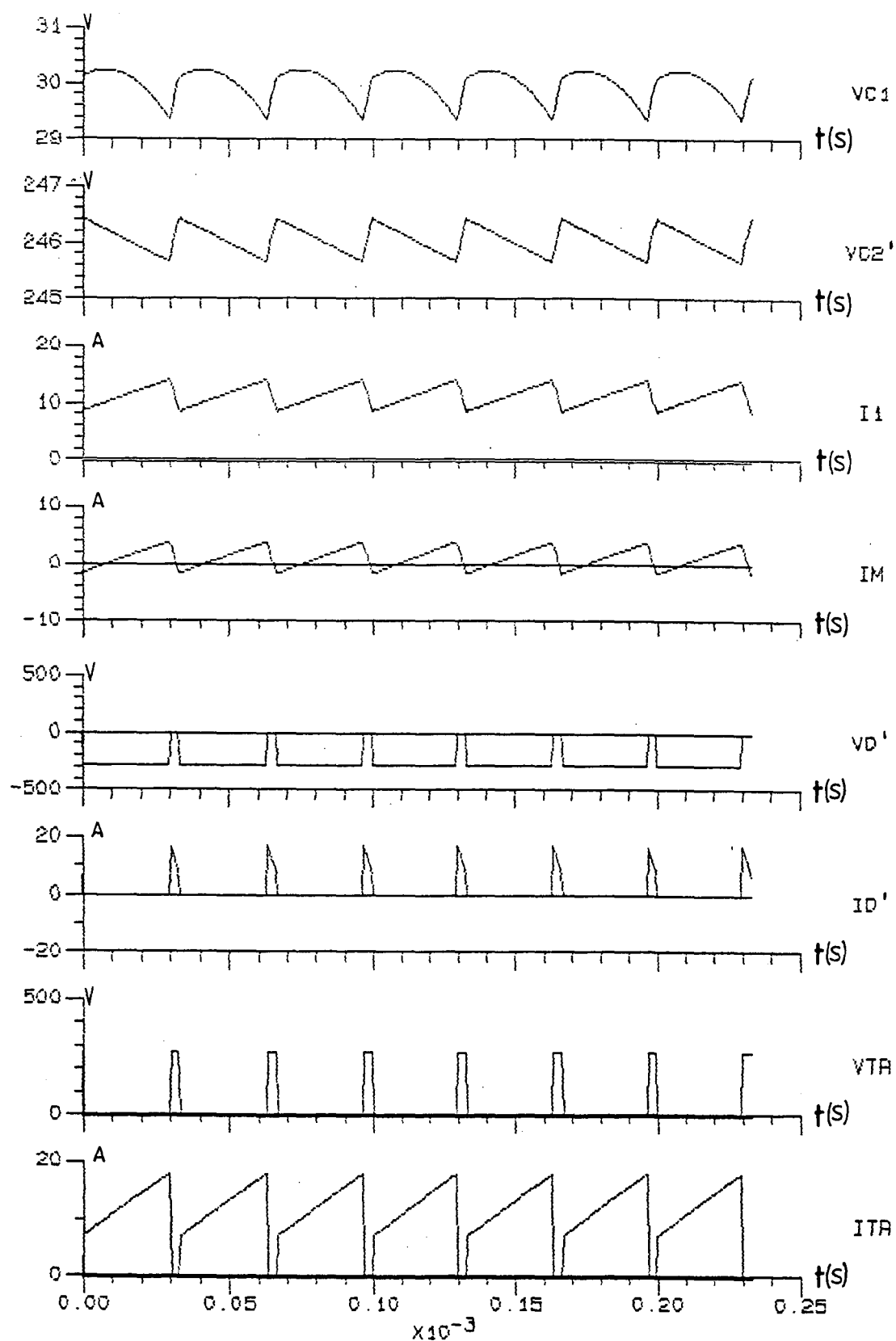


Fig. 18 - Resultados de simulação do conversor SEPIC com modulação PWM, modo de operação contínua ($D = 0,9$).

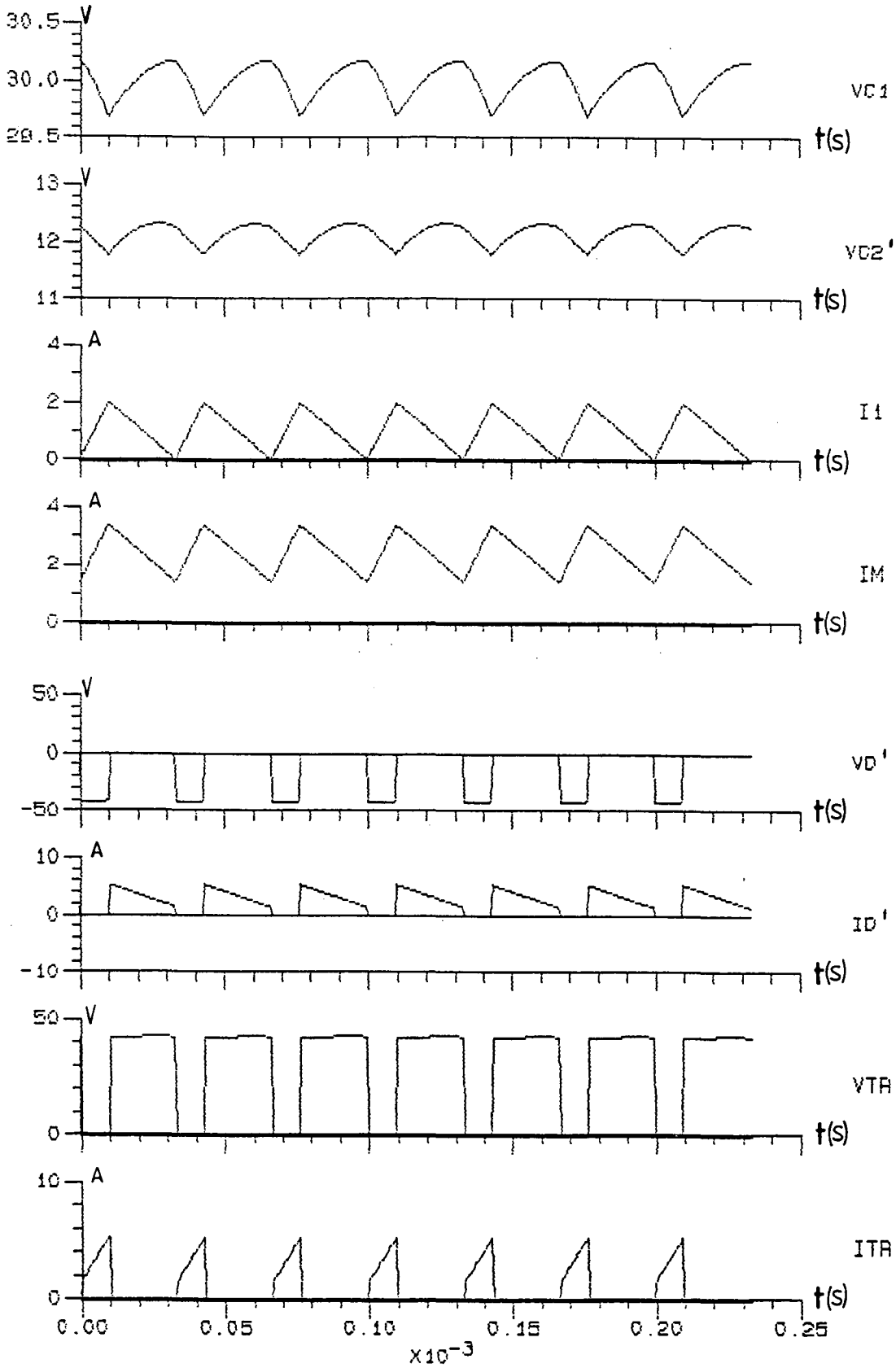


Fig. 19 - Resultados de simulação do conversor SEPIC com modulação PWM, modo de operação contínua ($R_2' = 5\Omega$).

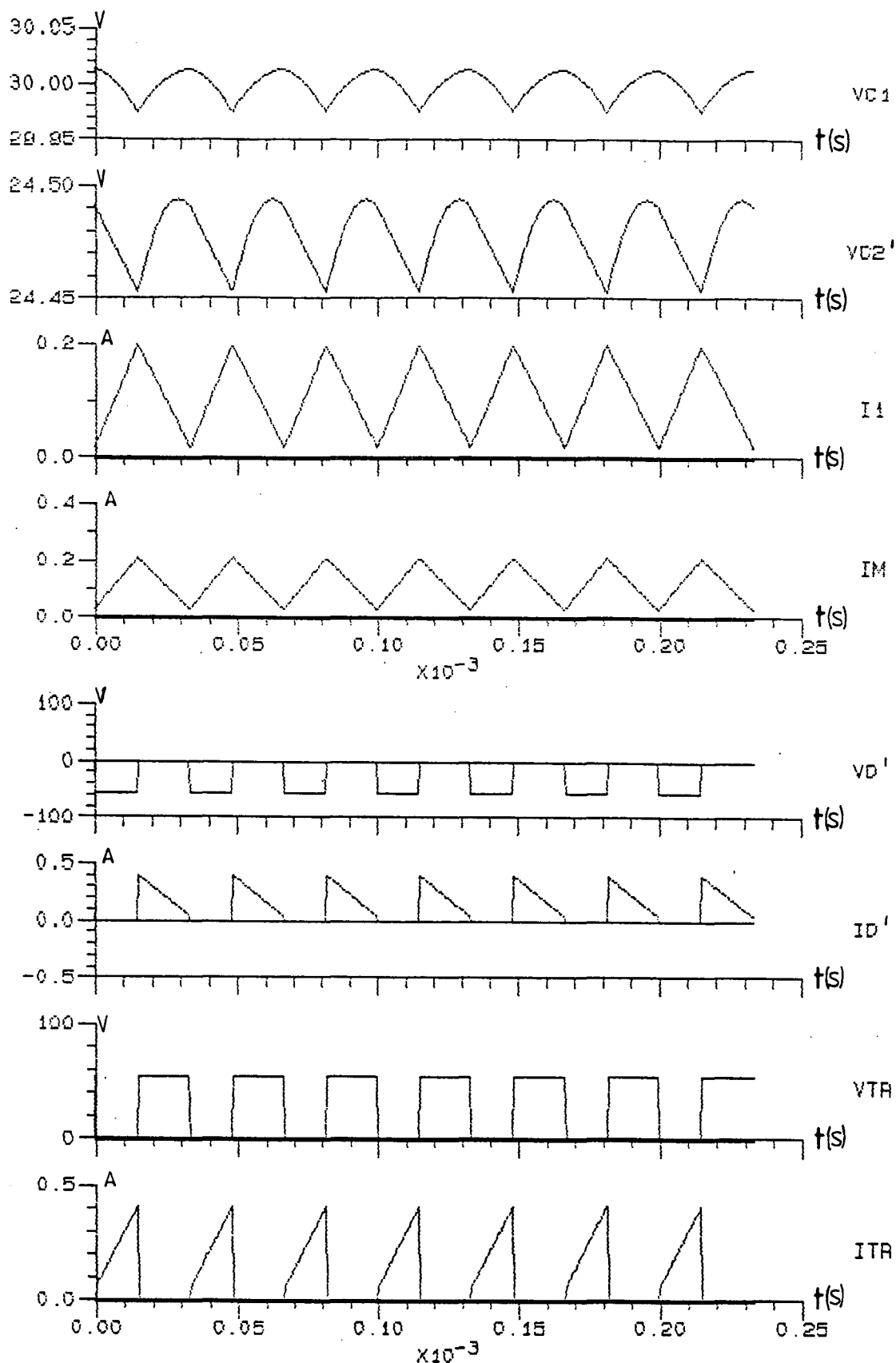


Fig. 20 - Resultados de simulação do conversor SEPIC com modulação PWM, modo de operação contínua [$L_1 = L_M = 2,5\text{mH}$]

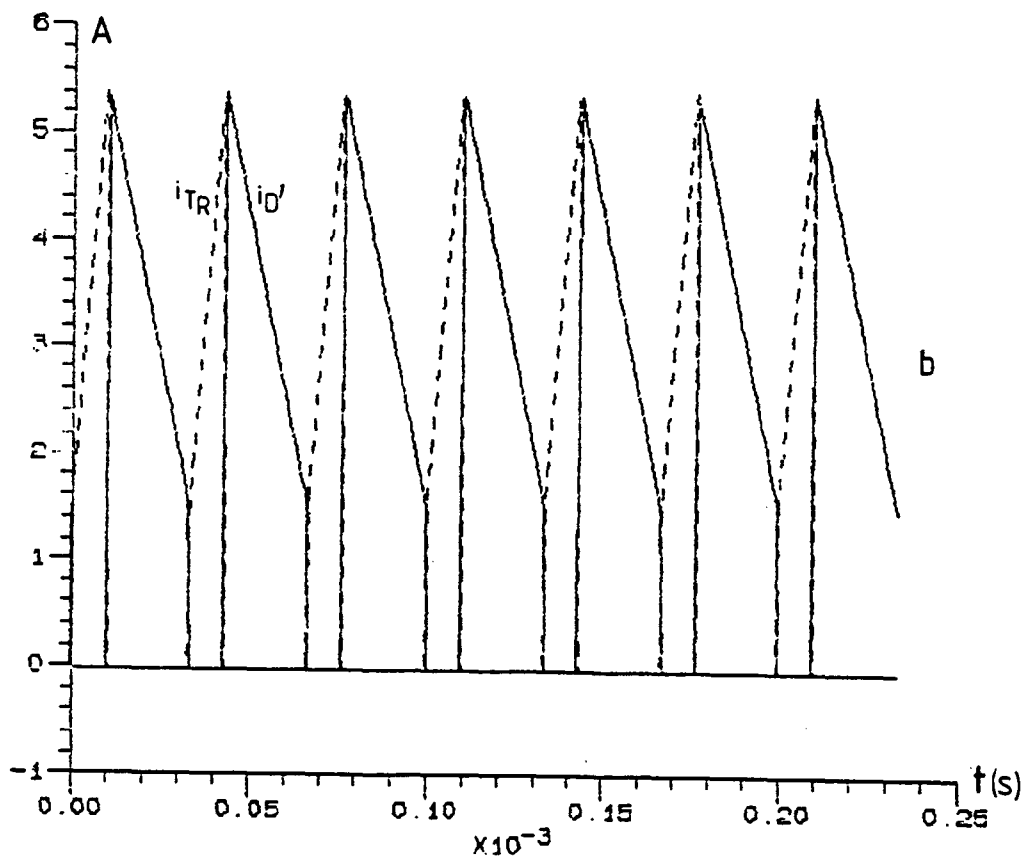
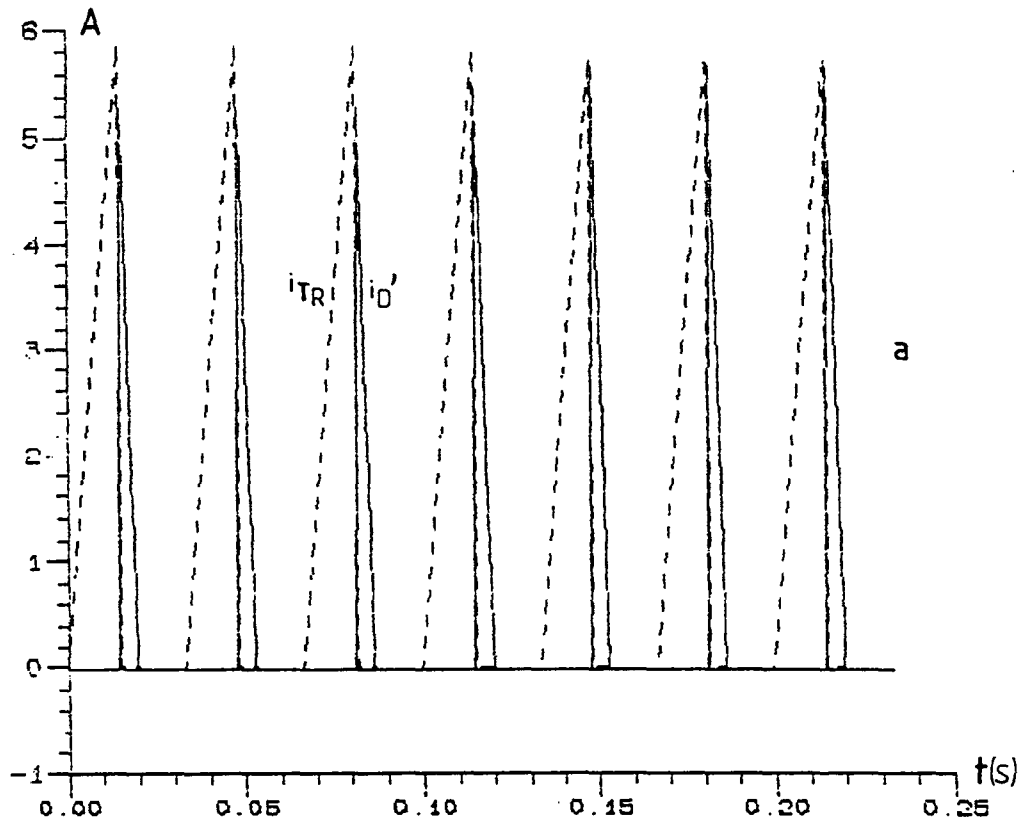


Fig. 21 - Superposição das correntes no transistor e diodo : (a) Para os resultados da Fig.17; (b) Para os resultados da Fig.19.

1.7.2 Simulações do conversor CC/CC SEPIC com modulação por corrente com nível de histerese constante

A estratégia desta modulação é manter a corrente no indutor de entrada L_1 , dentro de uma faixa constante.

Desta forma, de acordo com a Figura 22, tem-se que:

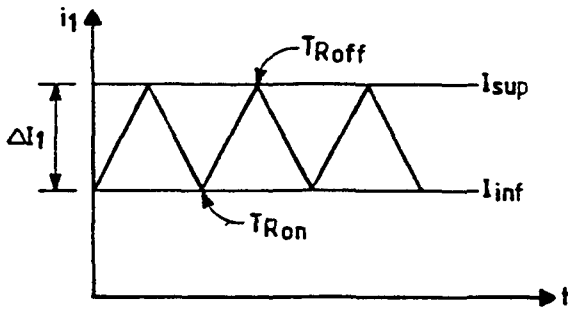


Fig. 22 - Estratégia de modulação para o conversor CC/CC SEPIC por corrente com histerese constante.

Quando i_1 atinge o limite inferior I_{INF} , o transistor T_R é comandado para fechar e quando i_1 atinge o limite superior I_{SUP} , o transistor T_R é comandado para abrir.

Tendo-se que:

$$\begin{cases} I_{SUP} = I_{1plco} + \frac{\Delta I_1}{2} \\ I_{INF} = I_{1plco} - \frac{\Delta I_1}{2} \end{cases} \quad (168)$$

Os resultados obtidos nas simulações estão a seguir, onde:

$$\Delta I_1 = \text{Konst} \cdot V_1 \quad (169)$$

Onde:

Konst=Constante de proporcionalidade

Para, $V_1 = \text{constante}$, então:

$$t_f = \frac{\Delta I_1 L_1}{V_1} = \frac{\text{Konst} \cdot V_1 \cdot L_1}{V_1} = \text{Konst} \cdot L_1 \quad (170)$$

$$t_a = \frac{\Delta I_1 L_1}{V_2'} = \frac{\text{Konst} \cdot V_1 \cdot L_1}{V_2'} \quad (171)$$

Portanto, a frequência de chaveamento (f) é dada por:

$$\frac{1}{f} = t_a + t_f = \text{Konst} \cdot L_1 + \frac{\text{Konst} \cdot V_1 \cdot L_1}{V_2'} \quad (172)$$

Assim,

$$\frac{1}{f} = \text{Konst} \cdot L_1 \cdot \left[1 + \frac{V_1}{V_2'} \right] \quad (173)$$

$$\frac{1}{f} = \text{Konst} \cdot L_1 \cdot \left[\frac{V_1 + V_2'}{V_2'} \right] \quad (174)$$

Portanto,

$$f = \frac{V_2'}{\text{Konst} \cdot L_1 (V_1 + V_2')} \quad (175)$$

A máxima frequência de chaveamento $f_{\text{máx}}$, ocorre para $V_1 = 0$, assim:

$$f_{\text{máx}} = \frac{1}{\text{Konst} \cdot L_1}$$

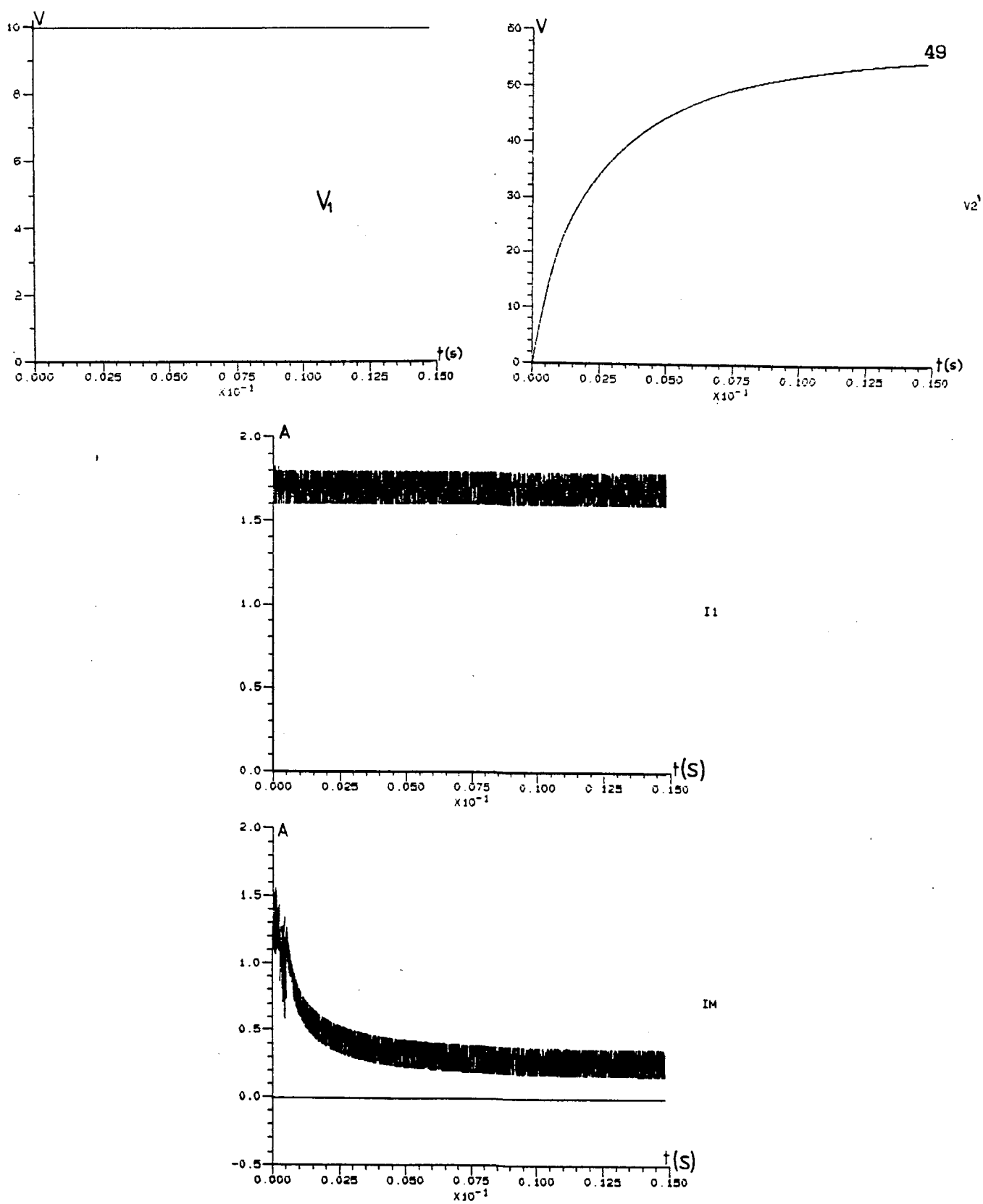


Fig. 23 - Resultados de simulação do conversor SEPIC com modulação por corrente com histerese constante, modo de operação contínua.

1.8 CONCLUSÕES

O conversor CC/CC SEPIC quando operado no modo de condução descontínua, possui uma redução de ordem para as estruturas resultantes, porém, sua característica de transferência estática não depende somente de D (razão cíclica), mas também dos parâmetros do circuito (L_1 e L_M), da carga (R_2') e da frequência de operação f , de acordo com análise da Figura 4 e Equação (31).

Verifica-se que o conversor SEPIC no modo de condução descontínua pode ser operado como conversor elevador ou abaixador, porém, como abaixador a faixa de variação de D possível é bem pequena, de acordo com análise da Figura 7.

Quando operado no modo de condução contínua, verifica-se que sua característica de transferência estática independe da carga (R_2'), dependendo unicamente da razão cíclica (D), conforme análise da Equação (61), sendo que, pode ser operado como conversor elevador ou abaixador, para uma faixa maior de variação de D , de acordo com análise da Figura 10.

Do estudo das ondulações de correntes e tensões, verifica-se que a ondulação na tensão de saída do conversor SEPIC não é nula. Este fato determina que o filtro de saída seja ajustado para a máxima ondulação desejada, o que, pode prejudicar a dinâmica do conversor, dependendo da magnitude deste filtro.

CAPÍTULO II

ESTRUTURA PROPOSTA PARA A FONTE CHAVEADA COM CONVERSOR SEPIC,
ANÁLISE E MODELAMENTO

2.1 INTRODUÇÃO

A proposição apresentada neste capítulo para a fonte chaveada é a da Figura 24. A fonte de alimentação CC da estrutura do conversor SEPIC da Figura 1 é substituída por uma ponte retificadora de onda completa alimentada diretamente através da rede de CA.

Desenvolve-se o estudo matemático para obtenção da Equação Dinâmica da estrutura proposta e da Matriz de Transferência, considerando-se que a Equação Dinâmica seja invariante no tempo.

O objetivo do presente capítulo é propiciar um ferramental matemático para a simulação da estrutura proposta para a fonte chaveada, via software.

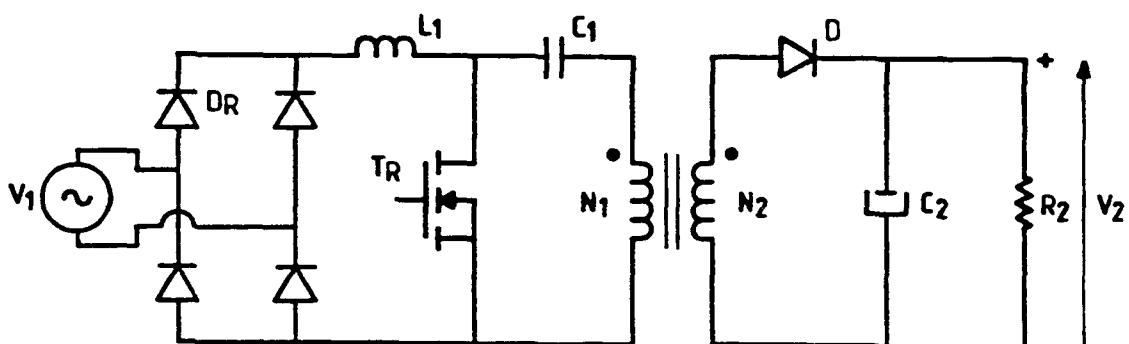


Fig. 24 - Circuito básico para a fonte chaveada com conversor SEPIC

2.2 MODELAMENTO DA FONTE CHAVEADA COM CONVERSOR SEPIC, EQUAÇÃO DINÂMICA E FUNÇÃO DE TRANSFERÊNCIA

Considera-se que os semicondutores são ideais, e, adota-se para os mesmos um equivalente resistivo, onde, para a condição de condução dos mesmos apresentam-se como uma baixa resistência e para a condição de bloqueio apresentam-se como uma alta resistência. Na Figura 25 tem-se o circuito equivalente para a estrutura da Figura 24, onde o estágio de entrada retificador é substituído pelo seu equivalente (fonte de tensão módulo de V_1 e diodo retificador D_R).

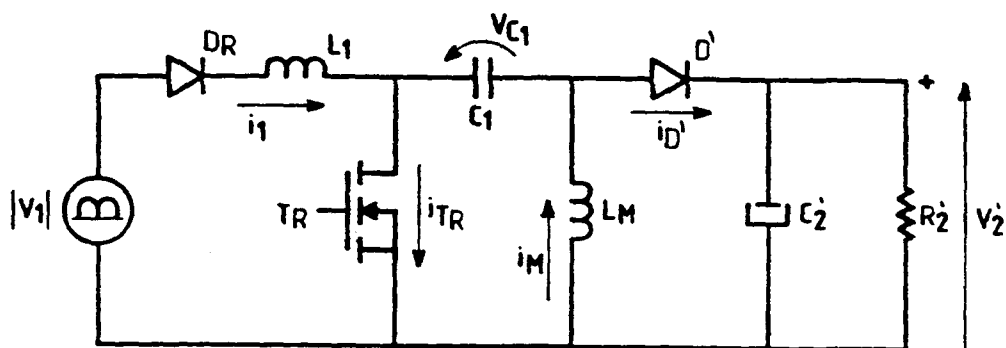


Fig. 25 - Circuito equivalente para a fonte chaveada com conversor SEPIC

As variáveis de estado para a estrutura da Figura 25, são as variáveis da equação (177).

$$x = \begin{bmatrix} i_1 \\ i_M \\ V_{c1} \\ V_2' \end{bmatrix} \quad (177)$$

O modelo aproximado para a estrutura da Figura 25, considerando-se um equivalente resistivo para os semicondutores é apresentado na Figura 26.

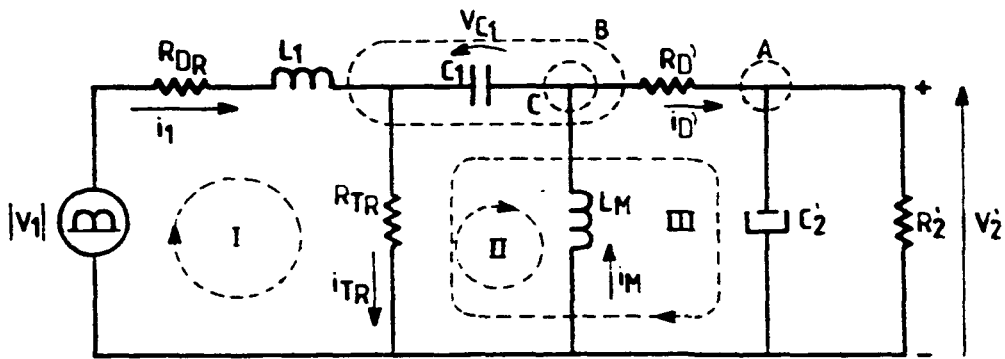


Fig. 26 - Modelo aproximado para a fonte chaveada com conversor SEPIC

Equacionando-se a estrutura da Figura 26, tem-se que:

Malha I

$$|V_1| = R_{DR} \cdot i_1 + L_1 \cdot \dot{i}_1 + R_{TR} \cdot i_{TR} \quad (178)$$

Malha II

$$R_{TR} \cdot i_{TR} - V_{c1} + L_M \cdot \dot{i}_M = 0 \quad (179)$$

Corte A

$$i_{D'} - C_2' \cdot \dot{V}_2' - \frac{1}{R_2'} \cdot V_2' = 0 \quad (180)$$

Corte B

$$i_1 - i_{TR} + i_M - i_{D'} = 0 \quad (181)$$

Corte C

$$C_1 \cdot \dot{V}_{c1} + i_M - i_{D'} = 0 \quad (182)$$

Da malha III, tem-se que:

$$i_{D'} = \frac{R_{TR} \cdot i_{TR} - V_{c1} - V_2'}{R_{D'}} \quad (183)$$

Com (183) em (181) e isolando-se i_{TR} , tem-se:

$$i_{TR} = i_1 + i_M - \left[\frac{R_{TR} \cdot i_{TR} - V_{c1} - V_2'}{R_{D'}} \right] \quad (184)$$

Assim,

$$i_{TR} = \frac{R_{D'}}{R_{D'} + R_{TR}} \cdot i_1 + \frac{R_{D'}}{R_{D'} + R_{TR}} \cdot i_M + \frac{1}{R_{D'} + R_{TR}} \cdot V_{c1} + \frac{1}{R_{D'} + R_{TR}} \cdot V_2' \quad (185)$$

Com (183) em (182) e isolando-se \dot{V}_{c1} , tem-se:

$$\dot{V}_{c1} = \frac{1}{C} \cdot \left[\left(\frac{R_{TR} \cdot i_{TR} - V_{c1} - V_2'}{R_{D'}} \right) - i_M \right] \quad (186)$$

Com (185) em (186), tem-se que:

$$\begin{aligned}
 V_{c1} &= \frac{R_{TR}}{C_1(R_D + R_{TR})} \cdot i_1 + \frac{1}{C_1} \cdot \left[\frac{R_{TR}}{R_D + R_{TR}} - 1 \right] \cdot i_M + \frac{1}{C_1} \cdot \\
 &\cdot \left[\frac{R_{TR}}{R_D(R_D + R_{TR})} - \frac{1}{R_D} \right] \cdot V_{c1} + \frac{1}{C_1} \cdot \left[\frac{R_{TR}}{R_D(R_D + R_{TR})} - \frac{1}{R_D} \right] \cdot \\
 &\cdot V_2'
 \end{aligned} \tag{187}$$

Assim,

$$\begin{aligned}
 V_{c1} &= \frac{1}{C_1} \cdot \left[\frac{R_{TR}}{R_D + R_{TR}} \cdot i_1 - \frac{R_{D'}}{R_D + R_{TR}} \cdot i_M - \frac{1}{R_D + R_{TR}} \cdot V_{c1} - \frac{1}{R_D + R_{TR}} \cdot \right. \\
 &\cdot V_2' \left. \right]
 \end{aligned} \tag{188}$$

Com (185) em (178) e isolando-se i_1 , tem-se que:

$$\begin{aligned}
 i_1 &= \frac{1}{L_1} \cdot \left\{ - \left[\frac{R_{DR} \cdot R_D + R_{TR} \cdot (R_{DR} + R_{D'})}{R_D + R_{TR}} \right] \cdot i_1 - \frac{R_{TR} \cdot R_{D'}}{R_D + R_{TR}} \cdot i_M - \right. \\
 &\left. + \frac{R_{TR}}{R_D + R_{TR}} \cdot V_{c1} - \frac{R_{TR}}{R_D + R_{TR}} \cdot V_2' + |V_1| \right\}
 \end{aligned} \tag{189}$$

Assim,

$$\begin{aligned}
 i_1 = \frac{1}{L_1} \cdot \left\{ - \left[R_{DR} + \frac{R_{D'} \cdot R_{TR}}{R_{D'} + R_{TR}} \right] \cdot i_1 - \frac{R_{D'} \cdot R_{TR}}{R_{D'} + R_{TR}} \cdot i_M - \frac{R_{TR}}{R_{D'} + R_{TR}} \cdot V_{c1} - \right. \\
 \left. + \frac{R_{TR}}{R_{D'} + R_{TR}} \cdot V_2' - |V_1| \right\} \quad (190)
 \end{aligned}$$

Com (185) em (179) e isolando-se i_M , tem-se:

$$\begin{aligned}
 i_M = \frac{1}{L_M} \cdot \left\{ - \frac{R_{D'} \cdot R_{TR}}{R_{D'} + R_{TR}} i_1 - \frac{R_{D'} \cdot R_{TR}}{R_{D'} + R_{TR}} \cdot i_M + \left[1 - \frac{R_{TR}}{R_{D'} + R_{TR}} \right] \cdot V_{c1} - \right. \\
 \left. + \frac{R_{TR}}{R_{D'} + R_{TR}} \cdot V_2' \right\} \quad (191)
 \end{aligned}$$

Assim,

$$\begin{aligned}
 i_M = \frac{1}{L_M} \cdot \left\{ - \frac{R_{D'} \cdot R_{TR}}{R_{D'} + R_{TR}} i_1 - \frac{R_{D'} \cdot R_{TR}}{R_{D'} + R_{TR}} \cdot i_M + \frac{R_{D'}}{R_{D'} + R_{TR}} \cdot V_{c1} - \frac{R_{TR}}{R_{D'} + R_{TR}} \cdot \right. \\
 \left. V_2' \right\} \quad (192)
 \end{aligned}$$

Com (183) e (185) em (180) e isolando-se V_2' , tem-se:

$$\begin{aligned}
 V_2' = \frac{1}{C_2} \cdot \left\{ \frac{R_{TR}}{R_{D'} + R_{TR}} \cdot i_1 + \frac{R_{TR}}{R_{D'} + R_{TR}} \cdot i_M + \left[\frac{R_{TR}}{R_{D'}(R_{D'} + R_{TR})} - \frac{1}{R_{D'}} \right] \cdot V_{c1} + \right. \\
 \left. + \left[\frac{R_{TR}}{R_{D'}(R_{D'} + R_{TR})} - \left(\frac{1}{R_{D'}} + \frac{1}{R_2} \right) \right] \cdot V_2' \right\} \quad (193)
 \end{aligned}$$

Assim,

$$\dot{V}_2' = \frac{1}{C_2} \cdot \left\{ \frac{R_{TR}}{R_{D'} + R_{TR}} \cdot i_1 + \frac{R_{TR}}{R_{D'} + R_{TR}} \cdot i_M - \frac{1}{R_{D'} + R_{TR}} \cdot V_{c1} - \right. \\ \left. + \left[\frac{1}{R_2'} + \frac{1}{(R_{D'} + R_{TR})} \right] \cdot V_2' \right\} \quad (194)$$

Desta forma a equação dinâmica para a estrutura da Figura 26 é dada pela equação (195)

$$\text{EQUAÇÃO DINÂMICA} \begin{cases} \dot{x} = A \cdot x + b \cdot u \\ y = C \cdot x + D \cdot u \end{cases} \quad (195)$$

Onde:

$$u = \text{vetor de entrada} = |V_1|$$

$$y = \text{vetor de saída} = \begin{bmatrix} i_1 \\ i_M \\ V_{c1} \\ V_2' \\ |V_1| \\ i_{TR} \\ V_{TR} \\ i_{D'} \\ V_{D'} \end{bmatrix}$$

Portanto, a equação de estado \dot{x} pode ser escrita de acôrdo com a equação (196).

$$\dot{\mathbf{x}} = \begin{bmatrix} \dot{i}_1 \\ \dot{i}_M \\ \dot{V}_{c1} \\ \dot{V}_2' \end{bmatrix} = \begin{bmatrix} -\frac{1}{L_1} \left[R_{DR} + \frac{R_D \cdot R_{TR}}{R_D + R_{TR}} \right] & -\frac{R_D \cdot R_{TR}}{L_1 (R_D + R_{TR})} & -\frac{R_{TR}}{L_1 (R_D + R_{TR})} \\ -\frac{R_D \cdot R_{TR}}{L_M (R_D + R_{TR})} & -\frac{R_D \cdot R_{TR}}{L_M (R_D + R_{TR})} & +\frac{R_D}{L_M (R_D + R_{TR})} \\ +\frac{R_{TR}}{C_1 (R_D + R_{TR})} & -\frac{R_D}{C_1 (R_D + R_{TR})} & -\frac{1}{C_1 (R_D + R_{TR})} \\ +\frac{R_{TR}}{C_2' (R_D + R_{TR})} & +\frac{R_{TR}}{C_2' (R_D + R_{TR})} & -\frac{1}{C_2' (R_D + R_{TR})} \end{bmatrix} \cdot \begin{bmatrix} i_1 \\ i_M \\ V_{c1} \\ V_2' \end{bmatrix} + \begin{bmatrix} \frac{1}{L_1} \\ 0 \\ 0 \\ 0 \end{bmatrix} \cdot |V_1| \quad (196)$$

As correntes e tensões nos semicondutores, para o vetor de saída y são dadas por:

$$i_{TR} = \text{equação (185)}$$

$$V_{TR} = R_{TR} \cdot i_{TR} = \frac{R_D \cdot R_{TR}}{R_D + R_{TR}} \cdot i_1 + \frac{R_D \cdot R_{TR}}{R_D + R_{TR}} \cdot i_M + \frac{R_{TR}}{R_D + R_{TR}} \cdot V_{c1} + \frac{R_{TR}}{R_D + R_{TR}} \cdot V_2' \quad (197)$$

Com a equação (197) em (183), tem-se que:

$$\begin{aligned}
 i_{D'} = & \frac{R_{TR}}{R_{D'} + R_{TR}} \cdot i_1 + \frac{R_{TR}}{R_{D'} + R_{TR}} \cdot i_M + \left[\frac{R_{TR}}{R_{D'}(R_{D'} + R_{TR})} - \frac{1}{R_{D'}} \right] \cdot V_{c1} + \\
 & + \left[\frac{R_{TR}}{R_{D'}(R_{D'} + R_{TR})} - \frac{1}{R_{D'}} \right] \cdot V_2,
 \end{aligned} \tag{198}$$

Assim,

$$i_{D'} = \frac{R_{TR}}{R_{D'} + R_{TR}} \cdot i_1 + \frac{R_{TR}}{R_{D'} + R_{TR}} \cdot i_M - \frac{1}{R_{D'} + R_{TR}} \cdot V_{c1} - \frac{1}{R_{D'} + R_{TR}} \cdot V_2, \tag{199}$$

$$v_{D'} = R_{D'} \cdot i_{D'} = \frac{R_{D'} \cdot R_{TR}}{R_{D'} + R_{TR}} \cdot i_1 + \frac{R_{D'} \cdot R_{TR}}{R_{D'} + R_{TR}} \cdot i_M - \frac{R_{D'}}{R_{D'} + R_{TR}} \cdot V_{c1} - \frac{R_{D'}}{R_{D'} + R_{TR}} \cdot V_2, \tag{200}$$

Portanto, o vetor de saída y é dado pela equação (201)

$$y = \begin{bmatrix} i_1 \\ i_M \\ V_{c1} \\ V_2' \\ |V_1| \\ i_{TR} \\ V_{TR} \\ i_{D'} \\ V_{D'} \end{bmatrix} = \begin{bmatrix} 1 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 \\ 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 1 \\ 0 & 0 & 0 & 0 \\ \frac{R_D}{R_D + R_{TR}} & \frac{R_D}{R_D + R_{TR}} & \frac{1}{R_D + R_{TR}} & \frac{1}{R_D + R_{TR}} \\ \frac{R_D \cdot R_{TR}}{R_D + R_{TR}} & \frac{R_D \cdot R_{TR}}{R_D + R_{TR}} & \frac{R_{TR}}{R_D + R_{TR}} & \frac{R_{TR}}{R_D + R_{TR}} \\ \frac{R_{TR}}{R_D + R_{TR}} & \frac{R_{TR}}{R_D + R_{TR}} & -\frac{1}{R_D + R_{TR}} & -\frac{1}{R_D + R_{TR}} \\ \frac{R_D \cdot R_{TR}}{R_D + R_{TR}} & \frac{R_D \cdot R_{TR}}{R_D + R_{TR}} & -\frac{R_D}{R_D + R_{TR}} & -\frac{R_D}{R_D + R_{TR}} \end{bmatrix} \quad 60$$

$$\begin{bmatrix} i_1 \\ i_M \\ V_{c1} \\ V_2' \end{bmatrix} + \begin{bmatrix} 0 \\ 0 \\ 0 \\ 0 \\ 1 \\ 0 \\ 0 \\ 0 \\ 0 \end{bmatrix} \cdot |V_1| \quad (201)$$

A Matriz de Transferência da Equação Dinâmica invariante no tempo do sistema da Figura 26, considerando-se o sistema relaxado em $t_0 = 0$, ou seja, com condições iniciais nulas é dada por:

$$\hat{G}(s) = C \cdot (SI - A)^{-1} \cdot b + d \quad (202)$$

A resposta ao estado zero ($x_0 = 0$), é dada pela equação (203).

$$\hat{y}(s) = \left\{ C \cdot \frac{1}{\det[SI-A]} \cdot \underbrace{\begin{bmatrix} a_{11} & a_{12} & a_{13} & a_{14} \\ a_{21} & a_{22} & a_{23} & a_{24} \\ a_{31} & a_{32} & a_{33} & a_{34} \\ a_{41} & a_{42} & a_{43} & a_{44} \end{bmatrix}}_{[\text{cof}(SI-A)]^T} \cdot \begin{bmatrix} \frac{1}{L_1} \\ 0 \\ 0 \\ 0 \end{bmatrix} + \begin{bmatrix} 0 \\ 0 \\ 0 \\ 1 \\ 0 \\ 0 \\ 0 \\ 0 \end{bmatrix} \right\} \cdot |V_1|(s) \quad (203)$$

$$\hat{y}(s) = \begin{bmatrix} i_1(s) \\ i_M(s) \\ V_{c1}(s) \\ V_2'(s) \\ |V_1|(s) \\ i_{TR}(s) \\ V_{TR}(s) \\ i_D(s) \\ V_D(s) \end{bmatrix} = \left\{ C \cdot \frac{1}{\det[SI-A]} \cdot \frac{1}{L_1} \cdot \begin{bmatrix} a_{11} \\ a_{21} \\ a_{31} \\ a_{41} \end{bmatrix} + \begin{bmatrix} 0 \\ 0 \\ 0 \\ 0 \\ 1 \\ 0 \\ 0 \\ 0 \\ 0 \end{bmatrix} \right\} \cdot |V_1|(s) \quad (204)$$

Para que se obtenha a Função de Transferência:

$$G(s) = \frac{V_2'(s)}{|V_1|(s)} \quad (205)$$

basta calcular o termo a_{41} da equação (204), que é o termo a_{14} da matriz $\text{cof}(S\mathbb{I}-A)$, assim como, o determinante de $(S\mathbb{I}-A)$, logo:

$$V_2'(s) = \left\{ \frac{1}{\det[S\mathbb{I}-A]} \cdot \frac{1}{L_1} \cdot a_{41} \right\} \cdot |V_1|(s) \quad (206)$$

Portanto,

$$G(s) = \left\{ \frac{1}{\det[S\mathbb{I}-A]} \cdot \frac{a_{41}}{L_1} \right\} \quad (207)$$

Onde:

$$\begin{aligned} \frac{a_{41}}{L_1} = & \frac{-S^2 C_1 L_M R_{TR} (R_D + R_{TR})^2 - S \cdot \left[(R_D + R_{TR}) \cdot (L_M R_{TR} + C_1 R_D R_{TR}^2) \right] - 2R_D R_{TR}^2 + \dots}{C_1 C_2' L_1 L_M (R_D + R_{TR})^3} \dots \\ & \dots \frac{+ R_D^2 \cdot R_{TR}}{\dots} \end{aligned} \quad (208)$$

Considerando-se as três condições possíveis para os semicondutores (Transistor T_R e Diodo D'), onde:

$$(a) \quad \begin{matrix} T_{RON} \\ D'_{OFF} \end{matrix} \Rightarrow \begin{cases} R_{TR} = 0 \\ R_{D'} = \infty \end{cases} \Rightarrow \text{Função de Transferência } G_1$$

$$(b) \quad \begin{matrix} T_{ROFF} \\ D'_{ON} \end{matrix} \Rightarrow \begin{cases} R_{TR} = \infty \\ R_{D'} = 0 \end{cases} \Rightarrow \text{Função de Transferência } G_2$$

$$(c) \quad \begin{matrix} T_{ROFF} \\ D'_{OFF} \end{matrix} \Rightarrow \begin{cases} R_{TR} = \infty \\ R_{D'} = \infty \end{cases} \Rightarrow \text{Função de Transferência } G_3$$

Ou seja, considera-se que para a condição de condução a resistência do semicondutor é nula e para a condição de bloqueio sua resistência é infinitamente grande.

Logo, pelo princípio da superposição de efeitos, tem-se que:

$$G(s) = \frac{V_2'(s)}{|V_1|(s)} = G_1 + G_2 + G_3 \quad (209)$$

Analisando-se as condições (a) e (c) na Equação (208), tem-se que:

$$G_1 = G_3 = 0 \quad (210)$$

Logo,

$$G(s) = G_2 = \left\{ \frac{1}{\det[(sI-A)]} \cdot \frac{-s^2}{L_1 C_2'} \right\} \quad (211)$$

Assim,

$$V_2'(s) = \left\{ - \frac{s^2}{C_2' \cdot L_1} \cdot \frac{1}{\det[(sI-A)]} \right\} \cdot |V_1|(s) \quad (212)$$

Portanto, para a condição (b) tem-se que:

$$\det[(S\mathbb{I}-A)] = S^2 \cdot \left[S^2 + \frac{S}{R_2' C_2'} + \frac{1}{S^2 L_1 L_M C_1 C_2'} + \frac{1}{S L_1 C_1 R_2' C_2'} + \right. \\ \left. + \frac{(L_M C_1 + L_M C_2' + L_1 C_1)}{L_1 L_M C_1 C_2'} \right]$$

Então:

$$\frac{V_2'(s)}{|V_1|(s)} = \frac{-S^2 L_M C_1 R_2'}{S^4 L_1 L_M C_1 C_2' R_2' + S^3 L_1 L_M C_1 + S^2 R_2' (L_M C_1 + L_M C_2' + L_1 C_1) + S L_M + R_2'} \quad (213)$$

Expandindo em Série de Fourier a entrada $|V_1|$, dada pela Figura 27, tem-se que:

$$\bar{V}_{1\text{máx}} \cdot |\text{sen}(2\pi f_{\text{rede}} t)| \cong \bar{V}_{1\text{máx}} \cdot \left\{ \frac{2}{\pi} - \frac{4}{\pi} \left[\frac{\cos 2x}{3} + \frac{\cos 4x}{15} + \frac{\cos 6x}{35} \right] \right\} \quad (214)$$

Onde:

$$x = 2 \cdot \pi \cdot f_{\text{rede}} \cdot t = \omega \cdot t$$

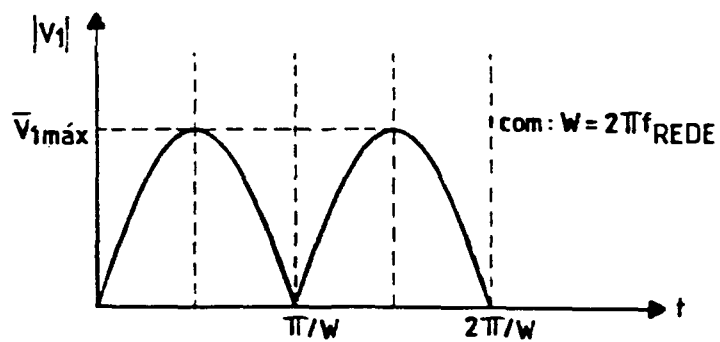


Fig. 27 - Forma de onda da tensão senoidal retificada na saída do retificador de entrada.

Aplicando a transformada de Laplace nos termos da Série de Fourier de $|V_1|$, na equação (214), tem-se a equação (215).

$$|V_1|(s) \cong \bar{V}_{1\text{máx}} \cdot \left\{ \frac{2}{\pi} \cdot \frac{1}{s} - \frac{4}{\pi} \left[\frac{1}{3} \cdot \left(\frac{s}{s^2 + (2\omega)^2} \right) + \frac{1}{15} \cdot \left(\frac{s}{s^2 + (4\omega)^2} \right) + \frac{1}{35} \cdot \left(\frac{s}{s^2 + (6\omega)^2} \right) \right] \right\} \quad (215)$$

2.3 COMENTÁRIOS E CONCLUSÕES

Com a obtenção da Equação Dinâmica para a fonte chaveada com conversor SEPIC, elaborou-se os programas para simulações conforme Anexo 2.

Através dos resultados deste capítulo, implementou-se em computador digital dois tipos possíveis para o controle do transistor T_R . O primeiro programa, conforme Anexo 2.1, simula a fonte chaveada com conversor SEPIC, em malha fechada e modulação por corrente senoidal retificada com histerese variável. O segundo programa, conforme Anexo 2.2, simula o Conversor CC/CC SEPIC, em malha aberta e modulação por largura de pulso (do tipo PWM).

O segundo programa foi testado e verificado com programas já existentes, como SACEC e SCVOLT [22], comprovando-se os estudos realizados neste capítulo.

A princípio não se dispunha de um programa para se validar o programa desenvolvido, com malha fechada, assim, a validação viria dos resultados laboratoriais.

Com o aprimoramento do SCVOLT, durante o desenvolvimento deste trabalho, através do comando das chaves eletrônicas em malha fechada, verificou-se válidos os resultados obtidos com o programa do Anexo 2.1. Apesar de validado o estudo desenvolvido, adotou-se como ferramenta de trabalho para simulação o SCVOLT1 (denominação recebida pelo SCVOLT adaptado para modulação em malha fechada), pois, seu equacionamento é automático, possibilitando mudanças na estrutura sem a necessidade dos equacionamentos apresentados neste capítulo, além do que, sua velocidade de processamento é maior, sendo o passo de cálculo ajustado pela dinâmica da simulação, não se cometendo erros de detecção de chaveamentos, o que, para o programa originalmente desenvolvido, dispndia grande número de simulações para se acertar o passo de cálculo.

CAPÍTULO III

MODULAÇÃO POR CORRENTE COM HISTERESE VARIÁVEL PARA A FONTE CHAVEADA COM CONVERSOR SEPIC, ANÁLISE E SIMULAÇÕES

3.1 INTRODUÇÃO

Com o objetivo de se corrigir o fator de potência e reduzir o conteúdo harmônico da corrente de entrada, técnicas passivas ou ativas podem ser usadas. No passado estas técnicas incluíam a compensação de harmônicos e reativos com elementos passivos, retificação polifásica e compensação ativa usando conversores de potência em paralelo com carga resistiva [11]. Estes métodos requerem componentes adicionais que somam tamanho, peso e custo para os conversores CA/CC, além do que, influenciam negativamente na eficiência total destes conversores.

Em aplicações espaciais, onde a distribuição é em alta frequência, a técnica passiva é analisada por [20], onde um filtro LC passa-faixa é introduzido entre a fonte de alimentação e a ponte retificadora.

Assim, de maneira geral, os métodos ativos são mais eficientes e levam à estruturas de menor peso e custo do que as estruturas baseadas nos métodos passivos [10].

Vários métodos de correção ativa do fator de potência (APFC - ACTIVE POWER FACTOR CORRECTION) são apresentados por [12], emulando-se o conversor eletronicamente como um resistor. Muitas leis de controle podem ser usadas, tais como:

- (a) Controle por frequência de chaveamento constante;
- (b) Controle por corrente com histerese constante;
- (c) Controle por corrente com histerese variável;
- (d) Controle por tempo de abertura constante.

Os ruídos gerados pela operação em altas frequências das fontes chaveadas, prejudicam o desempenho do laço de controle da corrente [15]. De todas as técnicas de controle citadas, a por corrente com histerese variável é a que possui uma alta imunidade aos ruídos de chaveamento [15].

A Técnica de controle por corrente com histerese variável, também chamada de controle com tempo de fechamento (on-time) constante, ou, controle com tempo de abertura (off-time) variável, é usada por [9, 15, 16 e 17].

3.2 MODULAÇÃO POR CORRENTE SENOIDAL COM HISTERESE VARIÁVEL PARA A FONTE CHAVEADA COM CONVERSOR SEPIC, ANÁLISE E SIMULAÇÕES

Com o objetivo de simular a fonte chaveada com modulação por corrente senoidal com histerese variável, desenvolveu-se o software conforme Anexo 2.1, baseado no equacionamento do capítulo 2 e da técnica de modulação de acordo com a Figura 28.

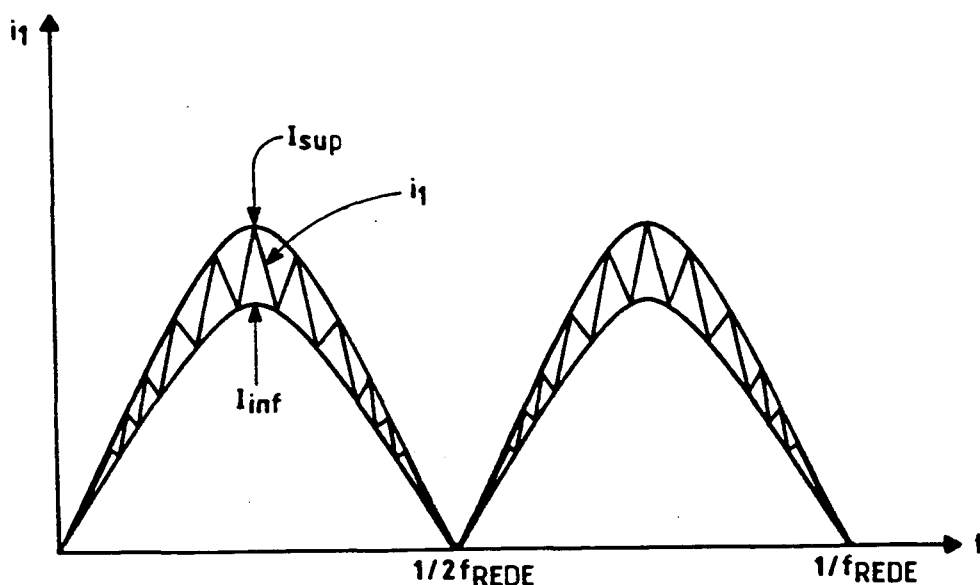


Fig. 28 - Estratégia de modulação por corrente senoidal com histerese variável para a fonte chaveada com conversor SEPIC.

De acordo com a Figura 28, quando i_1 atinge o limite inferior I_{INF} , o transistor é comandado para conduzir, e, quando i_1 atinge o limite superior I_{SUP} , o transistor é comandado para o bloqueio.

Tendo-se que:

$$I_{SUP}(t) = \left| \left(I_{1p} + \frac{HIST_{máx}}{2} \right) \cdot \text{sen}(2.\pi.f_{rede}.t) \right| \quad (217)$$

e,

$$I_{INF}(t) = \left| \left(I_{1p} - \frac{HIST_{máx}}{2} \right) \cdot \text{sen}(2.\pi.f_{rede}.t) \right| \quad (218)$$

Onde:

I_{1p} = Corrente de pico na saída do retificador de entrada.

$HIST_{máx}$ = Nível máximo de histerese admitido para a corrente de saída do retificador de entrada.

Desta forma, tem-se que:

$$\Delta i_1 = HIST_{máx} \cdot |\text{sen}(2.\pi.f_{rede}.t)| = K_H \cdot |V_1| \quad (219)$$

Logo, de (155) tem-se que:

$$t_f = \frac{\Delta i_1 \cdot L_1}{|V_1|} = K_H \cdot L_1 \quad (220)$$

Onde:

$$|V_1| = \bar{V}_{1máx} \cdot |\text{sen}(2.\pi.f_{rede}.t)|$$

E de (166) tem-se que:

$$t_a = \frac{\Delta i_1 L_1}{V_2} = \frac{K_H \cdot |V_1| \cdot L_1}{V_2} \quad (221)$$

Desta forma, a frequência de chaveamento f é dada por:

$$f = \frac{V_2'}{K_H \cdot L_1 \cdot [|V_1| + V_2']} \quad (222)$$

A máxima frequência de chaveamento, $f_{\text{máx}}$, ocorre para $|V_1| = 0$, assim:

$$f_{\text{máx}} = \frac{1}{K_H \cdot L_1} \quad (223)$$

3.2.1 Análise qualitativa e quantitativa da fonte chaveada com conversor SEPIC e modulação por corrente senoidal com histerese variável

Admitindo-se que a corrente de entrada seja senoidal, a fonte de tensão V_1 e a ponte retificadora de onda completa de diodos, da Figura 24, podem ser substituídos por uma fonte de tensão senoidal retificada $|V_1|$, ou, \bar{V}_1 , de acôrdo com a Figura 29.

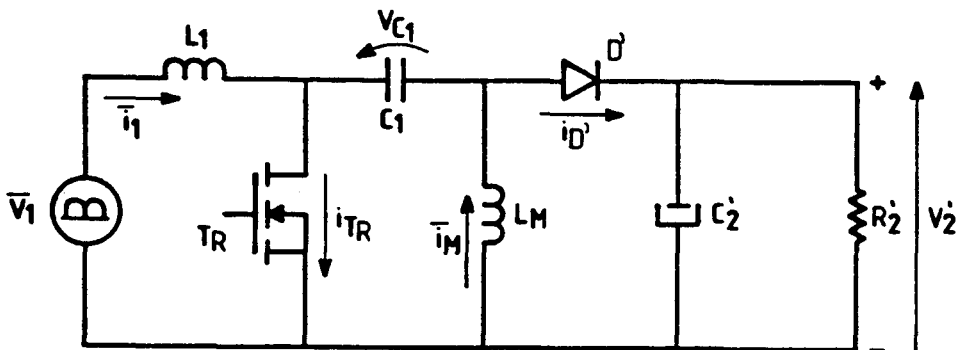


Fig. 29 - Circuito equivalente aproximado para a fonte chaveada com conversor SEPIC e modulação por corrente senoidal com histerese variável

As etapas de funcionamento da estrutura da Figura 29, considerando-se para cada intervalo de chaveamento o valor instantâneo da corrente \bar{i}_1 , são dadas pela estratégia de modulação da Figura 28.

A frequência de chaveamento é admitida muito maior do que a frequência natural das etapas de operação resultantes.

Com o objetivo de simplificar a análise quantitativa, as seguintes condições são admitidas:

- a) Os semicondutores são considerados chaves ideais, com queda de tensão e tempo de chaveamento nulos;
- b) a tensão de saída V_2' é considerada constante, sem ondulação, durante o período de chaveamento;
- c) considera-se o valor instantâneo da tensão de entrada \bar{V}_1 , que, durante o período de chaveamento será considerada como constante (fonte de tensão contínua);
- d) com elevada frequência de chaveamento, e, com as considerações anteriores, as correntes instantâneas \bar{i}_1 e \bar{i}_M poderão ser consideradas constantes durante o período de chaveamento.

3.2.1.1 Etapas de funcionamento da fonte chaveada com conversor SEPIC e modulação por corrente senoidal com histerese variável

Com as considerações impostas no item anterior, para um período de chaveamento, estabelece-se as etapas de funcionamento para a fonte chaveada.

As condições iniciais para o conversor em estudo são as seguintes:

- O transistor se encontra bloqueado;
- a tensão V_{c2}' é igual à V_2' ;
- a corrente de entrada instantânea \bar{i}_1 e a corrente instantânea magnetizante \bar{i}_M , circulam através do diodo D' .

(a) Primeira etapa de funcionamento: (t_0, t_1)

Em $t = t_0$ o transistor T_R é comandado para conduzir. Seja a Figura 30 para o intervalo Δt_1 em que i_D é nula.

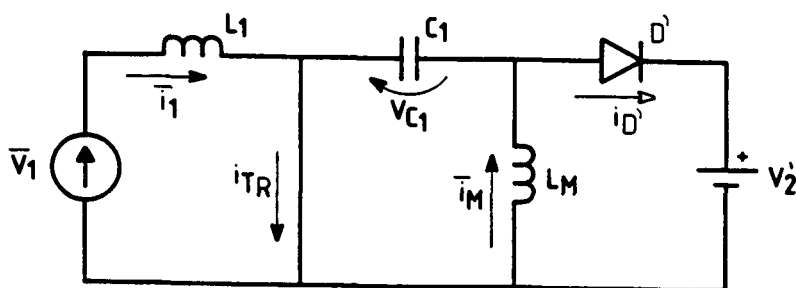


Fig. 30 - Primeira etapa de funcionamento para a fonte chaveada com conversor SEPIC, intervalo Δt_1 .

Como, em $t = t_0$ o transistor é comandado para conduzir, a corrente no diodo D' vai a zero instantaneamente (ignorando-se o tempo de comutação), e, o transistor assume as correntes \bar{i}_1 e \bar{i}_M , com as tensões $|V_1|$ e V_2' mantidas constantes, conforme formas de ondas da Figura 31.

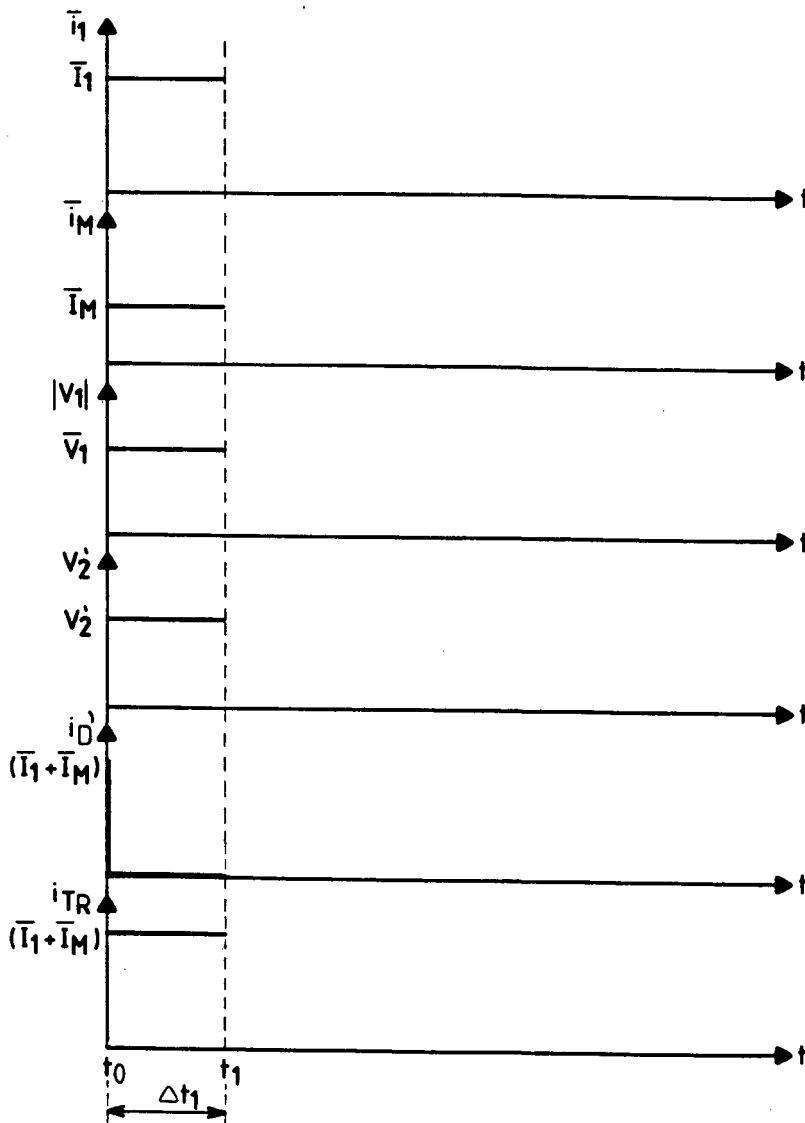


Fig. 31 - Principais formas de ondas para a primeira etapa de funcionamento da fonte chaveada com conversor SEPIC e modulação por corrente senoidal com histerese variável.

(b) Segunda etapa de funcionamento: (t_1, t_2)

Em $t = t_1$ o transistor T_R é comandado para o bloqueio. Seja a Figura 32 para o intervalo Δt_2 em que i_{TR} é nula.

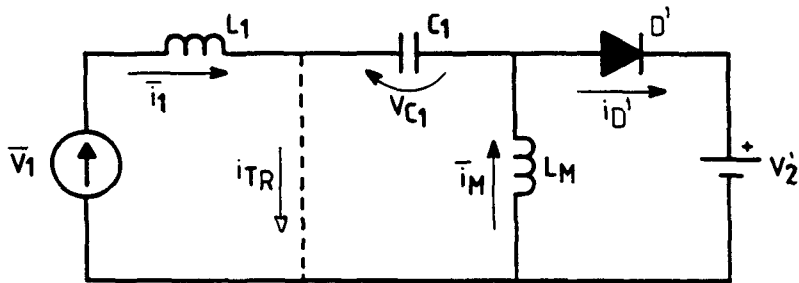


Fig. 32 - Segunda etapa de funcionamento para a fonte chaveada com conversor SEPIC, intervalo Δt_2 .

Como, em $t = t_1$ o transistor é comandado para o bloqueio, a corrente no mesmo vai a zero instantaneamente (ignorando-se o tempo de comutação). Em consequência do bloqueio do transistor em t_1 , o diodo D' volta a assumir as correntes \bar{i}_1 e \bar{i}_M , conforme Figura 33.

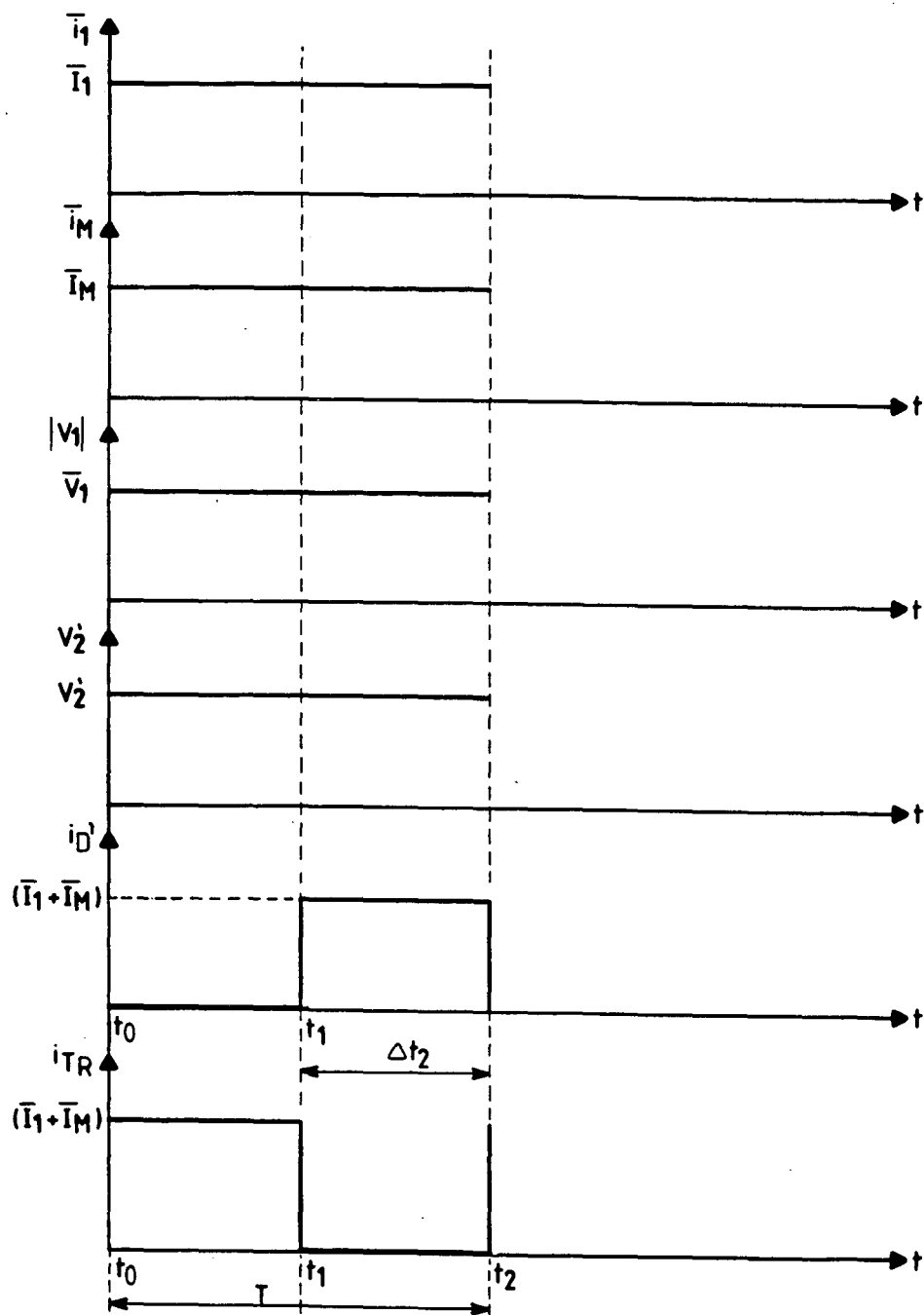


Fig. 33 - Principais formas de ondas para um período funcionamento da fonte chaveada com conversor SEPIC e modulação por corrente senoidal com histerese variável.

3.2.1.2 Definição dos intervalos de tempo das etapas de funcionamento

De acôrdo com a Figura 31, para o intervalo Δt_1 , $i_{TR}(t) = (\bar{I}_1 + \bar{I}_M)$, e, das Equações (103) e (220) tem-se que:

$$\Delta t_1 = \frac{\Delta i_S \cdot L_{EQ}}{|V_1|} = \frac{\Delta i_1 \cdot L_1}{|V_1|} = \frac{(\bar{I}_1 + \bar{I}_M) \cdot L_{EQ}}{|V_1|} \quad (224)$$

Onde:

$$\Delta i_S = \Delta i_1 + \Delta i_M = \bar{I}_1 + \bar{I}_M$$

$$L_{EQ} = \frac{L_1 \cdot L_M}{L_1 + L_M}$$

Substituindo na equação (224) os valores instantâneos de corrente e tensão, por seus respectivos valores senoidais retificados, tem-se que:

$$\Delta t_1 = \frac{L_{EQ} \cdot (\bar{I}_1 + \bar{I}_M)_{\text{máx}} \cdot |\text{sen}(2\pi f_{\text{rede}} t)|}{\bar{V}_{1\text{máx}} \cdot |\text{sen}(2\pi f_{\text{rede}} t)|} \quad (225)$$

Assim,

$$\Delta t_1 = \frac{L_{EQ} \cdot (\bar{I}_1 + \bar{I}_M)_{\text{máx}}}{\bar{V}_{1\text{máx}}} \quad (226)$$

Onde:

$$(\bar{I}_1 + \bar{I}_M)_{\text{máx}} = 2 \cdot \text{HIST}_{\text{máx}}, \text{ para } L_1 = L_M$$

Da análise da Figura 33, tem-se que:

$$\Delta t_2 = T - \Delta t_1 \quad (227)$$

Onde:

$$T = \frac{1}{f}$$

Como o parâmetro de controle é a corrente no indutor L_1 , reescrevendo (226) a partir de (220), tem-se que:

$$\Delta t_1 = K_H \cdot L_1 = \frac{HIST_{\text{máx}} \cdot L_1}{\bar{V}_{1\text{máx}}} \quad (228)$$

Onde:

$$K_H = \frac{HIST_{\text{máx}}}{\bar{V}_{1\text{máx}}}$$

Da equação (222) tem-se que:

$$T = \frac{K_H \cdot L_1 \left[|V_1| + V_2' \right]}{V_2'} \quad (229)$$

Assim, de (229) tem-se que:

$$T = \frac{HIST_{\text{máx}} \cdot L_1 \left[\bar{V}_{1\text{máx}} \cdot |\text{sen}(2\pi f_{\text{rede}} t)| + V_2' \right]}{\bar{V}_{1\text{máx}} \cdot V_2'} \quad (230)$$

Com (230) e (228) em (227), tem-se que:

$$\Delta t_2 = \frac{HIST_{m\acute{a}x} \cdot L_1}{\bar{V}_{1m\acute{a}x} \cdot V_2'} \cdot \left[\bar{V}_{1m\acute{a}x} |\text{sen}(2\pi f_{rede} t)| + V_2' \right] - \frac{HIST_{m\acute{a}x} \cdot L_1}{\bar{V}_{1m\acute{a}x}} \quad (231)$$

Logo,

$$\Delta t_2 = \frac{HIST_{m\acute{a}x} \cdot L_1}{V_2'} \cdot \left[|\text{sen}(2\pi f_{rede} t)| \right] \quad (232)$$

3.2.2 Correntes médias, eficazes e de pico nos semicondutores e elementos passivos

(a) Corrente média no transistor

Da figura 33, para um período de chaveamento, tem-se que:

$$I_{TRméd} = \frac{1}{T} \cdot \left[(\bar{I}_1 + \bar{I}_M) \cdot \Delta t_1 \right] \quad (233)$$

Logo, durante o período de chaveamento, numa análise aproximada, considerando-se os valores \bar{I}_1 e \bar{I}_M como os valores máximos assumidos por \bar{i}_1 e \bar{i}_M durante este período, tem-se que:

$$I_{TRméd} = \frac{(\bar{I}_1 + \bar{I}_M) \cdot \Delta t_1}{T} \quad (234)$$

(b) Corrente eficaz no transistor

Ainda da Figura 33 tem-se que:

$$I_{TRef}^2 = \frac{1}{T} \cdot \int_0^{\Delta t_1} (\bar{I}_1 + \bar{I}_M)^2 \cdot dt \quad (235)$$

Assim, desenvolvendo-se (235), para um determinado período de chaveamento, tem-se que:

$$I_{TRef}^2 = \frac{1}{T} \cdot \left[(\bar{I}_1 + \bar{I}_M)^2 \cdot \Delta t_1 \right] \quad (236)$$

(c) Corrente média no diodo D'

De acôrdo com a Figura 33, para um período de chaveamento, tem-se que:

$$I_{D', méd} = \frac{1}{T} \cdot \left[(\bar{I}_1 + \bar{I}_M) \cdot \Delta t_2 \right] \quad (237)$$

Logo, durante o período de chaveamento, numa análise aproximada, considerando-se os valores \bar{I}_1 e \bar{I}_M como os valores máximos assumidos por i_1 e i_M durante este período, tem-se que:

$$I_{D', méd} = \frac{(\bar{I}_1 + \bar{I}_M) \cdot \Delta t_2}{T} \quad (238)$$

(d) Corrente eficaz no diodo D'

A corrente eficaz no diodo D' é dada pela equação (239), de acôrdo com a Figura 33.

$$I_{D',ef}^2 = \frac{1}{T} \cdot \int_0^{\Delta t_2} \left(\bar{I}_1 + \bar{I}_M \right)^2 \cdot dt \quad (239)$$

Assim, desenvolvendo-se (239), para um determinado período de chaveamento, tem-se que:

$$I_{D',ef}^2 = \frac{1}{T} \cdot \left[(\bar{I}_1 + \bar{I}_M)^2 \cdot \Delta t_2 \right] \quad (240)$$

(e) Corrente média nos diodos retificadores

Considerando-se a ponte retificadora de diodos de onda completa da Figura 24, tem-se que:

$$I_{DRmed} = \frac{1}{2\pi} \int_0^{\pi} \bar{I}_{1max} \cdot \sin \omega t \cdot d\omega t \quad (241)$$

Com:

$$\omega = 2 \cdot \pi \cdot f_{rede} \quad (242)$$

Assim:

$$I_{DR_{méd}} = \frac{\bar{I}_{1máx}}{\pi} \quad (243)$$

(f) Corrente eficaz nos diodos retificadores

De acôrdo com as considerações do item (e), anterior, tem-se que:

$$I_{DR_{ef}}^2 = \frac{1}{2\pi} \int_0^{\pi} \bar{I}_{1máx}^2 \cdot \text{sen}^2 \omega t \cdot d\omega t \quad (244)$$

Logo,

$$I_{DR_{ef}}^2 = \left[\frac{\bar{I}_{1máx}^2}{2\pi} \cdot \left\{ \frac{\omega t}{2} - \frac{\text{sen}(2\omega t)}{4} \right\} \right]_0^{\pi} \quad (245)$$

Portanto,

$$I_{DR_{ef}} = \frac{\bar{I}_{1máx}}{2} \quad (246)$$

(g) Corrente média e eficaz no indutor L_1 de filtragem

De acôrdo com a modulação obtida para a corrente i_1 , conforme Figura 28, considerando-se i_1 como corrente senoidal retificada, tem-se que:

$$I_{L1_{ef}}^2 = \frac{1}{\pi} \int_0^{\pi} \bar{I}_{1máx}^2 \cdot \text{sen}^2(\omega t) \cdot d\omega t \quad (247)$$

Assim,

$$I_{L1_{ef}} = \frac{\bar{I}_{1máx}}{\sqrt{2}} \quad (248)$$

E a corrente média é dada por:

$$I_{L1_{méd}} = \frac{1}{\pi} \int_0^{\pi} \bar{I}_{1máx}^2 \cdot \text{sen}(\omega t) \cdot d\omega t \quad (249)$$

Assim,

$$I_{L1_{méd}} = \frac{2 \cdot \bar{I}_{1máx}}{\pi} \quad (250)$$

(h) Corrente de pico no transistor e no diodo D'

As correntes de pico no transistor e no diodo D' são dadas pela equação (251):

$$I_{TRp} = I_{D',p} = (\bar{I}_1 + \bar{I}_{M_{máx}}) \quad (251)$$

(i) Corrente de pico nos diodos retificadores D_R

A corrente de pico nos diodos retificadores é dada pela equação (252):

$$I_{DRp} = \bar{I}_{1máx} \quad (252)$$

(j) Corrente eficaz no capacitor C₁

Da análise simplificada do funcionamento da estrutura e com as equações (32), (33) e (39), para um período de chaveamento, tem-se que:

$$I_{C1ef\text{ máx}}^2 = \frac{1}{T} \cdot \left[\int_0^{\Delta t_1} (-\bar{I}_M)^2 \cdot dt + \int_0^{\Delta t_2} \bar{I}_1^2 \cdot dt \right] \quad (253)$$

Assim, desenvolvendo-se (253) tem-se que:

$$I_{C1ef\text{ máx}}^2 = \frac{1}{T} \cdot \left[\bar{I}_M^2 \cdot \Delta t_1 + \bar{I}_1^2 \cdot \Delta t_2 \right] \quad (254)$$

3.2.3 Tensões de pico nos semicondutores

(a) Tensões de pico no transistor e diodo D'

$$V_{TRp} = V_{D',p} = \bar{V}_{1máx} + V_2' \quad (255)$$

(b) Tensões de pico nos diodos retificadores D_R

$$V_{DRp} = V_{redep} \quad (256)$$

Onde:

$$V_{\text{redep}} = \text{Tensão de pico da rede} = \bar{V}_{1\text{máx}} \quad (257)$$

3.2.4 Valor mínimo do indutor de filtragem L_1

Da equação (229) tem-se que:

$$L_1 = \frac{V_2'}{K_H \cdot \left[|V_1| + V_2' \right] \cdot f} \quad (258)$$

Da análise da equação (258), verifica-se que o valor mínimo de L_1 ocorre para a máxima frequência de chaveamento f . De verificações anteriores tem-se que a máxima frequência de chaveamento ocorre nos instantes em que $|V_1|$ passa por zero, assim:

$$L_{1\text{min}} = \frac{1}{K_H \cdot f_{\text{máx}}} \quad (259)$$

Com a equação (230) em (259) tem-se que:

$$L_{1\text{min}} = \frac{\bar{V}_{1\text{máx}}}{\text{HIST}_{\text{máx}} \cdot f_{\text{máx}}} \quad (260)$$

3.2.5 Resultados de simulações da fonte chaveada SEPIC com modulação por corrente senoidal com histerese variável

Nas figuras a seguir, tem-se as principais formas de ondas para o circuito equivalente da fonte chaveada SEPIC, com os seguintes parâmetros:

$$L_1 = L_M = 35,78\text{mH} \quad ; \quad \text{HIST}_{\text{máx}} = 0,1$$

$$C_{11} = 660\text{nF} \quad ;$$

$$C_2' = 570\mu\text{F} \quad ; \quad \bar{V}_{1\text{máx}} = 357,8\text{V}$$

$$R_2' = 152,8\Omega \quad ; \quad \bar{I}_{1\text{máx}} = 1,253\text{A}$$

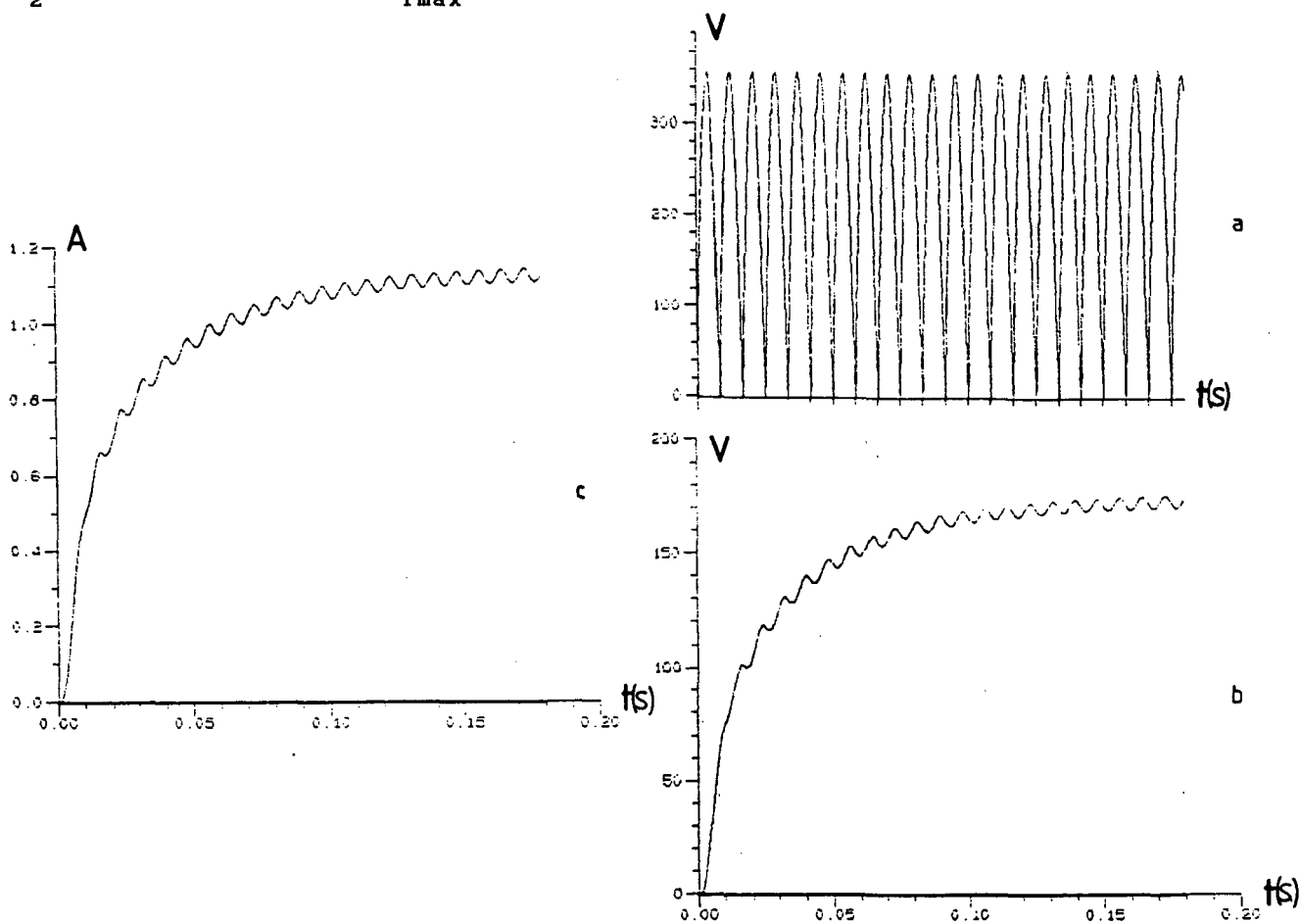


Fig. 34 - (a) Tensão de saída no Estágio de entrada retificador; (b) Tensão na carga; (c) Corrente na carga

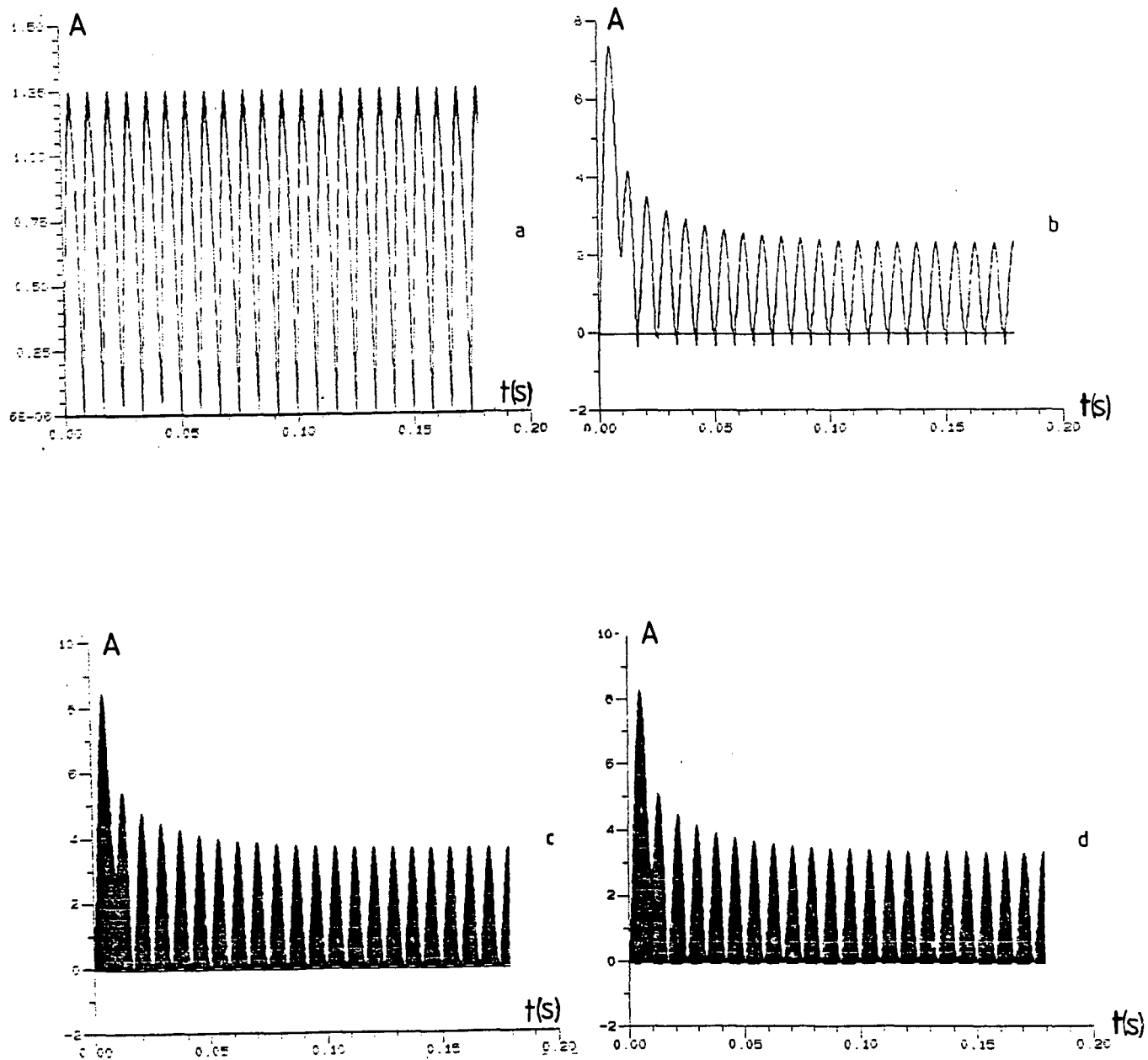


Fig. 35 - (a) Corrente no indutor L_1 ; (b) Corrente na indutância L_M ;
(c) Corrente no transistor T_R ; (d) Corrente no diodo D'

3.3 MODULAÇÃO DA FONTE CHAVEADA COM CONVERSOR SEPIC POR CORRENTE NÃO SENOIDAL COM NÍVEL DE HISTERESE VARIÁVEL, SIMULAÇÕES

Com o objetivo de corrigir o fator de potência de entrada da fonte chaveada com conversor SEPIC, obtendo-se uma menor ondulação de tensão na carga do que o método apresentado no item anterior, apresenta-se neste item uma nova estratégia de modulação, conforme Figura 36.

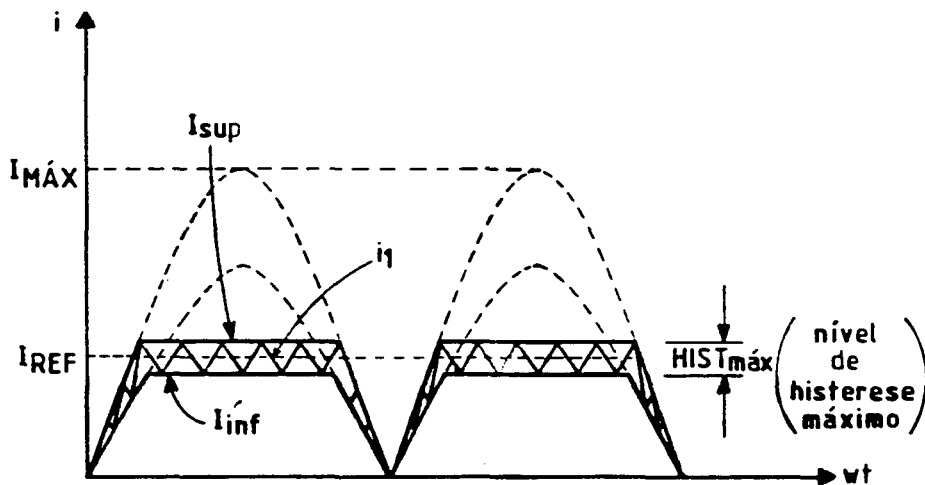


Fig. 36 - Modulação por função não senoidal com histerese variável para a fonte chaveada com conversor SEPIC.

A estratégia de controle do transistor de potência da fonte chaveada com conversor SEPIC, ilustrada na Figura 36, propicia o controle do fator de potência de entrada da fonte chaveada, sendo que, quando i_1 atinge I_{SUP} o transistor é comandado para bloqueio e quando atinge I_{INF} é comandado para condução.

Sendo que:

$$I_{SUP} = \begin{cases} I_M \sin(\omega t + \phi_1) & , \forall \omega t \text{ tq } I_{SUP} < \left[I_{ref} + \frac{HIST_{m\acute{a}x}}{2} \right] \\ \left[I_{ref} + \frac{HIST_{m\acute{a}x}}{2} \right] & , \forall \omega t \text{ tq } I_{SUP} \geq \left[I_{ref} + \frac{HIST_{m\acute{a}x}}{2} \right] \end{cases} \quad (261)$$

$$I_{INF} = \begin{cases} \left[I_M - \frac{HIST_{m\acute{a}x}}{2} \right] \sin(\omega t + \phi_1) & , \forall \omega t \text{ tq } I_{INF} < \left[I_{ref} - \frac{HIST_{m\acute{a}x}}{2} \right] \\ \left[I_{ref} - \frac{HIST_{m\acute{a}x}}{2} \right] & , \forall \omega t \text{ tq } I_{INF} \geq \left[I_{ref} - \frac{HIST_{m\acute{a}x}}{2} \right] \end{cases} \quad (262)$$

Onde:

I_{ref} = Corrente de referência

$HIST_{m\acute{a}x}$ = Nível máximo de histerese

I_M = Corrente máxima admissível para i_1 , sendo que: $I_M > I_{ref}$

Elaborou-se o programa conforme Anexo 2.3 para simulação da estrutura do circuito equivalente da fonte chaveada SEPIC para a modulação em questão.

3.3.1 Resultados de simulações da fonte chaveada SEPIC com modulação por corrente não senoidal com histerese variável

Nas Figuras a seguir, tem-se as principais formas de ondas para o circuito equivalente da Fonte chaveada SEPIC, com os seguintes parâmetros:

(01)	Tensão de pico de entrada	=	.100000E+02
(02)	Freq. da tensão de entrada	=	.600000E+02
(03)	Fase inicial da tensão de entrada	=	.000000E+00
(04)	Referência de pico de corr. sem truncamento	=	.500000E+01
(05)	Limite de truncamento da referência de corr.	=	.100000E+01
(06)	Largura máxima de histerese	=	.100000E+00
(07)	Resistência de bloq. das chaves	=	.100000E+05
(08)	Resistência de condução das chaves	=	.100000E+00
(09)	Passo de cálculo	=	.850000E-08
(10)	Tempo final de simulação	=	.170000E-01
(11)	Indutância de filtragem	=	.120000E-03
(12)	Capacitância C1	=	.150000E-06
(13)	Indutância magnetizante	=	.120000E-03
(14)	Capacitância de filtragem	=	.470000E-04
(15)	Resistência de carga	=	.212000E+03

Com as seguintes condições iniciais:

(16)	Corr. inicial de entrada	=	.110000E+01
(17)	Corr. inicial magnetizante	=	.300000E+00
(18)	Tensão inicial em C1	=	.100000E+02
(19)	Tensão inicial em C2	=	.320000E+02

A simulação é realizada com o software do Anexo 2.3.

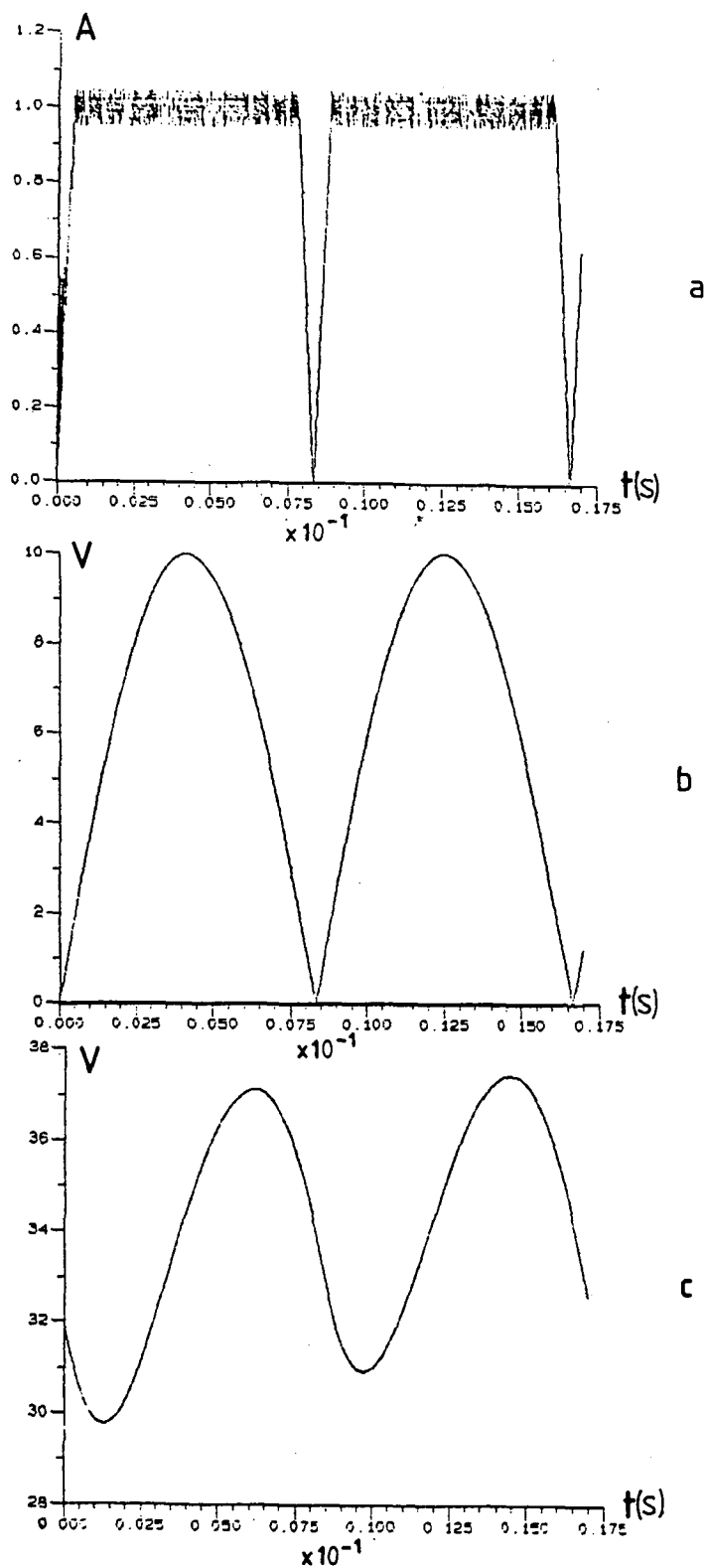


Fig. 36 - (a) Corrente no indutor L_1 ; (b) Tensão na saída do retificador de entrada; (c) Tensão na carga.

3.4 CONCLUSÕES

O objetivo de introduzir uma modulação do tipo ilustrada na Figura 36, foi uma tentativa de se conseguir uma redução na ondulação da tensão de saída da fonte chaveada com conversor SEPIC. Para este tipo de modulação o fator de potência é menor do que para a modulação por corrente senoidal retificada com histerese variável, porém, maior do que 0,85 que é o fator de potência de uma corrente com forma de onda quadrada.

Da análise dos resultados obtidos, verifica-se que a ondulação de tensão pouco diminuiu, assim, adotou-se a modulação por corrente senoidal retificada com histerese variável, proporcionando um fator de potência praticamente unitário, de acordo com análise das Figuras 34(a) e 35(a).

Uma tentativa de se adicionar um novo conversor SEPIC em paralelo com a estrutura da fonte chaveada proposta, para que se obtivesse defasamento entre os sinais de tensão e a conseqüente diminuição da ondulação da tensão de saída, conforme Anexo 3, também não trouxe melhores resultados.

Portanto, a estrutura básica proposta na Figura 24, assim como, a modulação por corrente senoidal com histerese variável são adotadas.

CAPÍTULO IV

PROJETO PARA A FONTE CHAVEADA PROPOSTA, ÁBACOS PARA PROJETO E
DIMENSIONAMENTO DE COMPONENTES

4.1 INTRODUÇÃO

O objetivo deste capítulo é o de apresentar os procedimentos de projeto adotados neste trabalho.

Tem-se na Figura 37 o esquema da estrutura proposta para a fonte chaveada, onde:

$$P_2 = 164 \text{ W}$$

$$f_{\text{máx}} = 100 \text{ kHz (frequência máxima de chaveamento)}$$

$$\eta = 0,7 \text{ (rendimento adotado)}$$

$$V_1 = 220 \text{ V} \pm 15\%, 60 \text{ Hz}$$

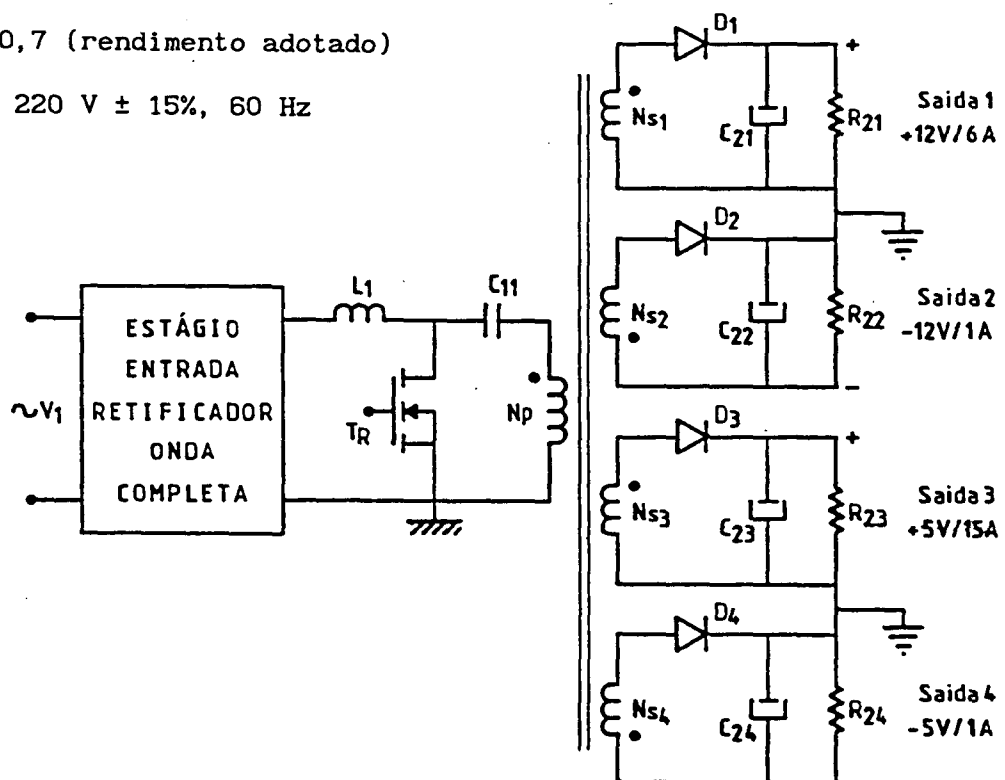


Fig. 37 - Estrutura de potência proposta para a fonte chaveada SEPIC

4.2 PROJETO E DIMENSIONAMENTO DO ESTÁGIO DE ENTRADA RETIFICADOR

Seja o circuito da Figura 38.

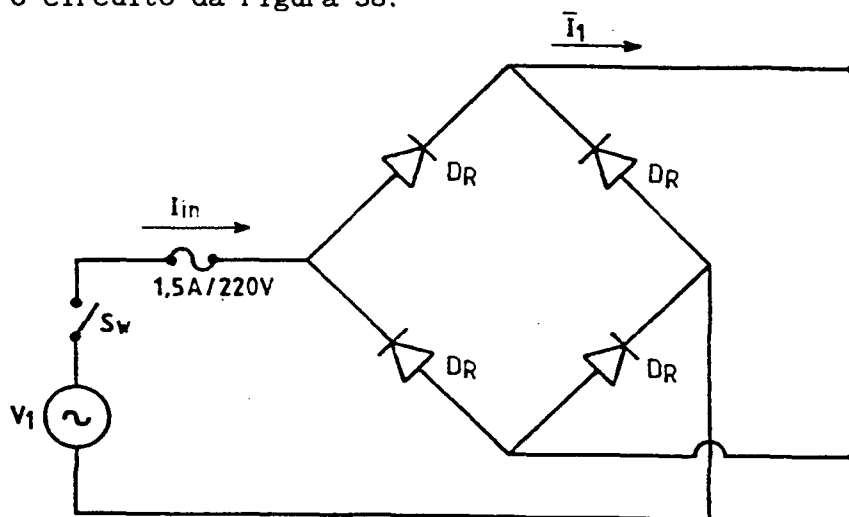


Fig. 38 - Estágio de entrada, retificador de onda completa

Assim, com:

$$P_1 = \frac{P_2}{\eta} \quad (263)$$

$$V_{redep} = \sqrt{2} \cdot V_{ac\,m\acute{a}x} \quad (264)$$

Onde:

$$V_{ac} = 220V \pm 15\%, 60\text{ Hz} \quad (265)$$

$$\eta = 70\%$$

logo,

$$\begin{cases} V_{ac\,m\acute{a}x} = 253\text{ V} \\ V_{ac\,min} = 187\text{ V} \end{cases} \quad (266)$$

Tendo-se que:

$$I_{in} = \frac{P_1}{V_{ac}} \quad (267)$$

Portanto,

$$I_{in\text{ máx}} = \bar{I}_{1\text{ máx}} = \frac{P_1}{V_{ac\text{ mín}}} \quad (268)$$

Logo, com os dados de projeto e o equacionamento da estrutura, tem-se os resultados da tabela T.1 para o estágio retificador de entrada.

TABELA T.1
Valores de projeto para o estágio retificador de entrada

VARIÁVEL	VALOR	UNIDADE DE MEDIDA
P_1	234,3	W
V_{redep}	357,8	V
$\bar{I}_{1\text{ máx}}$	1,253	A
$I_{DR\text{ méd}}$	0,4	A
$I_{DR\text{ ref}}$	0,63	A
V_{DRp}	357,8	V
I_{DRp}	1,253	A

Com os dados da tabela T.1, dimensiona-se os diodos retificadores, sendo escolhido:

$$\begin{array}{l} \text{SK4F1/06} \\ \text{da Semikron} \end{array} \quad \text{com:} \quad \left\{ \begin{array}{l} I_{DR\text{ méd}} = 1\text{A} \\ V_{DRp} = 600\text{V} \end{array} \right.$$

4.3 PROJETO E DIMENSIONAMENTO DA ESTRUTURA DE POTÊNCIA DO CONVERSOR SEPIC COM MÚLTIPLAS SAÍDAS ISOLADAS

Seja a Figura 39 da estrutura da fonte chaveada com conversor SEPIC.

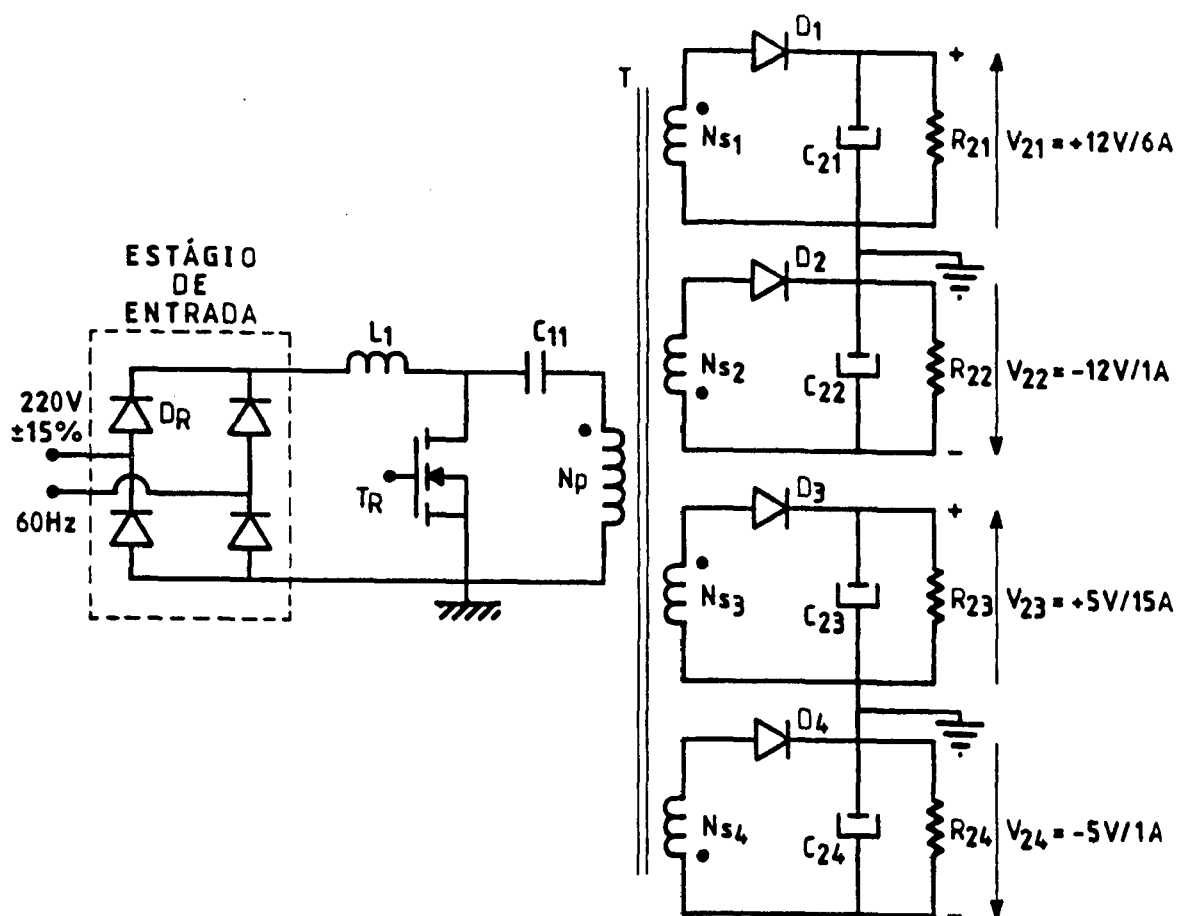


Fig. 39 - Estrutura de potência para a fonte chaveada com conversor SEPIC

Como estratégia para o dimensionamento, adotou-se que toda a potência de saída esteja presente na saída de +12V, de acordo com a Figura 40.

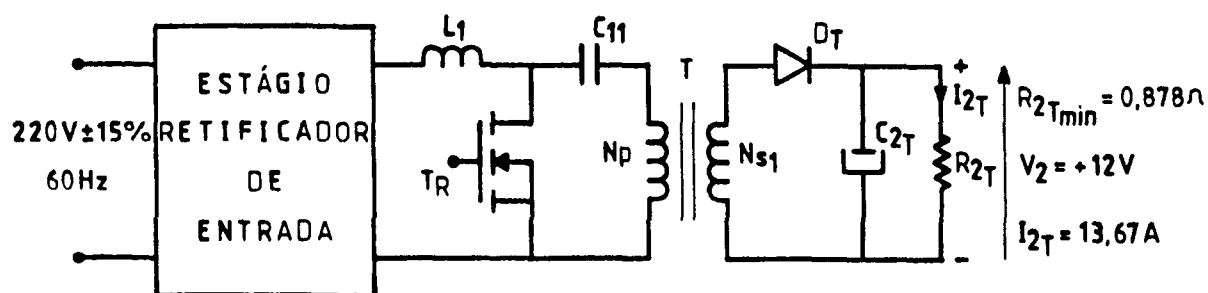


Fig. 40 - Fonte chaveada com toda a potência concentrada na saída de +12V.

Referindo-se os parâmetros secundários para o primário de T, tem-se o circuito equivalente da Figura 41.

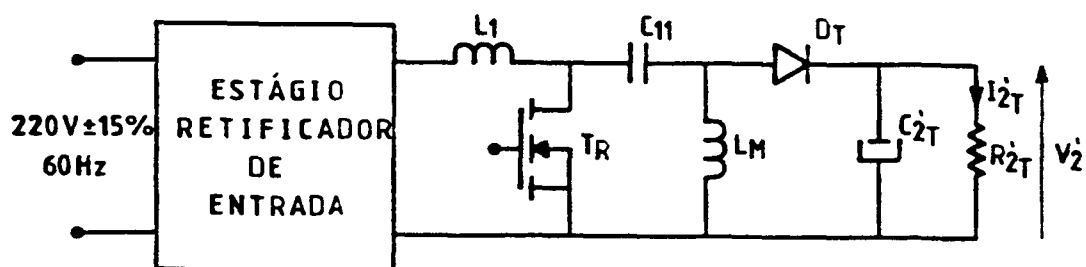


Fig. 41 - Circuito equivalente para a estrutura da Figura 40.

Da equação (114) tem-se que:

$$C_{2T}' > \frac{D_{\min} \cdot V_2'}{R_{2T}' \cdot f_{\min} \cdot \Delta V_{C2T}'} \quad (269)$$

Onde:

$$V_2' = \frac{N_p}{N_{s_1}} \cdot V_2$$

$$R_{2T}' = \left(\frac{N_p}{N_{s_1}} \right)^2 \cdot R_{2T} \quad (270)$$

$$C_{2T}' = \left(\frac{N_{s_1}}{N_p} \right)^2 \cdot C_{2T}$$

$$I_{2T}' = \frac{N_{s_1}}{N_p} \cdot I_{2T}$$

Da equação (260) tem-se que:

$$L_{1\min} = \frac{\bar{V}_{1\max}}{HIST_{\max} \cdot f_{\max}}$$

Adotando-se:

$$\bar{V}_{1\max} = 357,8V$$

$$HIST_{\max} = 0,3$$

$$f_{\max} = 100 \text{ kHz}$$

Então,

$$L_{1\min} = 11,9266 \text{ mH}$$

Tem-se, portanto:

$$L_1 = 11,9266 \text{ mH}$$

Como a frequência de chaveamento é variável, a razão cíclica D também é variável. Para o cálculo de C_{2T}' , para efeito de simulação em computador digital, tem-se que:

$$D_{\min} = \Delta t_1 \cdot f_{\min} \quad (271)$$

Onde, Δt_1 é dado pela equação (228).

Manipulando-se as equações (269) e (270), e, adotando-se uma ondulação máxima de 2%, com $f_{\min} = 30\text{kHz}$, tem-se que, para efeito de simulação digital:

$$C_{2T}' = 570 \mu\text{F}$$

A máxima tensão em C_{11} é dada por:

$$V_{C11p} = \bar{V}_{1\text{máx}} = 357,8\text{V} \quad (272)$$

De acordo com as equações (111) e (270) tem-se que:

$$C_{11} > \frac{N_{s1}}{N_p} \cdot \frac{D_{\min} \cdot V_2}{R_{2T_{\min}} \cdot f_{\min} \cdot \Delta V_{C11}} \quad (273)$$

Sendq que:

$$\Delta V_{C11} = 357,8\text{V}$$

$$\frac{N_{s1}}{N_p} \ll 1$$

Assim, para efeito de simulação digital, adotou-se que:

$$C_{11} = 660 \text{ nF}$$

O transformador T possui uma característica de funcionamento flyback no modo de condução contínua, assim, a indutância primária do mesmo pode ser dada pela equação (274), [24].

$$L_p > \frac{\left[D_{\min} \cdot \bar{V}_{1\max} \right]^2}{2 \cdot f \cdot \sum_{i=1}^k \left[|V_{Si}| \cdot I_{Si\min} \right]} \quad (274)$$

Adotando-se que:

$$\bar{V}_{1\max} = 357,8 \text{ V}$$

$$f = 100 \text{ kHz}$$

$$D_{\min} = 0,3$$

$$I_{S1\min} = 0,5 \text{ A}, \quad V_{S1} = +12 \text{ V}$$

$$I_{S2\min} = 0,2 \text{ A}, \quad V_{S2} = -12 \text{ V}$$

$$I_{S3\min} = 1,0 \text{ A}, \quad V_{S3} = +5 \text{ V}$$

$$I_{S4\min} = 0,2 \text{ A}, \quad V_{S4} = -5 \text{ V}$$

Assim,

$$L_p > 6,0 \text{ mH}$$

Adotando-se que a indutância magnetizante seja igual à indutância primária, tem-se que [23]:

$$L_M = L_P = \frac{1,26 \cdot N_p^2 \cdot Ae \cdot 10^{-8}}{lg + \frac{le}{\mu e}} \quad (275)$$

Onde:

Ae = Área de secção transversal do núcleo em cm²

le = Comprimento médio por espira para o núcleo escolhido, em
cm

$\mu e = 3500$

Np = Número de espiras do enrolamento primário

Adotando-se o núcleo E55/21 da Thornton, onde:

Ae = 3,54 cm²

le = 11,6 cm , IP6

Ac = 2,5 cm²

Tendo-se que:

$$lg = \frac{\delta}{2} \quad (276)$$

Onde:

$$\delta = \frac{2\mu_0 \cdot \Delta w}{B^2 \cdot Ae} \quad (277)$$

Sendo que:

$$\Delta w = \frac{P_{saída}}{\eta \cdot f_{min}} \quad (278)$$

Com:

$$\mu_0 = 4\pi \cdot 10^{-7}$$

$$B = 225 \text{ mT}$$

$$A_e = 3,54 \cdot 10^{-4} \text{ m}^2$$

$$f_{\min} = 30 \text{ kHz}$$

Então,

$$\Delta w = 7,8 \cdot 10^{-3} \text{ Joules}$$

$$\delta = 1,094 \text{ mm}$$

Portanto,

$$l_g \cong 0,547 \text{ mm}$$

De (275) e com os resultados anteriores tem-se que:

$$N_p^2 = \frac{L_M \left(l_g + \frac{l_e}{\mu_e} \right)}{1,26 \cdot A_e \cdot 10^{-8}} \quad (279)$$

Assim, com $L_M = 10 \text{ mH}$, tem-se que:

$$N_p = 114 \text{ espiras}$$

Considerando-se a necessidade de pós-regulação das tensões de saída, adotou-se, para o projeto do transformador:

$$\text{saída 1: } V_{21} = +14V$$

$$\text{saída 2: } V_{22} = -14V$$

$$\text{saída 3: } V_{23} = +6V$$

$$\text{saída 4: } V_{24} = -7V$$

Através do uso de simulação digital via software, do circuito da Figura 41, com os parâmetros especificados a seguir, tem-se o resultado da Figura 42, em regime permanente.

$$\begin{aligned}
 L_1 &= 11,9266 \text{ mH}; & \text{HIST}_{\text{máx}} &= 0,3 \\
 L_M &= 10 \text{ mH}; & \bar{I}_{1\text{máx}} &= 1,253 \text{ A} \\
 C_{11} &= 660 \text{ nF}; & \bar{V}_{1\text{máx}} &= 357,8 \text{ V} \\
 R_{2T}' &= 152,8\Omega; & f_{\text{máx}} &= 100 \text{ kHz}
 \end{aligned}$$

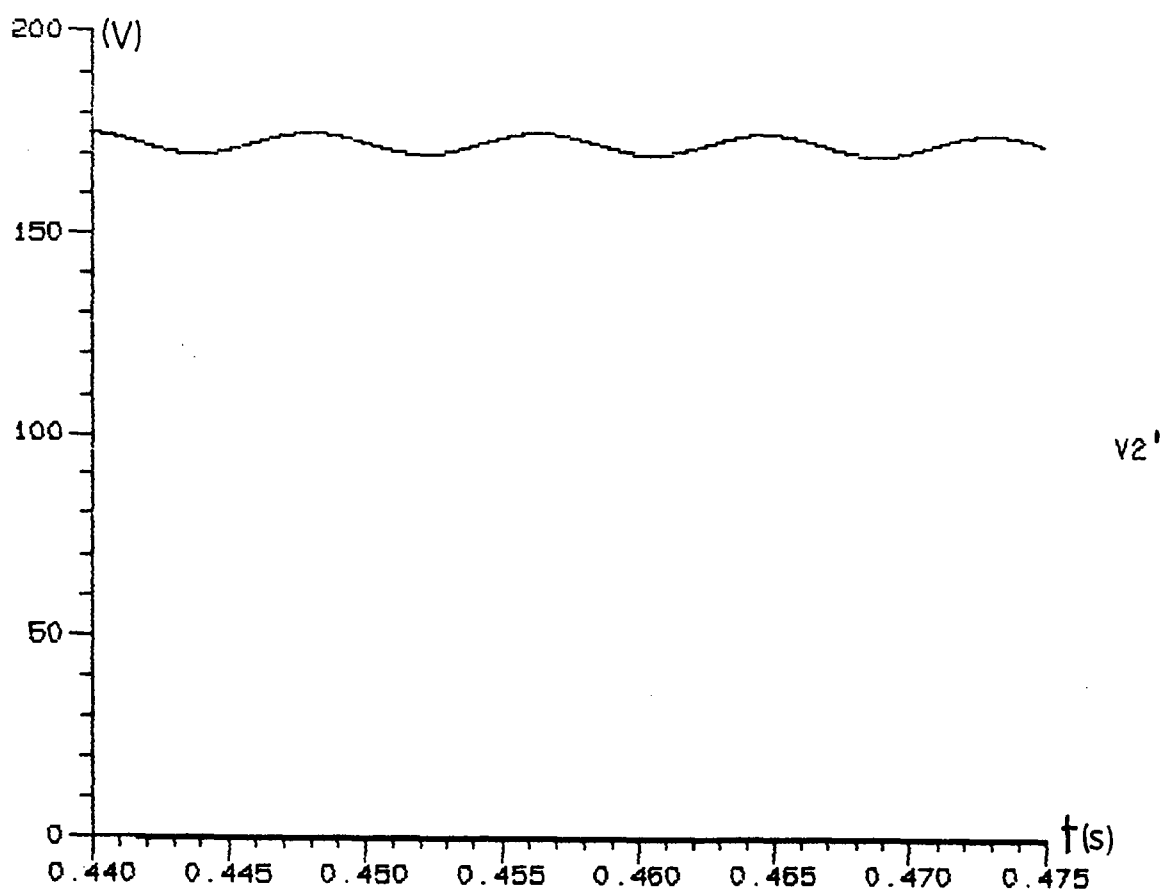


Fig. 42 - Tensão de saída da estrutura da Figura 41, com os dados de simulação

Logo, tendo-se que:

$$V_2' = \frac{N_p}{N_{s_1}} \cdot V_2 \quad (280)$$

Onde:

$$V_2' = 172,77V$$

$$N_p = 114 \text{ espiras}$$

$$V_2 = 14V$$

Considerando-se a relação de tensões dos enrolamentos secundários admitindo-se uma queda nos diodos de saída D_n , da Figura 39, tem-se que:

$$\frac{N_{s_1}}{N_{s_3}} = \frac{14,9}{6,9} \quad (281)$$

$$\frac{N_{s_1}}{N_{s_4}} = \frac{14,9}{7,9} \quad (282)$$

Sendo que: $N_{s_1} = N_{s_2}$

Com a equação (280) e o resultado de simulação da Figura 42, tem-se que:

$$N_{s_1} = N_{s_2} = \frac{N_p \cdot V_2}{V_2'} \quad (283)$$

Logo,

$$N_{s_1} = N_{s_2} = 10 \text{ espiras}$$

Portanto, de (281) e (282) tem-se que:

$$N_{s_3} = 5 \text{ espiras}$$

$$N_{s_4} = 5 \text{ espiras}$$

O dimensionamento da bitola dos condutores será dada por:

(a) Primário

$$S_{cup} = \frac{I_{pef}}{J} \quad (284)$$

Onde:

$$\left\{ \begin{array}{l} J = 450 \cdot (Ae \cdot Ac)^{-0,125} \text{ A/cm}^2 \\ I_{pef} = \frac{N_{s1}}{N_p} \cdot (I_{s1} + I_{s2}) + \frac{N_{s3}}{N_p} \cdot (I_{s3} + I_{s4}) \end{array} \right. \quad (285)$$

Assim, com:

$$J = 4,0 \text{ A/mm}^2$$

$$I_{pef} \cong 1,315 \text{ A , tem-se que:}$$

$$S_{cu} \cong 0,320 \text{ mm}^2$$

Adota-se 2 condutores de bitola 26 AWG, levemente trançados.

(b) Secundários

$$S_{cu_{saída1}} = 1,5 \text{ mm}^2$$

Adota-se 15 condutores de bitola 27 AWG, levemente trançados.

$$S_{cu_{saída2}} = 0,25 \text{ mm}^2$$

Adota-se 4 condutores de bitola 29 AWG, levemente trançados.

$$S_{Cu_{saída3}} = 3,75 \text{ mm}^2$$

Adota-se 15 condutores de bitola 23 AWG, levemente trançados.

$$S_{Cu_{saída4}} = 0,25 \text{ mm}^2$$

Adota-se 4 condutores de bitola 29 AWG, levemente trançados.

Os resistores de carga, para a condição de carga máxima, considerando-se as saídas não reguladas em tensão, são dados por:

$$R_{21} = \frac{V_{21}}{I_{21}} = 2,333\Omega$$

$$R_{22} = \frac{V_{22}}{I_{22}} = 14\Omega$$

$$R_{23} = \frac{V_{23}}{I_{23}} = 0,4\Omega$$

$$R_{24} = \frac{V_{24}}{I_{24}} = 7\Omega$$

Para o dimensionamento dos capacitores dos filtros de saída, considera-se a resistência série equivalente dada pela equação (286).

$$R_{SE} (m\Omega) \leq \frac{\Delta V_c}{I_{pico}} \quad (286)$$

Assim, admitindo-se uma ondulação máxima de 2% para as tensões de saída, tem-se que:

$$R_{SE_{C21}} \leq 46m\Omega$$

$$R_{SE_{C22}} \leq 280m\Omega$$

$$R_{SE_{C23}} \leq 8,0m\Omega$$

$$R_{SE} \leq 140m\Omega$$

Com a finalidade de obedecer a necessidade da R_{SE} dos filtros de saída, e, a considerável presença da componente de 120Hz, adotou-se:

C_{21} = 5 capacitores de 2200 μ F, 16V, em paralelo, HFC da Siemens

C_{22} = 2 capacitores de 2200 μ F, 16V, em paralelo, HFC da Siemens

C_{23} = 10 capacitores de 2200 μ F, 16V, em paralelo, HFC da Siemens

C_{24} = 3 capacitores de 2200 μ F, 16V, em paralelo, HFC da Siemens

Para o capacitor C_{11} adota-se:

C_{11} = 2 capacitores de 330nF em paralelo, poliester, 630V.

Observa-se que a fonte chaveada SEPIC sem os circuitos de regulação de tensão necessitará do elevado volume de capacitores anteriormente especificados, porém, com a regulação de tensão, a massa de capacitores poderá ser reduzida.

De acôrdo com a equação (248) tem-se que:

$$I_{L1_{ef}} = 0,89 \text{ A} \quad \left\{ \begin{array}{l} \text{fio n}^{\circ} 22 \text{ AWG} \\ \phi_{\text{máximo}} = 0,649 \text{ mm} \end{array} \right.$$

De acôrdo com a equação (250) tem-se que:

$$I_{L_1 \text{ méd}} = 0,8 \text{ A}$$

Através da equação (287) dimensiona-se o núcleo de ferrite para o indutor L_1 [23].

$$A_c \cdot A_e = \frac{5,067 \cdot 10^8 \cdot (L_1 \cdot I_{L_1 \text{ méd}} \cdot \phi^2)}{K_a \cdot B_{\text{máx}}} \quad (\text{cm}^4) \quad (287)$$

Onde:

A_e = Área da secção transversal do núcleo

A_c = Área do núcleo destinada aos enrolamentos

$B_{\text{máx}}$ = Densidade máxima de fluxo magnético (Gauss)

L_1 = Indutância em (H)

ϕ = diâmetro do fio em polegadas

K_a = 0,8 para bobinas e 0,4 para toróides

$I_{L_1 \text{ méd}}$ = Corrente média em L_1

Com:

$$\left\{ \begin{array}{l} K_a = 0,8 \\ B_{\text{máx}} = 2000 \text{ Gauss} \\ \phi \cong 0.0256 \text{ polegadas} \\ L_1 = 11,9266 \text{ mH} \end{array} \right.$$

Assim,

$$A_e \cdot A_c = 1,9802 \text{ cm}^4$$

Adota-se o núcleo E42/15 da Thornton, onde:

$$A_e = 1,81 \text{ cm}^2$$

$$A_c = 1,57 \text{ cm}^2$$

Assim,

$$A_e \cdot A_c = 2,8417 \text{ cm}^4$$

O entreferro do núcleo escolhido é dado pela equação (288) , [23].

$$\delta = \frac{(0,4 \cdot \pi \cdot L_1 \cdot I_{L_{\text{méd}}}^2) \cdot 10^8}{A_e \cdot B_{\text{máx}}^2} \quad (\text{cm}) \quad (288)$$

Logo,

$$\delta = 0,1325 \text{ cm}$$

Assim,

$$lg = \frac{\delta}{2} = 0,0662 \text{ cm} \quad (\text{entreferro})$$

O número de espiras do indutor L_1 é dado pela equação (289) , [23].

$$N = \frac{B_{\text{máx}} \cdot \delta}{0,4 \cdot \pi \cdot I_{L_{\text{méd}}}} \quad (289)$$

Portanto,

$$N = 264 \text{ espiras}$$

Resumindo os parâmetros para este projeto, tem-se que:

(a) Para o filtro L_1

$$L_1 = 11,9266 \text{ mH}$$

núcleo: E42/15 da Thornton

$$N = 264 \text{ espiras}$$

$$\text{Entreferro} = 0,662 \text{ mm}$$

$$\text{Bitola} = 22 \text{ AWG}$$

(b) Para o transformador T

$$L_M = 10 \text{ mH}$$

Núcleo: E55/21 da Thornton

$$\text{Entreferro} = 0,547 \text{ mm}$$

$$N_p = 114 \text{ espiras}$$

$$\text{Bitola do primário: } 2 \times 26 \text{ AWG}$$

$$N_{s_1} = 10 \text{ espiras}$$

$$\text{Bitola secundário } N_{s_1} = 15 \times 27 \text{ AWG}$$

$$N_{s_2} = 10 \text{ espiras}$$

$$\text{Bitola do secundário } N_{s_2} = 4 \times 29 \text{ AWG}$$

$$N_{s_3} = 5 \text{ espiras}$$

$$\text{Bitola secundário } N_{s_3} = 15 \times 23 \text{ AWG}$$

$$N_{s_4} = 5 \text{ espiras}$$

$$\text{Bitola secundário } N_{s_4} = 4 \times 29 \text{ AWG}$$

(c) Outros parâmetros do circuito de potência

$C_{11} = 2 \times 330\text{nF}/630\text{V}$ de poliester

$C_{21} = 5 \times 2200\mu\text{F}$, HFC, 16V

$C_{22} = 2 \times 2200\mu\text{F}$, HFC, 16V

$C_{23} = 10 \times 2200\mu\text{F}$, HFC, 16V

$C_{24} = 3 \times 2200\mu\text{F}$, HFC, 16V

4.3.1 Resultados de simulação do projeto do estágio de potência da fonte chaveada com conversor SEPIC

Nas Figuras a seguir tem-se os resultados de simulação da estrutura equivalente da Figura 41, através do emprego do software SCVOLT.

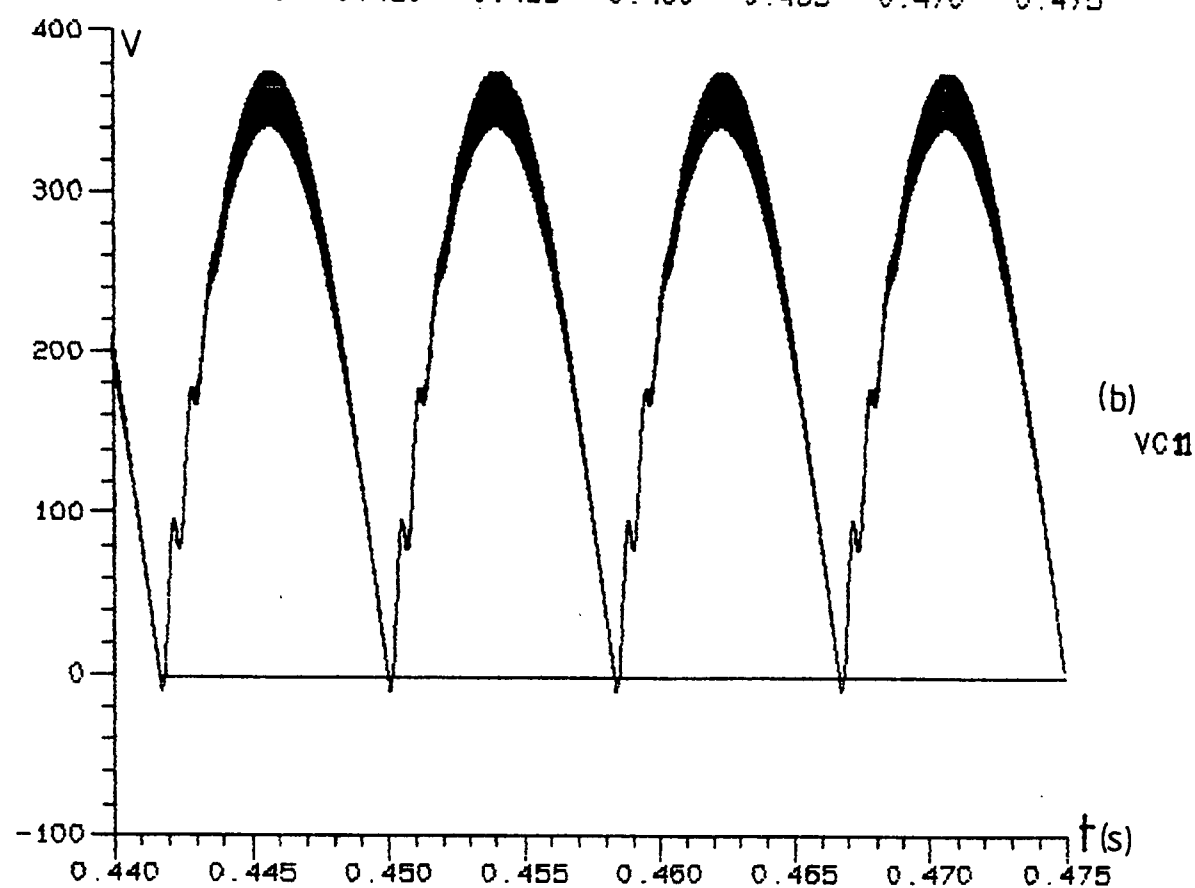
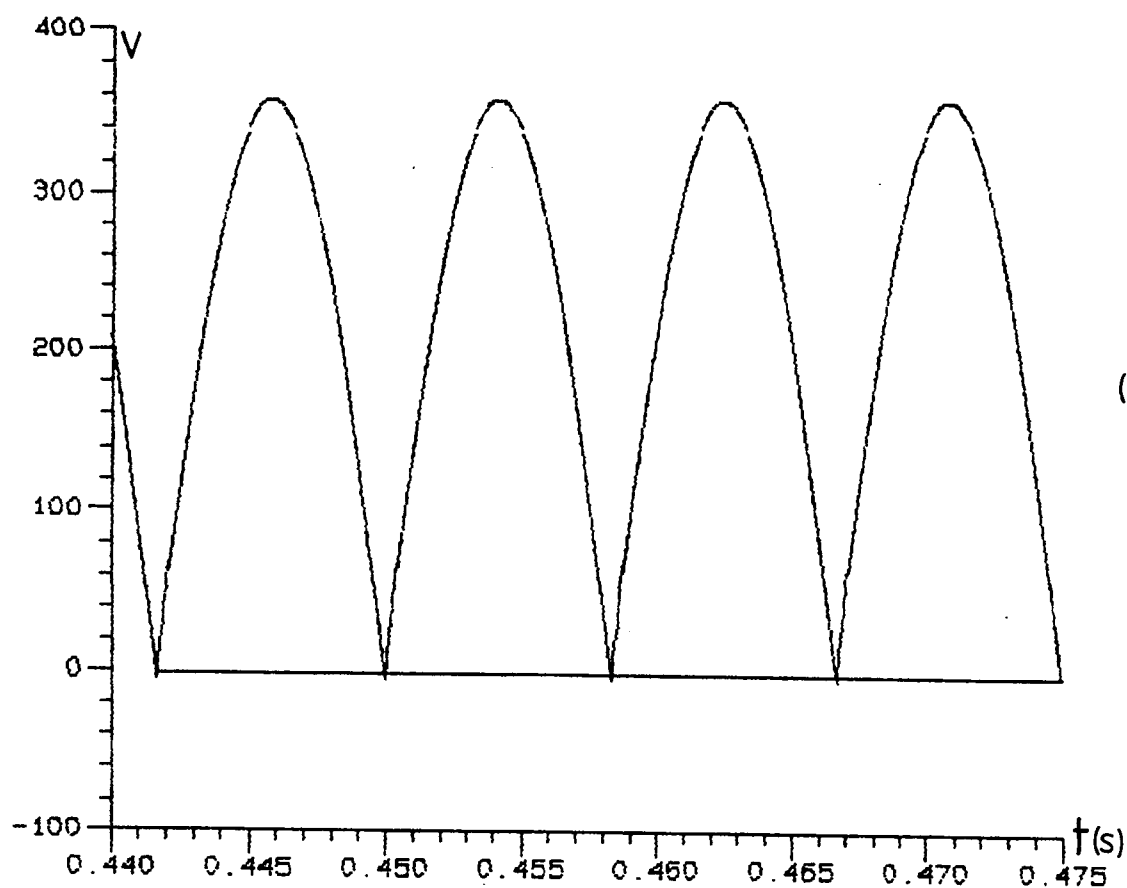


Fig. 43 - (a) Tensão na saída do Estágio de Entrada Retificador

(b) Tensão no Capacitor C_{11}

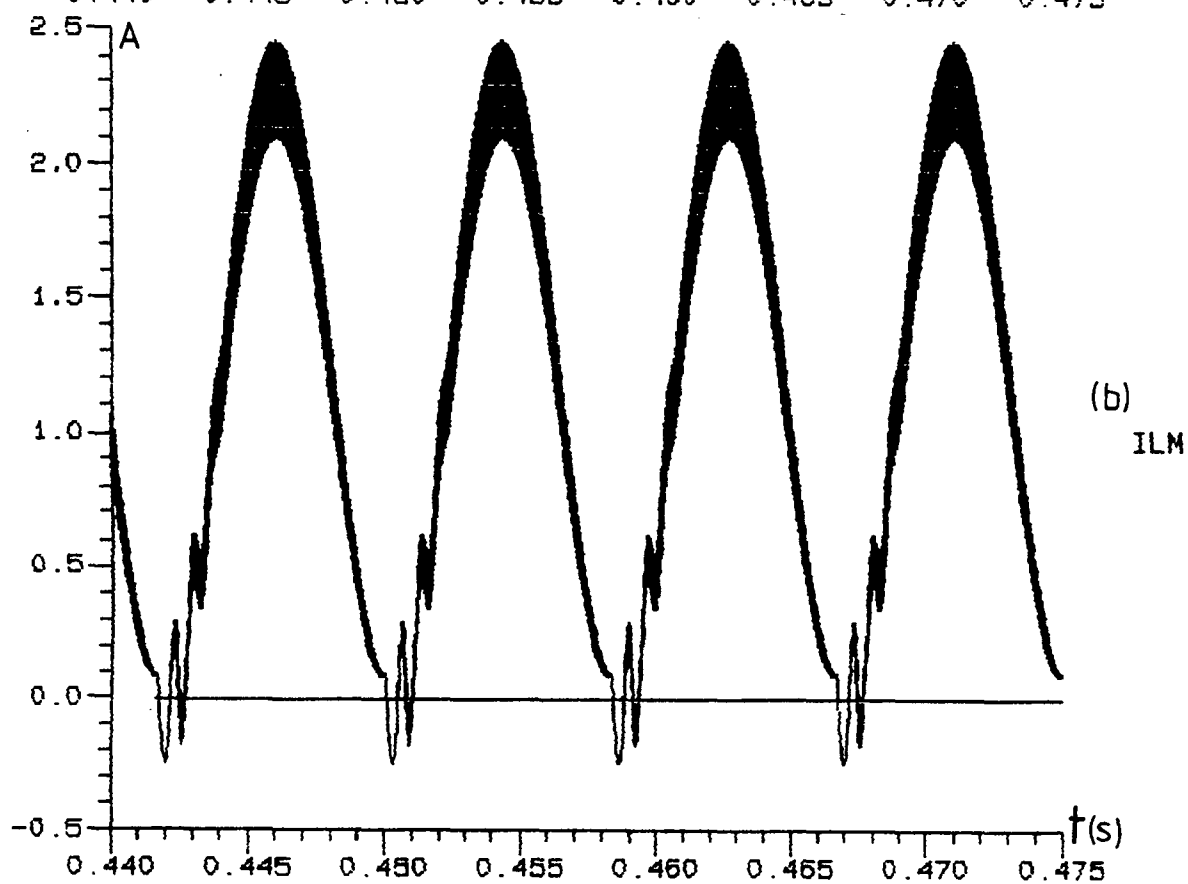
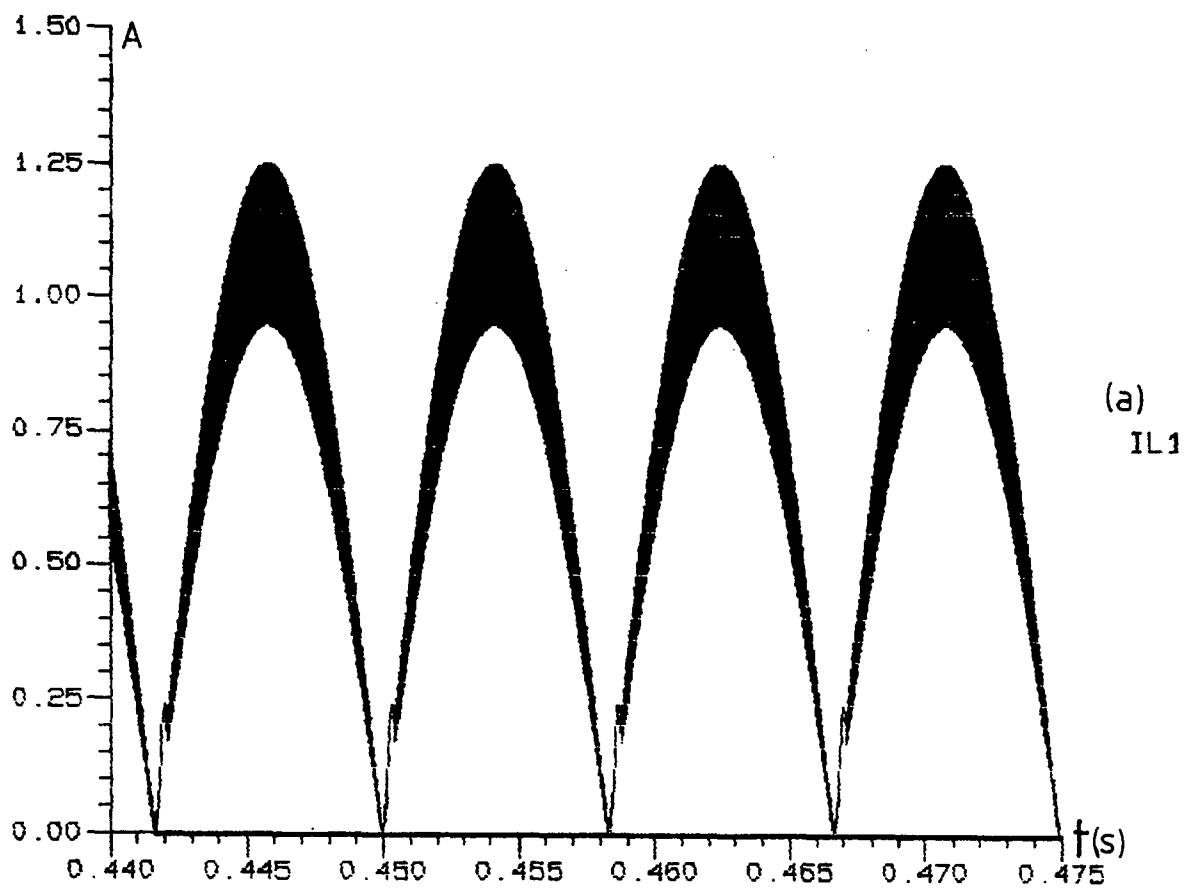


Fig. 44 - (a) Corrente no Indutor L_1 .

(b) Corrente na Indutância Magnetizante L_M .

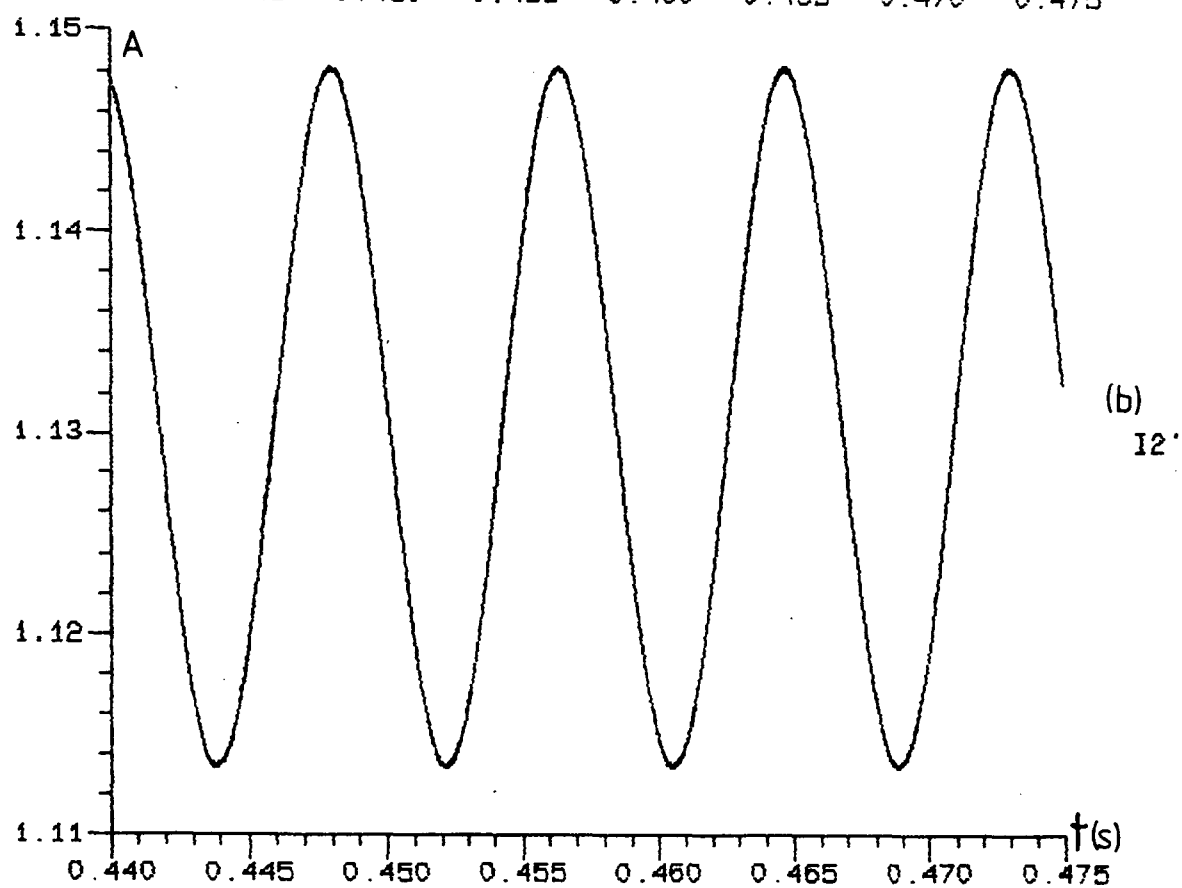
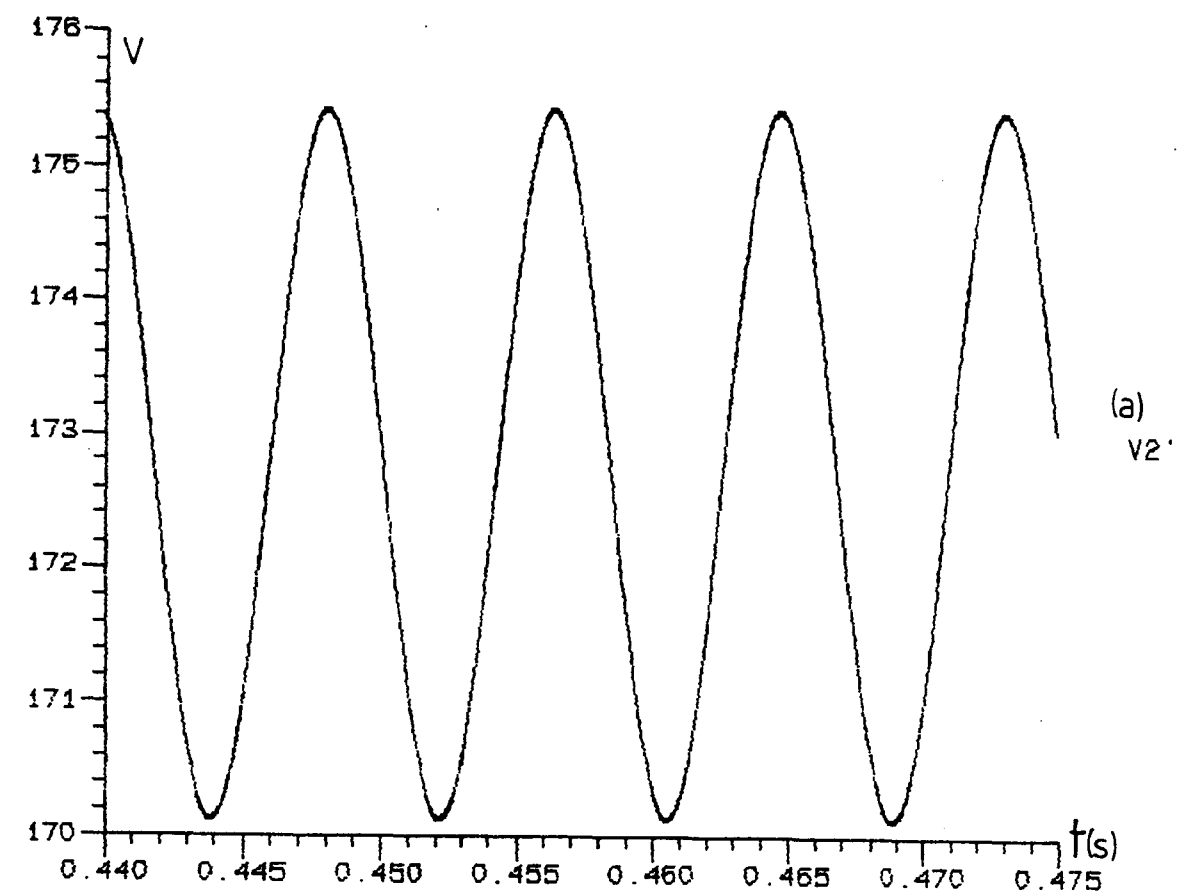


Fig. 45 - (a) Tensão na carga.

(b) Corrente de carga.

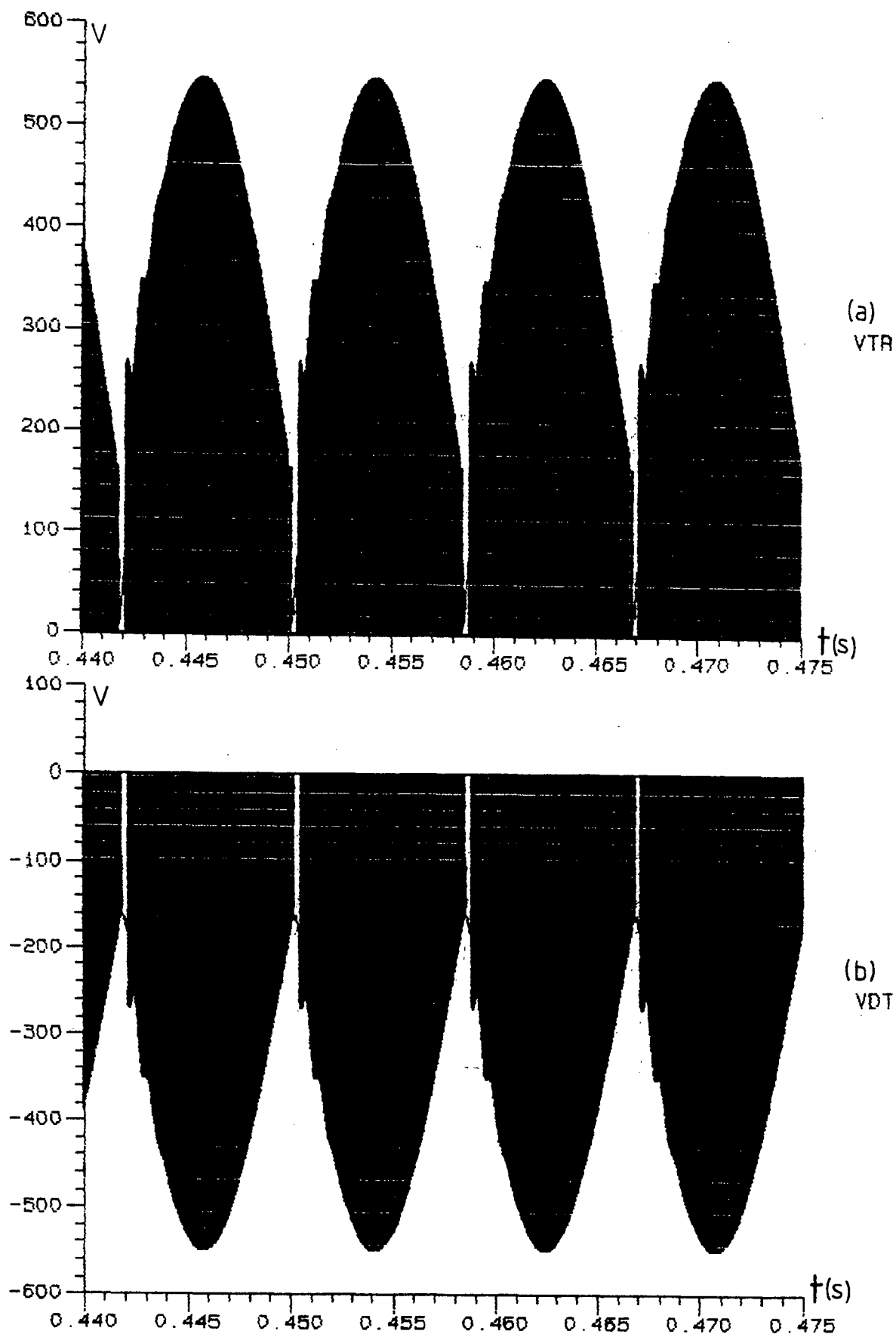


Fig. 46 - (a) Tensão no transistor T_R .

(b) Tensão no Diodo D_T

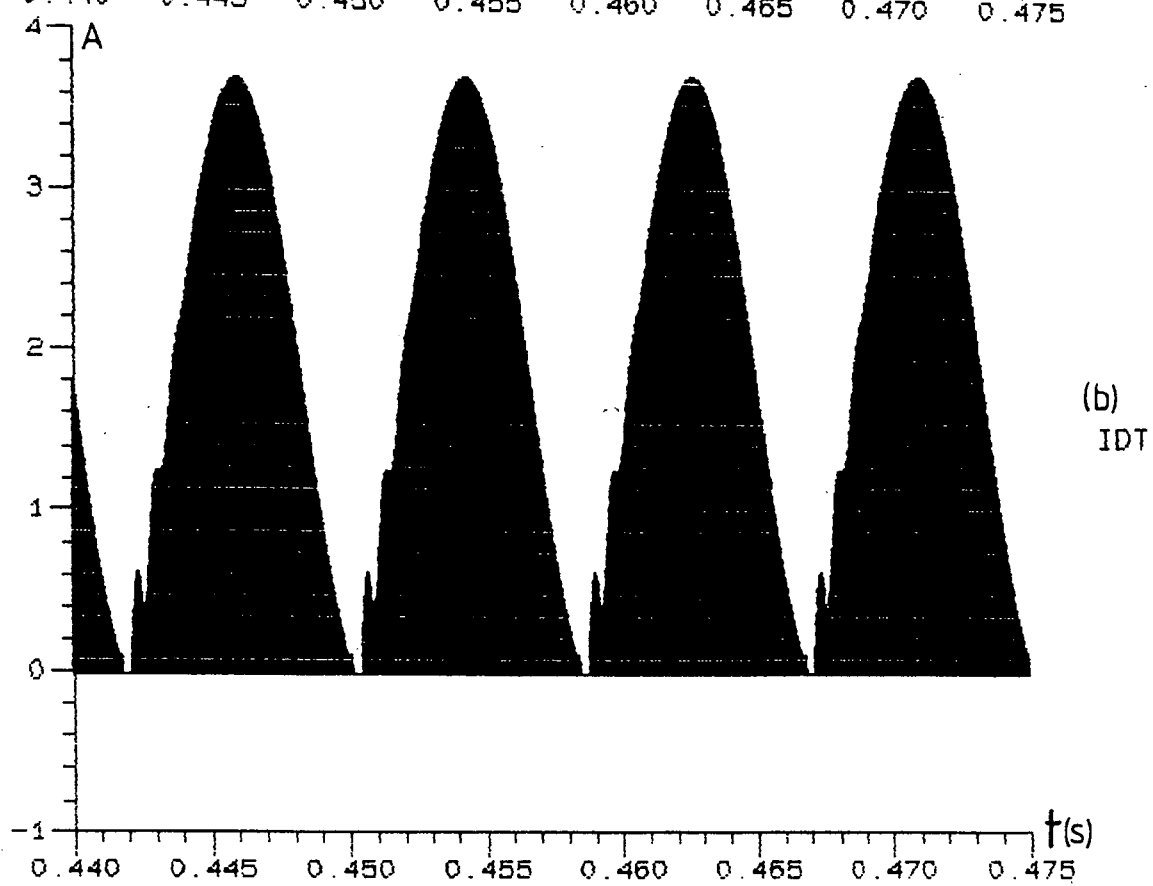
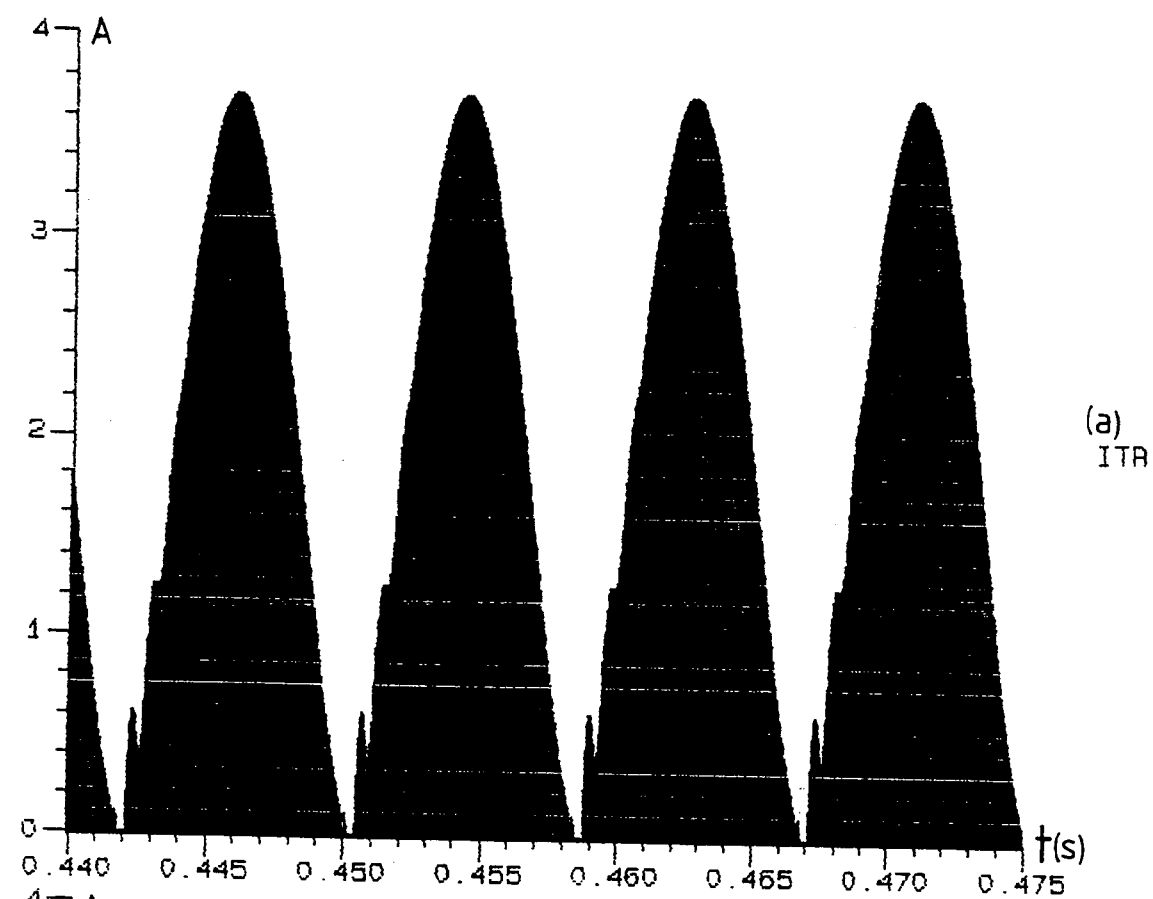


Fig. 47 - (a) Corrente no Transistor T_R .

(b) Corrente no Diodo D_T .

4.3.1.1 Detalhes das principais formas de ondas da fonte chaveada SEPIC

Considerando-se os resultados de simulações anteriores, nas Figuras a seguir apresenta-se o detalhamento das principais formas de ondas:

(a) Detalhe em torno de $|V_1| = \bar{V}_{1\text{máx}}$

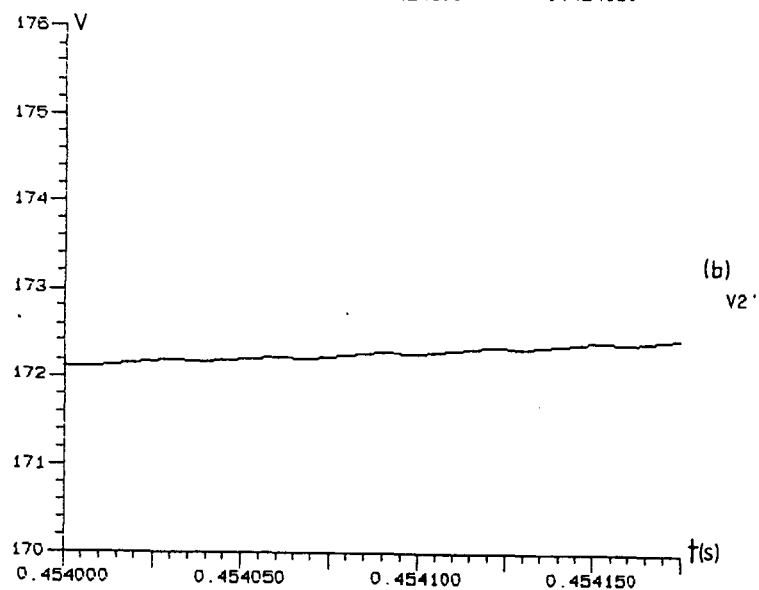
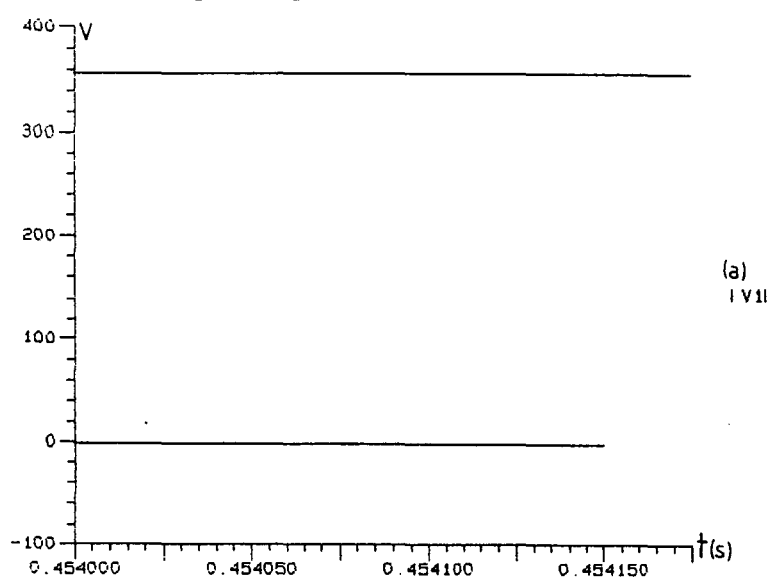


Fig. 48 - (a) Tensão na saída do Estágio de Entrada Retificador.

(b) Tensão na carga.

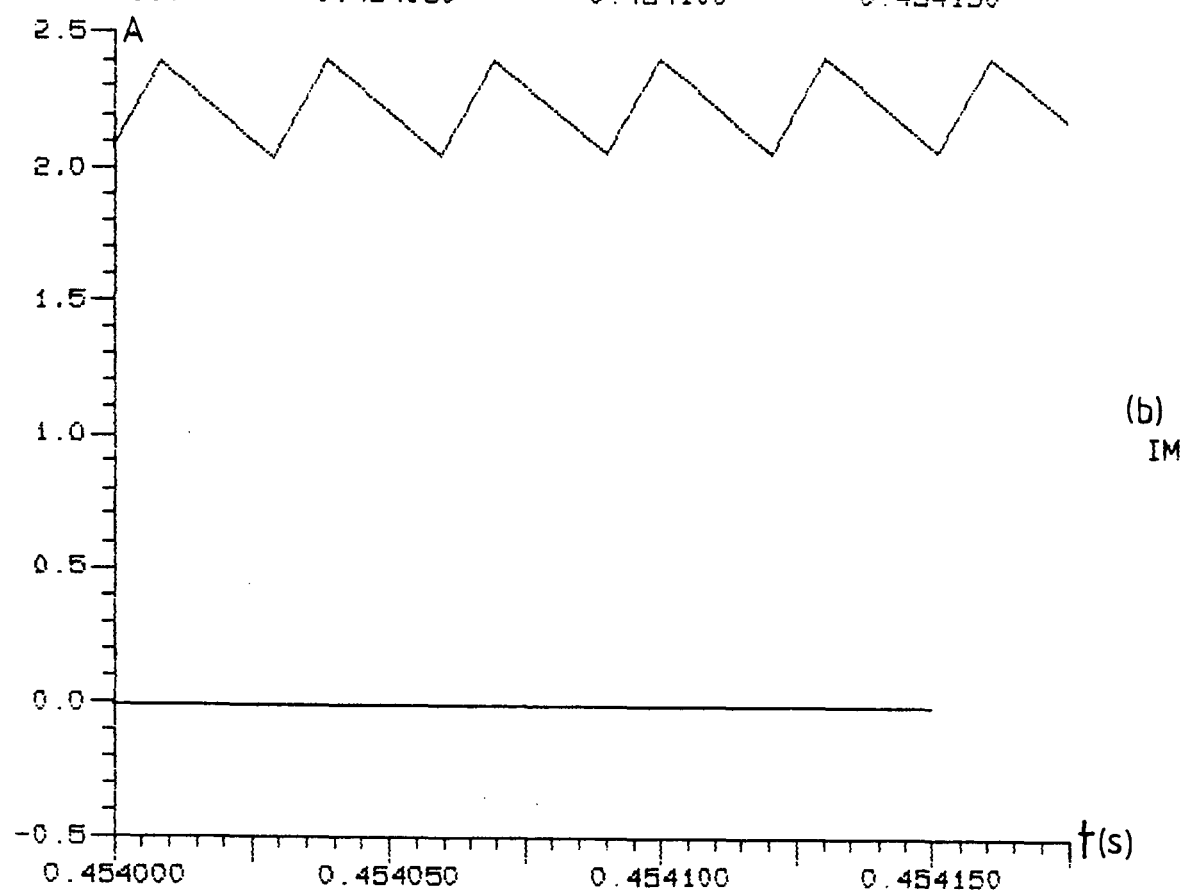
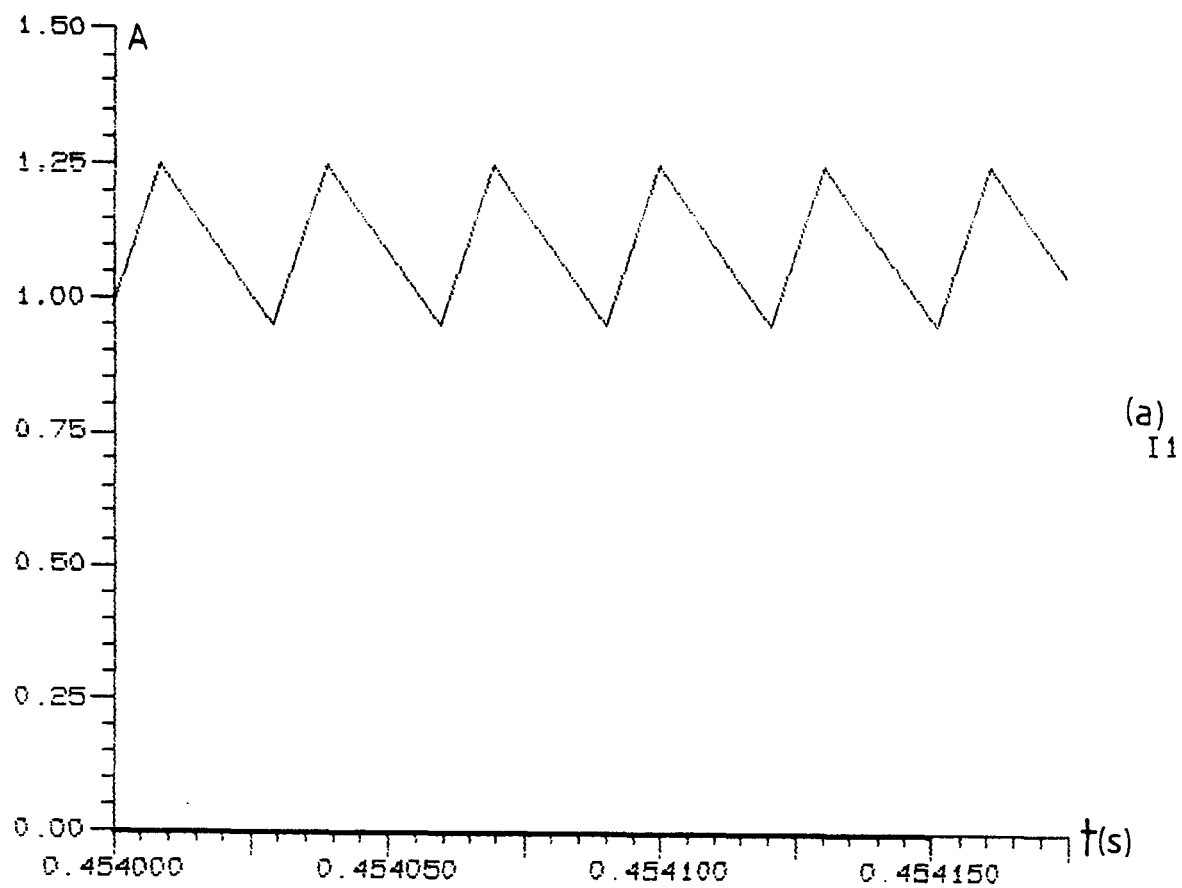


Fig. 49 - (a) Corrente no Indutor L_1 .

(b) Corrente na Indutância Magnetizante L_M .

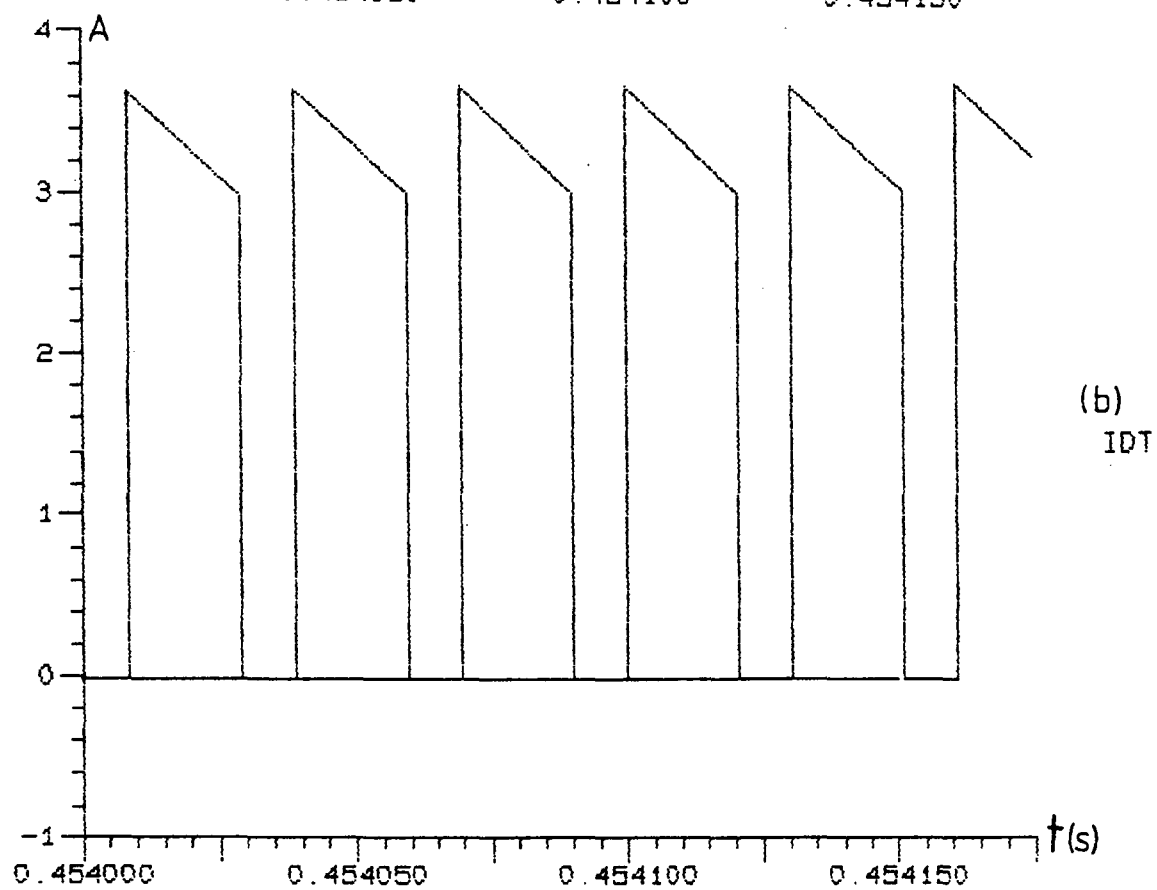
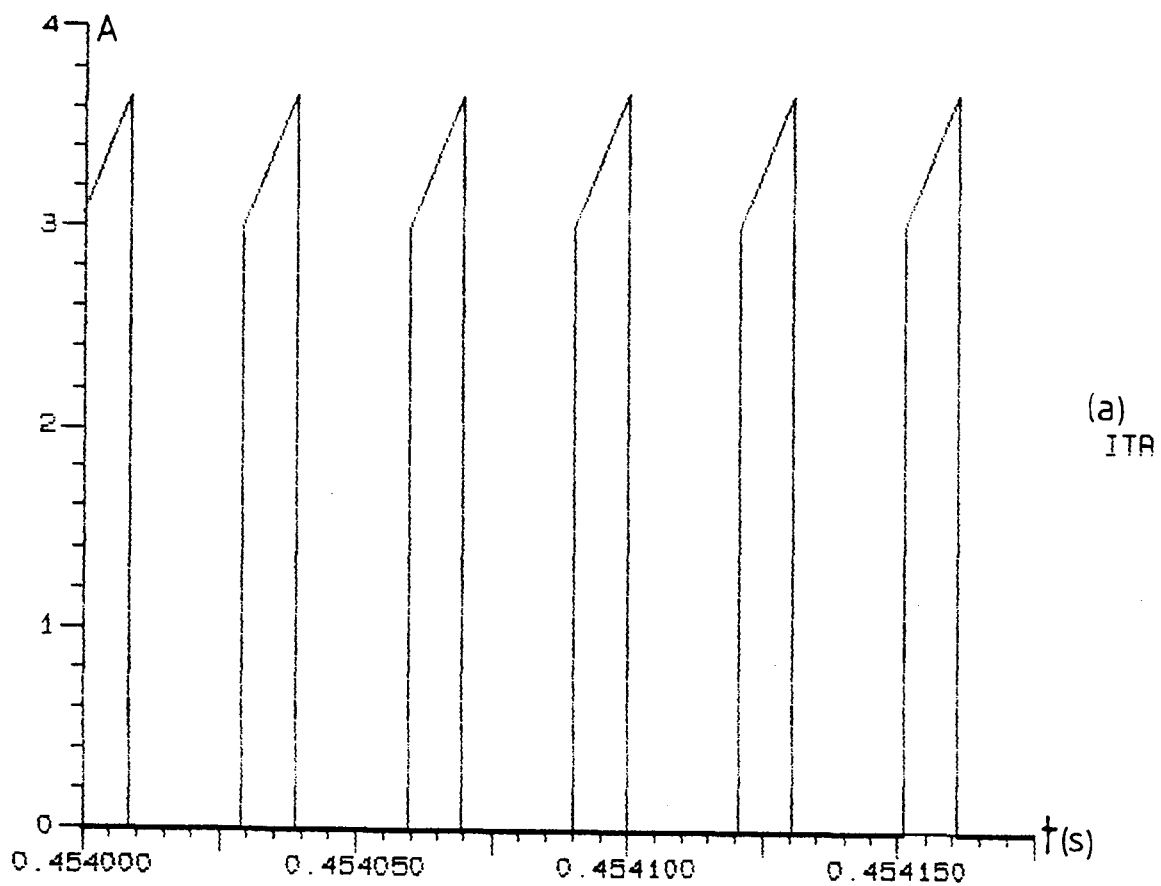


Fig. 50 - (a) Corrente no Transistor T_R .

(b) Corrente no Diodo D_T .

(b) Detalhes em torno de $|V_1| = 0$

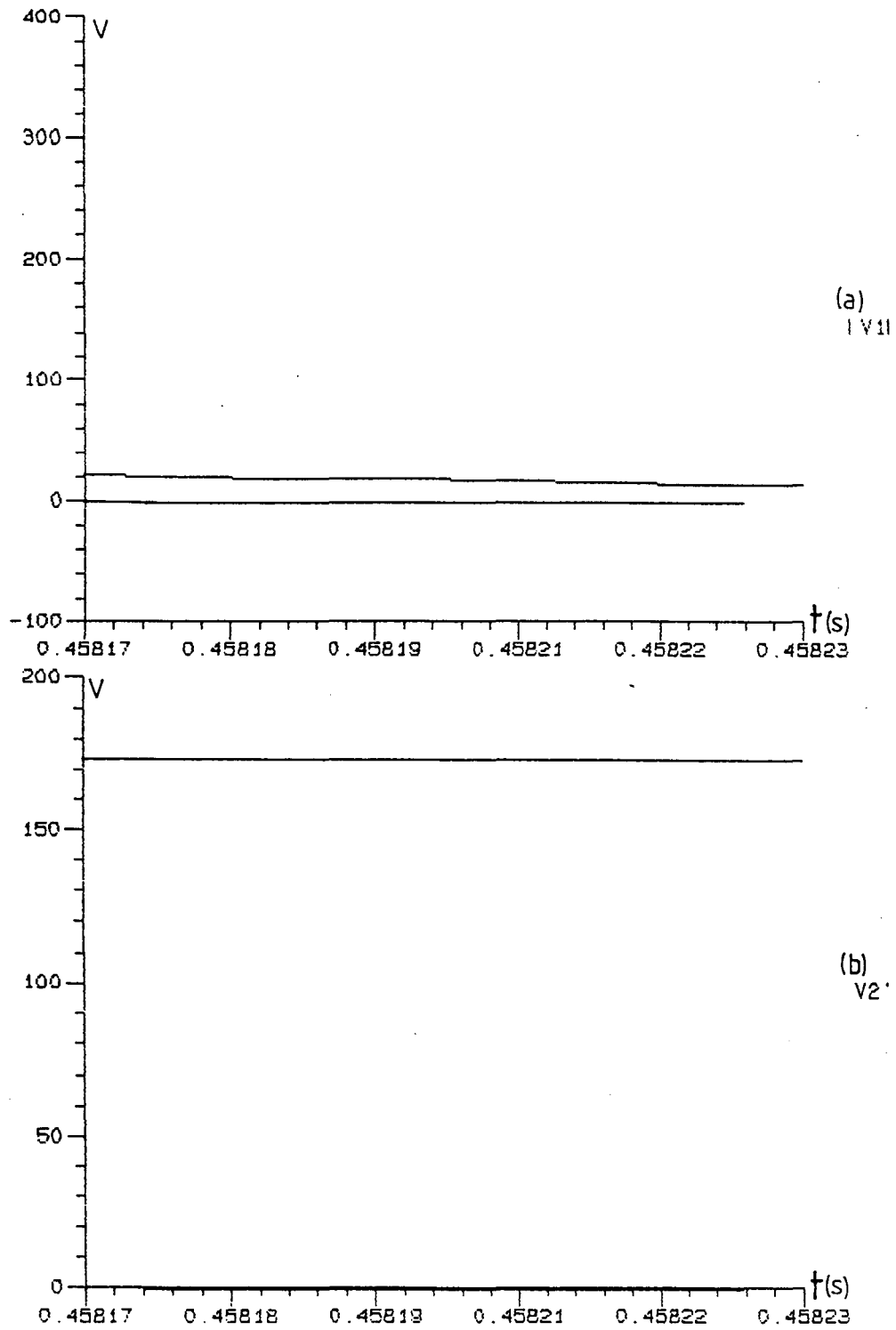


Fig. 51 - (a) Tensão na saída do Estágio de Entrada Retificador.
(b) Tensão na carga.

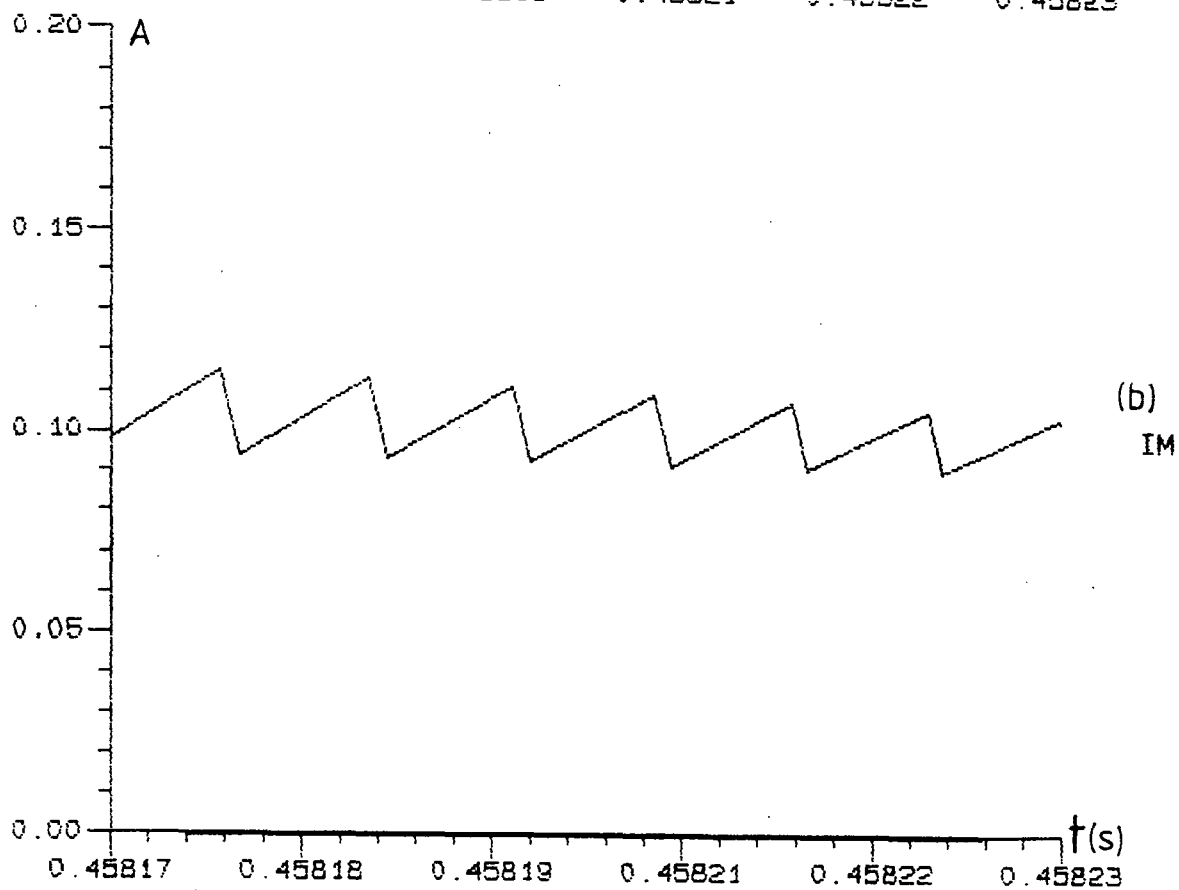
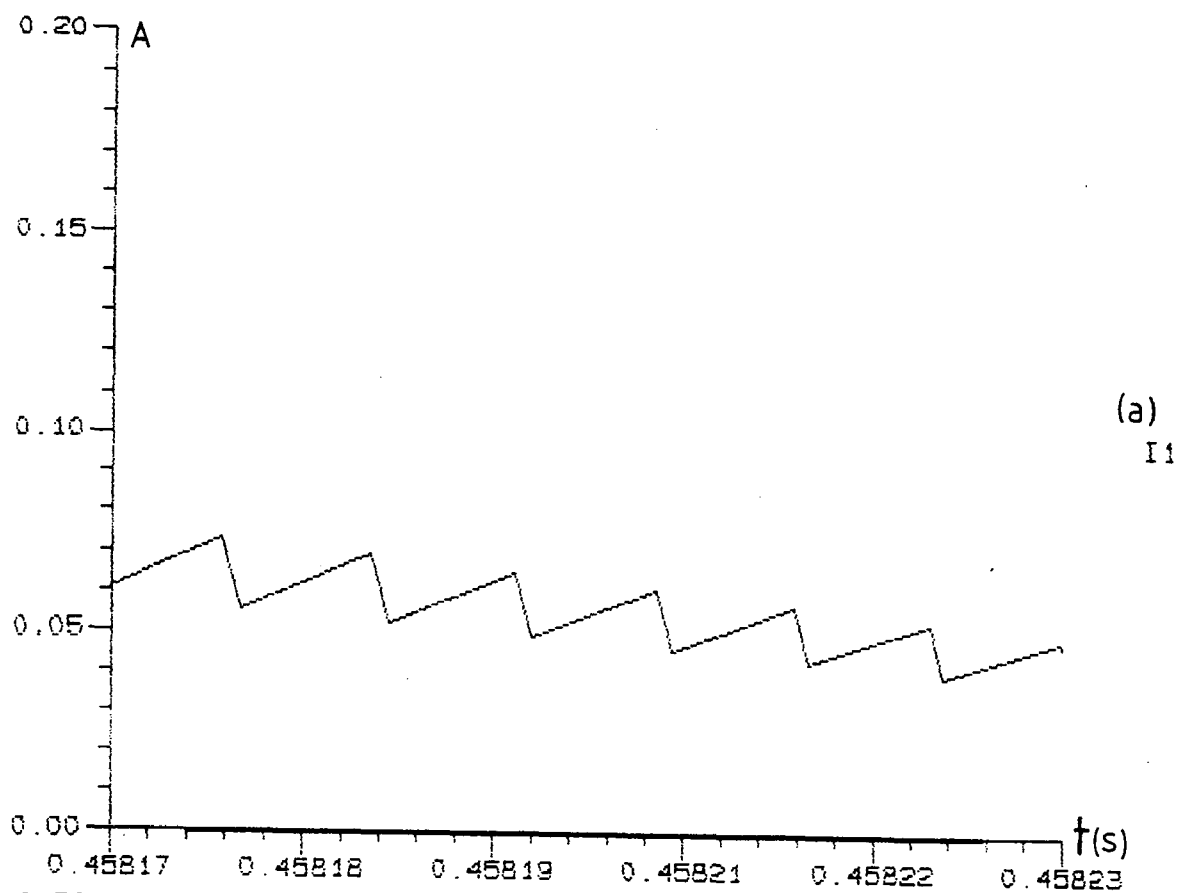
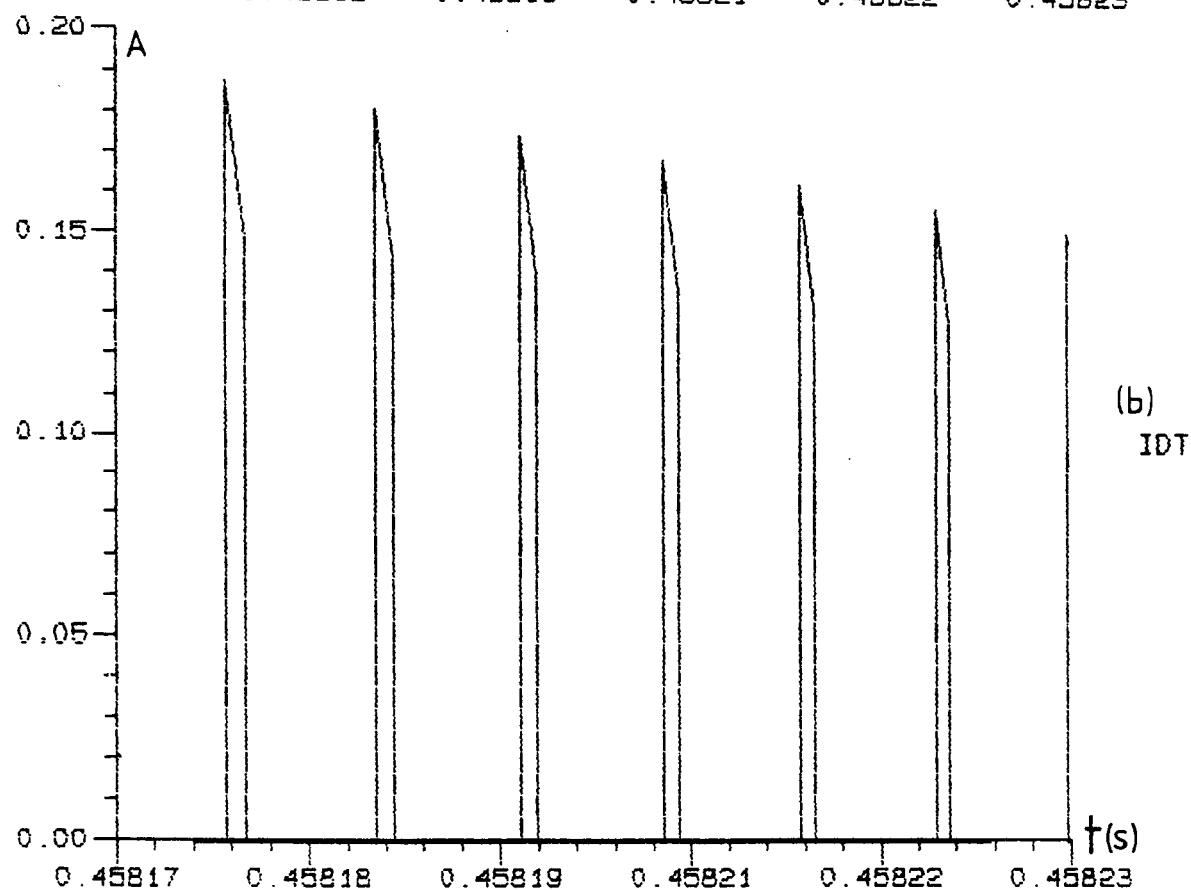
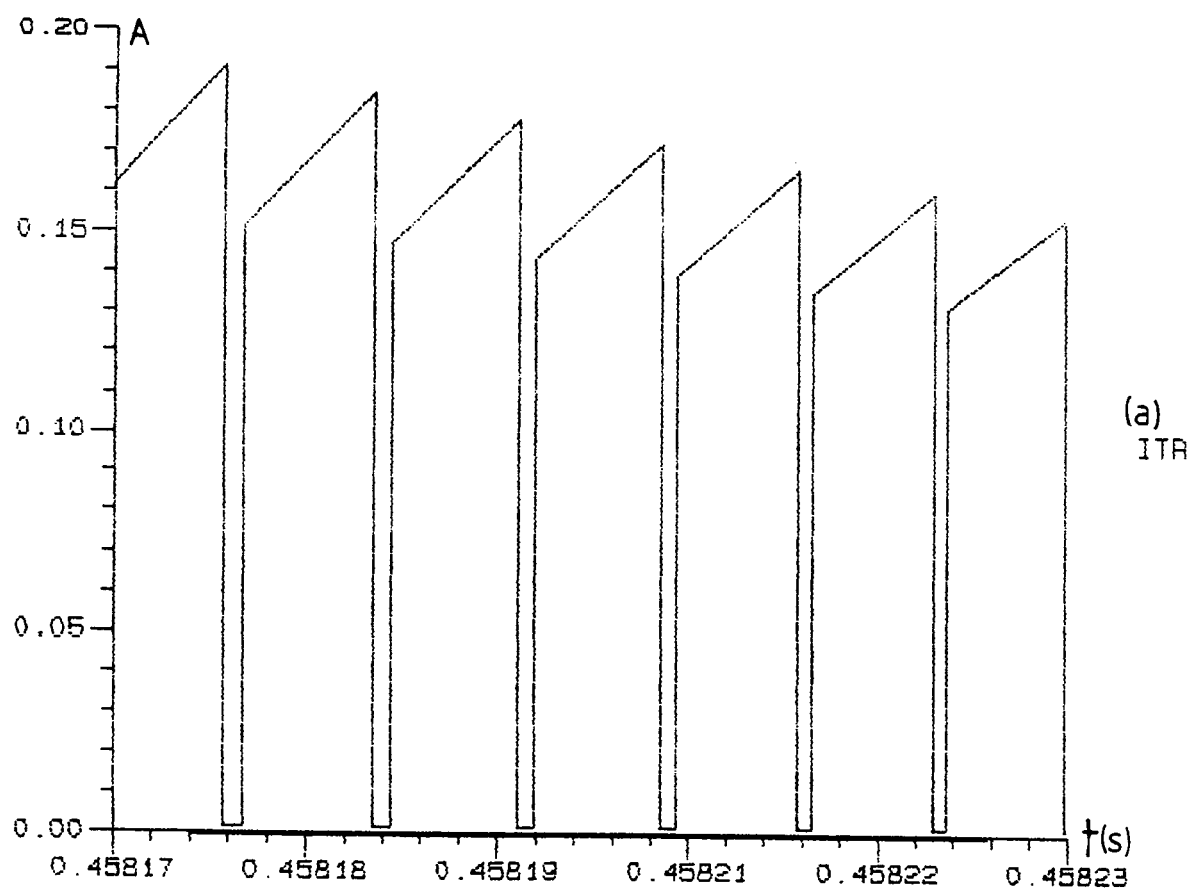


Fig. 52 - (a) Corrente no Indutor L_1 .

(b) Corrente na Indutância Magnetizante L_M .

Fig. 53 - (a) Corrente no Transistor T_R .(b) Corrente no Diodo D_T .

4.3.2 Dimensionamento dos componentes ativos

Com o equacionamento desenvolvido em capítulos anteriores, elaborou-se um software, conforme Anexo 4, possibilitando a elaboração de curvas para corrente eficaz máxima no transistor T_R e diodo equivalente D_T .

4.3.2.1 Dimensionamento do transistor T_R

Com a equação (234), tem-se que, para um período de chaveamento:

$$I_{TR\text{méd}} = \frac{(\bar{I}_1 + \bar{I}_H) \cdot \Delta t_1}{T}$$

Com os dados obtidos em simulação, e, equações (233) e (236), tem-se as curvas das correntes média e eficaz máxima no transistor, conforme Figura 54, obtidas através do programa constante no Anexo 4, onde:

$$\begin{array}{ll} \Delta t_1 &= 1.10^{-5} \text{ s} & ; \text{ HIST}_{\text{máx}} = 0,3 \\ L_{EQ} &= 5,43932 \text{ mH} & ; L_1 = 11,9266 \text{ mH} \\ \bar{I}_{1\text{máx}} &= 1,253 \text{ A} & ; f_{\text{rede}} = 60 \text{ Hz} \\ \bar{V}_{1\text{máx}} &= 357,8 \text{ V} & ; V_2' = 172,77 \text{ V} \\ V_{TR\text{pico}} &= \bar{V}_{1\text{máx}} + V_2' = 530,57 \text{ V} & ; L_H = 10\text{mH} \end{array}$$

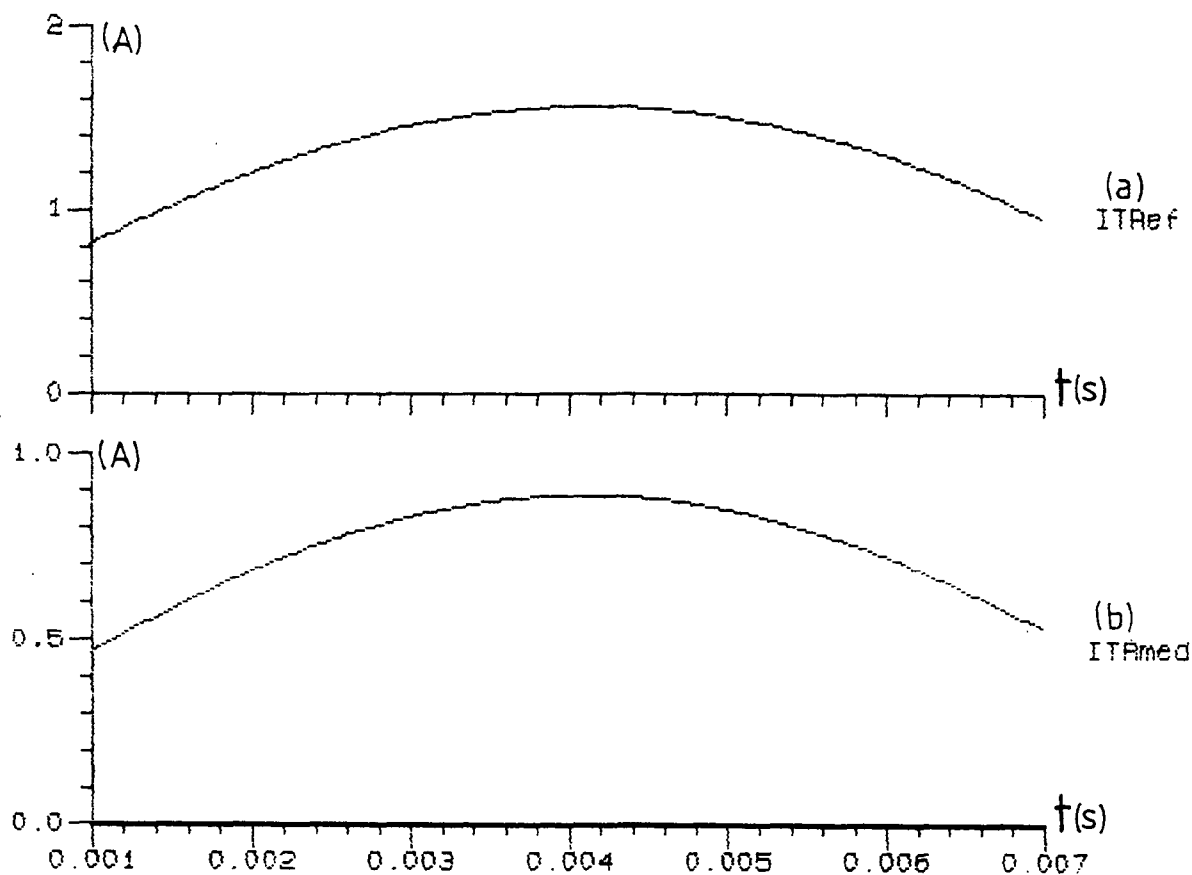


Fig. 54 -(a)Corrente eficaz em T_R ; (b)Corrente média em T_R

Assim,

$$I_{TRmed_{pico}} = 0,89487 \text{ A}$$

$$I_{TRref_{pico}} = 1,5678 \text{ A}$$

Desta forma, adota-se o seguinte Transistor T_R :

Transistor T_R : MOSFET BUZ 355

$V_{DSS} = 800\text{V}$; $I_D = 6,0\text{A}$; $R_{DS(on)} = 1,3\Omega$ à 25°C

$t_{on} = 150\text{ns}$; $t_{off} = 440\text{ns}$

$R_{th_{JC}} = 0,83^\circ\text{C/W}$; $T_{Jmax} = 150^\circ\text{C}$; $C_{iss} = 3900\text{pF}$

$R_{cd} = 0,58^\circ\text{C/W}$; $V_{DS(off)} = 30\text{V}$; $C_{oss} = 200\text{pF}$

4.3.2.2 Dimensionamento dos diodos de saída

Com a equação (238), tem-se que:

$$I_{DT\text{méd}} = \frac{(\bar{I}_1 + \bar{I}_M) \cdot \Delta t_2}{T}$$

Considerando-se os diodos de saída com a estrutura isolada, tem-se que, a corrente média nos mesmos é igual à corrente média na carga, assim:

$$I_{D1\text{méd}} = 6A \quad , \quad I_{D3\text{méd}} = 15A$$

$$I_{D2\text{méd}} = 1A \quad , \quad I_{D4\text{méd}} = 1A$$

Com os dados de simulação, e, equação (240), elabora-se a curva da Figura 55, com o software do Anexo 4.

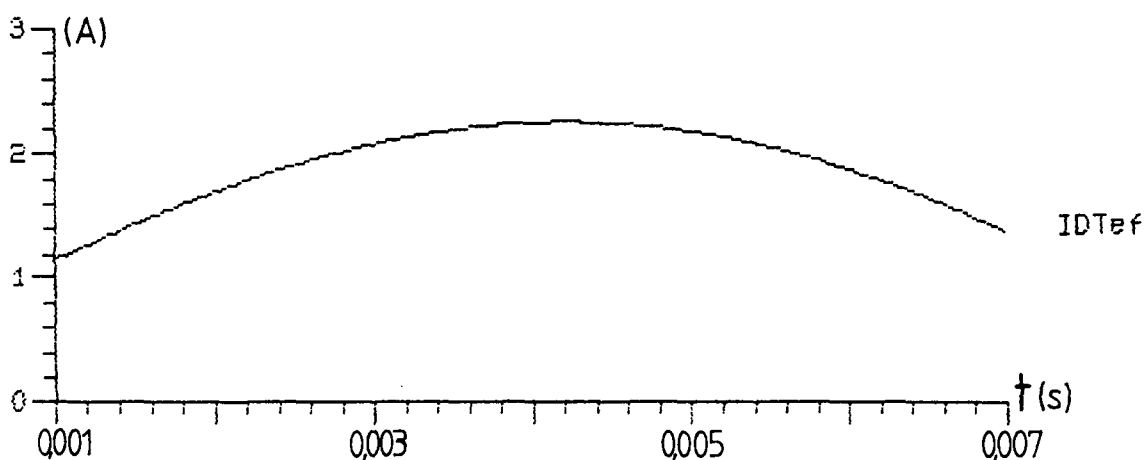


Fig. 55 - Corrente eficaz no diodo equivalente D_T .

Assim,

$$I_{DT_{ref} pico} = 2,2563 \text{ A}$$

Assim, dos resultados de simulação tem-se que:

$$I_{DT pico} = I_{DT pico}' \cdot \frac{Np}{Ns_1} \quad (290)$$

Onde:

$$I_{DT pico}' = 3,7 \text{ A}$$

$$Np = 114 \text{ espiras}$$

$$Ns_1 = 10 \text{ espiras}$$

Logo,

$$I_{DT pico} \cong 42,18 \text{ A}$$

A tensão de pico no diodo equivalente D_T é dada por:

$$V_{DT pico}' = \frac{Np}{Ns_1} \cdot V_{DT pico} \quad (291)$$

Assim, com:

$$V_{DT pico}' = 530,57 \text{ V}$$

Então,

$$V_{DT_{pico}} \cong 46,54 \text{ V}$$

Portanto, adota-se, para os diodos de saída:

(a) Saída 1: MUR 1515 da Motorola

$$V_{RRM} = 150\text{V} ; I_{FAU} = 15\text{A} ; I_{FRM} = 30\text{A}$$

$$T_{Jmáx} = 175^{\circ}\text{C} ; R_{JC} = 1,5^{\circ}\text{C/W} ; R_{CD} = 0,58^{\circ}\text{C/W}$$

(b) Saída 2: MUR 415 da Motorola

$$V_{RRM} = 150\text{V} ; I_{FAU} = 4\text{A} ; I_{FSM} = 125\text{A}$$

$$T_{Jmáx} = 175^{\circ}\text{C} ;$$

(c) Saída 3: MUR 3015 da Motorola

$$V_{RRM} = 150\text{V} ; I_{FAU} = 15\text{A por diodo} ;$$

$$T_{Jmáx} = 175^{\circ}\text{C} ; R_{JC} = 1,5^{\circ}\text{C/W} ; R_{CD} = 0,58^{\circ}\text{C/W}$$

(d) Saída 4: MUR 415 da Motorola

4.3.3 Projeto dos dissipadores dos componentes ativos

(a) Transistor Tr

$$P_{\text{cond}} = R_{\text{DS}_{\text{ON}}} \cdot I_{\text{TR}_{\text{ef}}}^2 \quad (292)$$

$$P_{\text{comut}} \cong \frac{f}{2} \cdot (t_{\text{on}} + t_{\text{off}}) \cdot i_{\text{don}} \cdot V_{\text{DSoff}} \quad (293)$$

Onde:

$$R_{\text{DS}_{\text{on}}} (T_a) = R_{\text{DS}_{\text{on}}} (25^\circ\text{C}) \cdot \left[1 + 0,007 \cdot (\Delta t_{\text{ja}} + T_a - 25) \right] = 2,4\Omega$$

Adotando-se:

$$\begin{cases} T_a = 50^\circ\text{C} \\ T_c = 25^\circ\text{C} \end{cases}$$

Considerando-se o circuito grampeador (item 4.3.4), tem-se que:

$$P_{\text{total}} = P_{\text{cond}} + P_{\text{comut}} \cdot 0,6 \quad (294)$$

Assim,

$$P_{\text{total}} \cong 5,7 \text{ W}$$

Então,

$$R_{da} = R_{Ja} - R_{Jc} - R_{cd} \quad (295)$$

Logo,

$$R_{da} = 14,38 \text{ } ^\circ\text{C/W}$$

Portanto, adota-se o dissipador K9 da SEMIKRON.

(b) Diodos de saída

$$P_{cond} = V_F \cdot I_{FAU} \cdot t_{on} \cdot f \quad (296)$$

Com um projeto adequado, e, velocidade dos diodos compatível com a frequência de trabalho, supõe-se que as perdas de comutação possam ser ignoradas, assim:

$$P_T \cong P_{cond} \quad (297)$$

Saída 1: $v_F = 1,05V$, $i_F = 6,0A$, $t_{on} \cong 11,5\mu s$, $P_T \cong 7,245W$

Assim,

$$R_{DA} \cong 11,70 \text{ } ^\circ\text{C/W}$$

Adota-se o dissipador K9 da SEMIKRON.

Saída 2

Baixas perdas, o tipo de encapsulamento não admite dissipador.

Saída 3: $v_F = 1,05V$, $i_F = 15A$, $t_{on} \cong 11,5\mu s$, $P_T \cong 18,11W$

Assim,

$$R_{DA} \cong 4,8 \text{ } ^\circ C/W$$

Adota-se o dissipador K5 da SEMIKRON.

Saída 4

Baixas perdas, o tipo de encapsulamento não admite dissipador.

4.3.4 Projeto do circuito grameador para o MOSFET

Devido às não idealidades do MOSFET e indutância de dispersão do transformador, ocorrem sobretensões no MOSFET. Para limitar estas sobretensões emprega-se o circuito grameador de tensão da Figura 56.

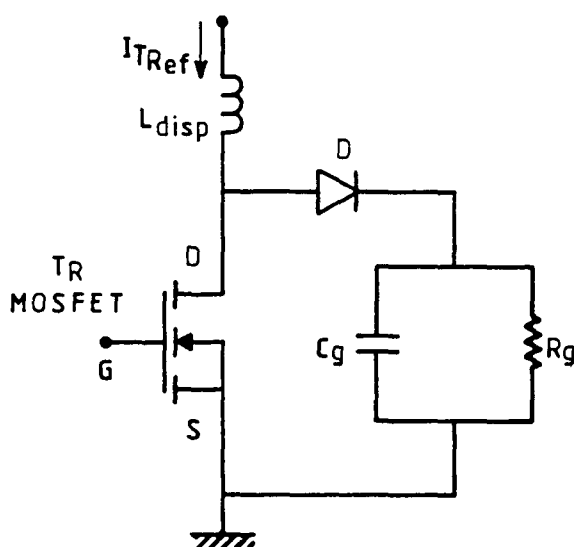


Fig. 56 - Circuito grameador para o Transistor T_R .

Dos resultados obtidos em laboratório, sem o circuito grameador, tem-se que:

$$T_{osc} = 2\pi \cdot \sqrt{L_{disp} \cdot C_{oss}} = 6,2 \cdot 10^{-7} \text{ s} \quad (298)$$

Assim,

$$L_{disp} = 48,4836 \mu\text{H}$$

A potência absorvida pelo circuito grameador é dada pela equação (299).

$$P_g = \frac{1}{2} \cdot L_{disp} \cdot I_{TRef}^2 \cdot f \quad (299)$$

Onde:

$I_{TR_{ef}}$ = Corrente eficaz no MOSFET sem o circuito
grampeador

$f = 100 \text{ KHz}$

$V_c = 550 \text{ V}$

Assim,

$$P_g \cong 2,41 \text{ W}$$

Tendo-se que:

$$\delta_g = R_g \cdot C_g = \frac{5}{f} \quad (300)$$

Adotou-se os seguintes parâmetros para o circuito grampeador.

$D = \text{MUR 880 da Motorola}$

$R_g = 18,2 \text{ K}\Omega / 5\text{W}$

$C_g = 2,7 \text{ nF/600V, poliester}$

A estratégia de comando é ilustrada na Figura 58.

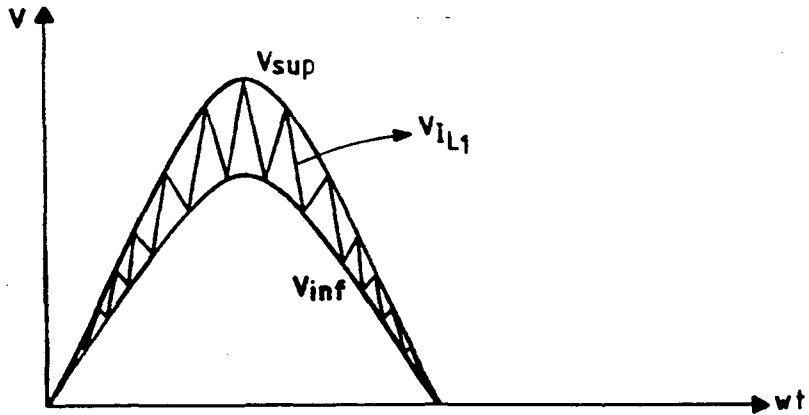


Fig. 58 - Estratégia de comando para o MOSFET T_R .

De acordo com a estratégia de comando estabelecida na Figura 58, tem-se que:

- a) Quando $V_{IL1} \geq V_{SUP}$, o Transistor T_R será bloqueado;
- b) quando $V_{IL1} \leq V_{INF}$, o Transistor T_R será comandado para conduzir.

O equacionamento básico para a estrutura de comando da Figura 57 é desenvolvido a seguir:

$$V_{IL1}(t) = \frac{R_1 \cdot R_3}{R_2} \cdot I_{REF}(t) \quad (301)$$

$$V_{SUP}(t) = \frac{R_6 \cdot R_8}{(R_5 + R_6) \cdot R_7} \cdot \bar{V}_1(t) \quad (302)$$

$$V_{INF}(t) = \frac{R_9}{R_4 + R_9} \cdot V_{SUP}(t) \quad (303)$$

Adotando-se que:

$$R_1 = R_2 = R_3 = 10 \text{ K}\Omega$$

Sendo que, da relação do transformador de corrente, tem-se que:

$$I_{REF \text{ máx}} = \frac{I_{in \text{ máx}}}{5}$$

Onde,

$$I_{in \text{ máx}} = 1,253 \text{ A}$$

Então,

$$V_{REF \text{ máx}} = R_1 \cdot I_{REF \text{ máx}} = 2,506 \text{ V}$$

Adotando-se que:

$$R_5 = 150 \text{ K}\Omega$$

$$R_7 = R_8 = 10 \text{ K}\Omega$$

$$\bar{V}_{1 \text{ máx}} = 357,8 \text{ V}$$

$$V_{SUP \text{ máx}} = 1,253 \text{ V}$$

Assim, com a equação (302) tem-se que:

$$R_6 \cong 527,1394 \text{ }\Omega$$

Adota-se um Potenciômetro de precisão: $R_6 = 2 \text{ K}\Omega$.

Assumindo-se que:

$$HIST_{\text{máx}} = 0,3$$

$$R_4 = 1 \text{ K}\Omega$$

Então,

$$V_{INF_{\text{máx}}} = 0,953 \text{ V}$$

Com a equação (303), tem-se que:

$$R_g = 3,17667 \text{ K}\Omega$$

Adotou-se um potenciômetro de precisão: $R_g = 10\text{K}\Omega$.

4.4.1 Circuito de comando de gate para o MOSFET

Na Figura 59 tem-se o circuito de comando de gate proposto para o MOSFET TR.

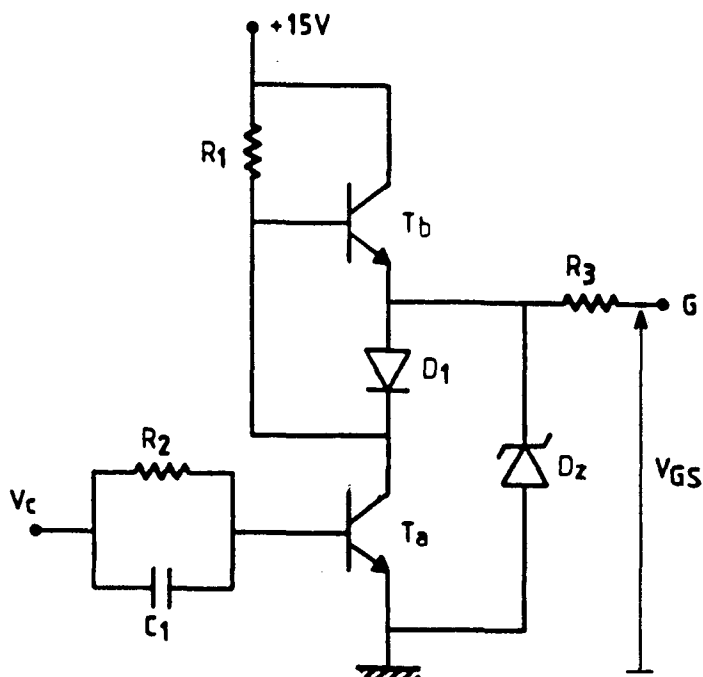


Fig. 59 - Circuito de comando de gate para o MOSFET TR.

O princípio de funcionamento do circuito de comando de gate da Figura 59 é descrito a seguir.

Na transição positiva de V_c , o circuito diferenciador composto por R_2 e C_1 , provoca um pico de corrente no transistor T_a , saturando-o. Em consequência da saturação de T_a , o diodo D_1 conduz e T_b entra em corte, devido sua corrente de base ser nula. Assim, a tensão V_{GS} é baixa e o transistor de potência T_R é bloqueado.

Na transição negativa de V_c , o transistor T_a é cortado. A fonte

auxiliar de +15V envia corrente para a base do transistor Tb através de R_1 , saturando-o. A tensão Vcs é alta e aproximadamente igual à +15V; habilitando o MOSFET T_R a conduzir.

O diodo Zener Dz possibilita o grampeamento de Vcs a valores não superiores à sua tensão Zener (V_z). Adota-se $V_z = 20V$, pois, valores de Vcs superiores à este valor são destrutivos para o MOSFET.

Os componentes e os parâmetros adotados são os seguintes:

$T_a = T_b = BD329$

$D_1 = 1N4148$

$D_z = 1N4747, 20V$

$R_1 = 100\Omega, 5W$

$R_2 = 1K\Omega, 1/8W$

$R_3 = 4,7\Omega, 1/8W$

$C_1 = 15nF, \text{cerâmico}$

4.5 REGULAÇÃO DAS TENSÕES SECUNDÁRIAS DA FONTE CHAVEADA SEPIC

Das considerações sobre as ondulações nas tensões de saída, a fonte chaveada SEPIC demanda um volume elevado de filtros, o que prejudica sua dinâmica. Com o emprego de circuitos de pós-regulação, o volume dos filtros de saída podem ser diminuídos.

Não é objetivo deste trabalho a implementação dos circuitos de pós-reguladores de tensão, porém, todo o projeto da estrutura de potência foi desenvolvida prevendo-se estes circuitos.

Como continuidade deste trabalho sugere-se reguladores lineares como o LM337 para as saídas de 1A. Para a saída de 6A sugere-se um regulador ativo através do emprego de um LM3524. Para a saída de +5V/15A sugere-se um regulador proporcional e sua realimentação com a malha de controle de corrente via um multiplicador MC1495L [9], necessitando-se isolar o circuito de comando de gate do MOSFET TR.

4.6 CONSIDERAÇÕES SOBRE O PROJETO DO TRANSFORMADOR T

O Transformador T tem uma atuação do tipo Flyback, operando no modo de condução contínua.

Normalmente a indutância de dispersão para o modo de condução contínua é dez vezes maior que para o modo de condução descontínua. A potência perdida no circuito grampeador ou de Snubber é três vezes maior. Para a mesma corrente média de saída (mesma potência média de saída), possui corrente de pico duas vezes menor.

A regulação cruzada no modo de condução contínua é normalmente pior, e, o número de espiras necessário é cerca de três vezes maior, para a mesma relação de transformação.

Assim, é de vital importância a minimização da indutância de dispersão do transformador.

A indutância de dispersão entre primário e secundários não prejudica a regulação cruzada, mas, ela desvia energia do indutor para o circuito grampeador ou de Snubber.

Com o objetivo de minimizar a indutância de dispersão entre enrolamento primário e secundários, adota-se o procedimento de enrolamento conforme a seguir:

- 1^a camada: 1/2 das espiras do Primário;
- 2^a camada: 1/2 das espiras dos secundários, menos o de +5V;
- 3^a camada: Todas as espiras da saída de +5V;
- 4^a camada: 1/2 final das espiras dos secundários, menos o de +5V;
- 5^a camada: 1/2 final das espiras do Primário.

Este procedimento reduz em até três vezes a indutância de dispersão entre primário e secundários, porém, reduz pouco a indutância de dispersão entre secundários, e, conseqüentemente influencia pouco na regulação cruzada.

Outro procedimento é o de minimizar a área envolvida pelo laço proveniente do secundário do transformador entre o retificador para o capacitor e de volta para o secundário.

Fig. 60 - Estrutura implementada para a fonte chaveada SEPIC

4.8 CONCLUSÃO

Neste capítulo apresentou-se uma metodologia para o projeto da fonte chaveada com conversor SEPIC, apresentando-se algumas considerações a respeito do projeto do transformador.

A malha de comando de corrente foi equacionada, possibilitando seu projeto e implementação. A malha de regulação de tensão e os circuitos dos reguladores de tensão não são objetivos deste trabalho, porém, serão implementados como continuidade do mesmo.

CAPÍTULO V

RESULTADOS EXPERIMENTAIS DE UM PROTÓTIPO PARA A FONTE CHAVEADA PROPOSTA

5.1 INTRODUÇÃO

Neste capítulo apresenta-se os resultados obtidos de um protótipo implementado para a fonte chaveada com conversor SEPIC e modulação por corrente senoidal com histerese variável.

São apresentadas fotos das principais formas de ondas e resultados de aquisições via osciloscópio e software em microcomputador, sendo os resultados impressos em plotter.

Realiza-se a análise do espectro harmônico da corrente de entrada da fonte chaveada proposta.

5.2 TENSÃO E CORRENTE DE ENTRADA DA FONTE CHAVEADA SEPIC IMPLEMENTADA

A estrutura implementada para a fonte chaveada SEPIC é a da Figura 60.

Na Figura 61 tem-se um ciclo completo da tensão e corrente de entrada, para:

$$V_1 = \sqrt{2} \cdot 220 \cdot \sin(120\pi \cdot t)$$

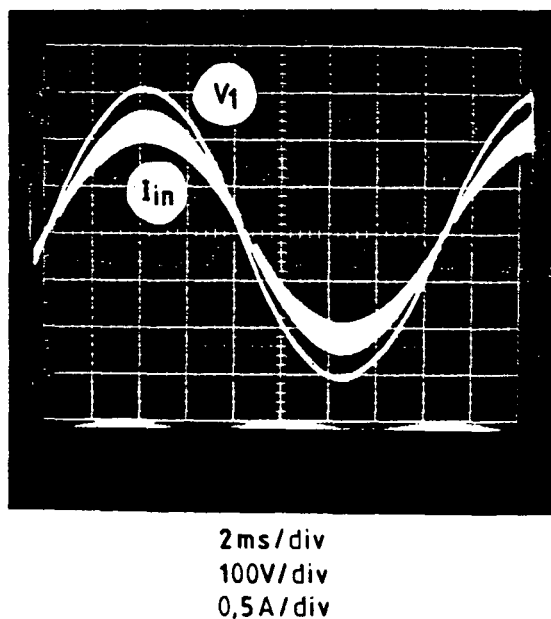


Fig. 61 - Tensão e corrente de entrada da Fonte Chaveada.

Verifica-se pelos resultados da Figura 61 que a corrente está em fase com a tensão de entrada.

Na Figura 62 tem-se os mesmos resultados através de aquisição de dados e impressão em Plotter, registrando-se os valores eficazes da corrente e da tensão de entrada, bem como suas frequências. Comprova-se assim que estão em fase e com mesma frequência.

O fator de potência da estrutura é aproximadamente unitário, validando-se os estudos teóricos desenvolvidos.

Desta forma, a potência reativa é aproximadamente nula na fonte chaveada SEPIC com a modulação adotada.

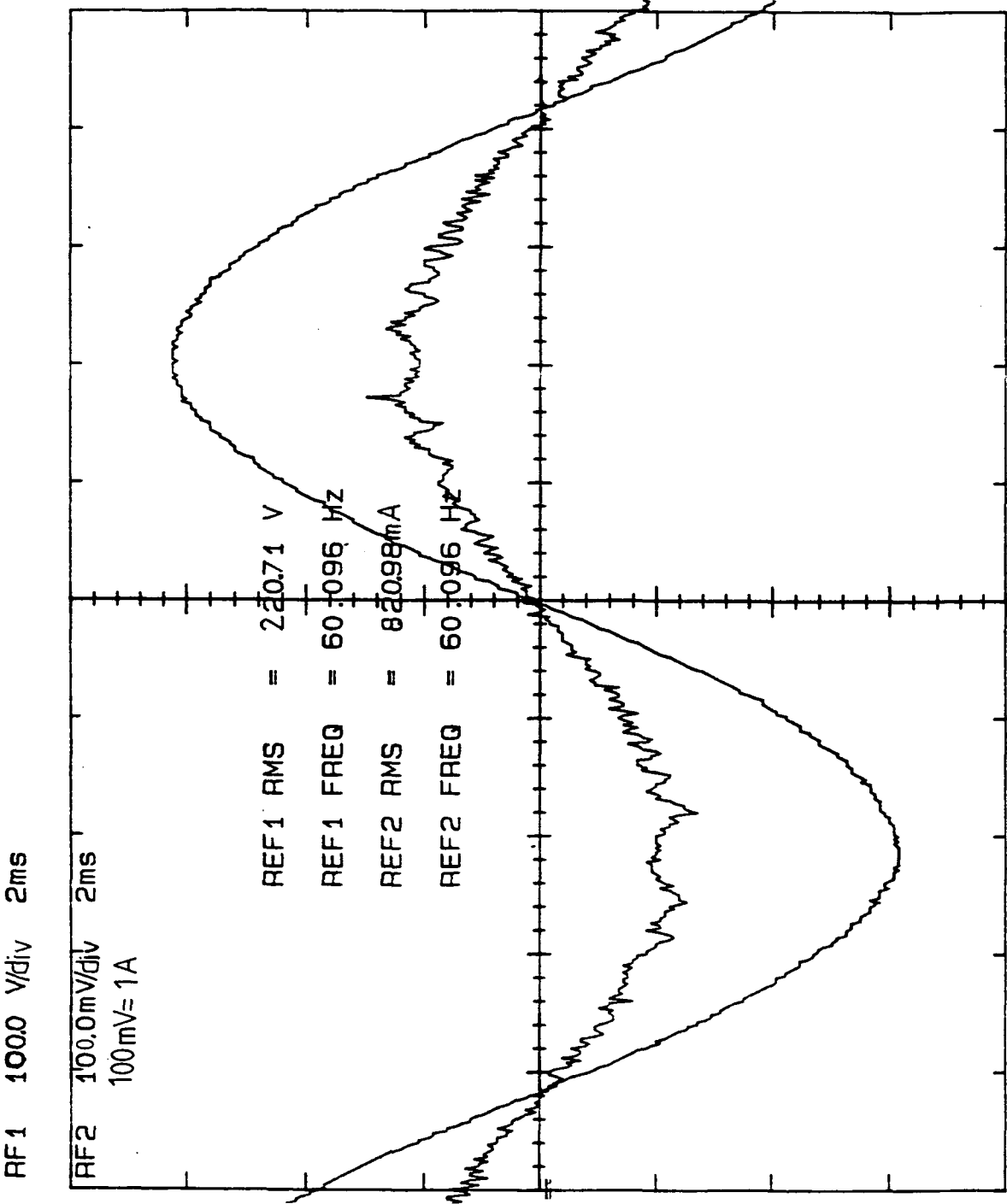


Fig. 62 - Tensão e corrente de entrada da Fonte Chaveada, valores eficazes e frequência (aquisição da Figura 61).

5.3 CORRENTE NO INDUTOR L_1 E TENSÕES NO MOSFET E DIODO DE SAÍDA DO SECUNDÁRIO DE +5V

Na Figura 63 tem-se a corrente no indutor L_1 obtida com o protótipo implementado, validando-se o projeto desenvolvido.

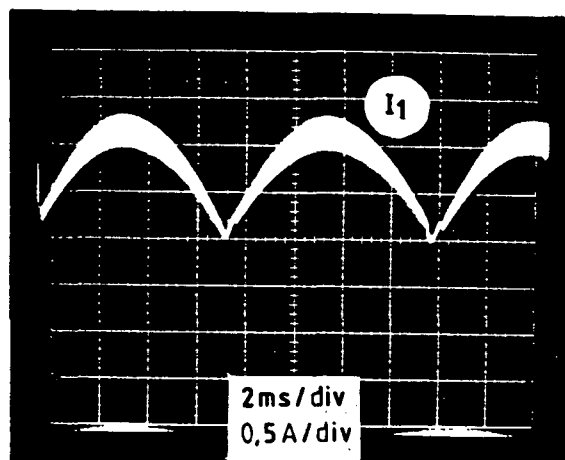


Fig. 63 - Corrente no indutor L_1 .

Nas Figuras 64 e 65 tem-se os resultados para as evoluções da corrente no indutor L_1 e as referências da malha de controle de corrente superior e inferior.

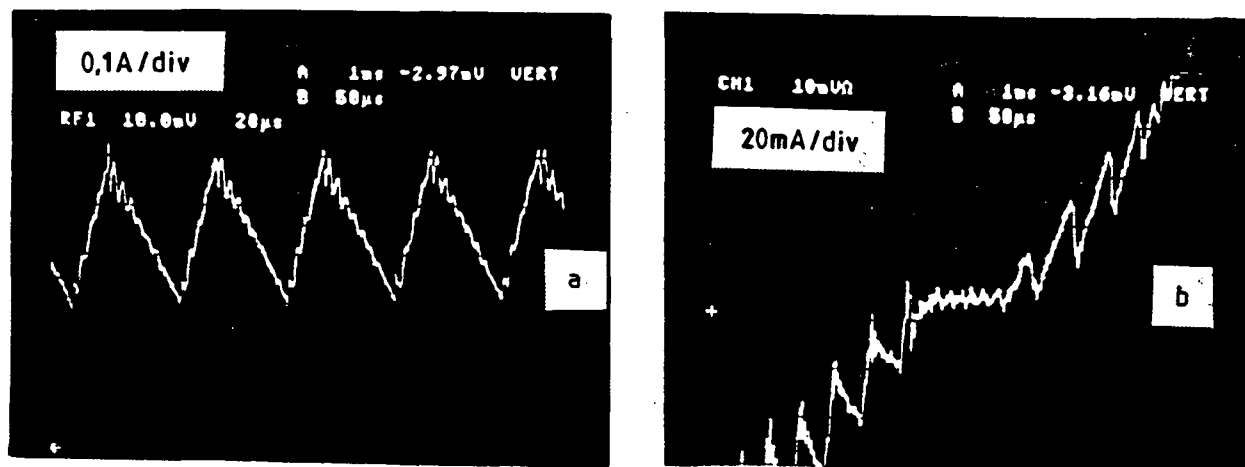


Fig. 64 - Evoluções para a corrente de entrada da Fonte Chaveada

(a) Próximo a $\omega t = 90^\circ$; (b) Próximo a $\omega t = 180^\circ$

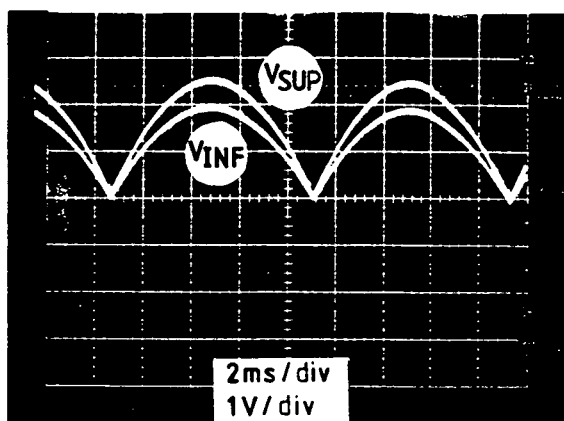


Fig. 65 - Referências de corrente superior e inferior da malha de controle da corrente de entrada.

Dos resultados obtidos na Figura 64(a), tem-se que a frequência de chaveamento mínima é de aproximadamente 30KHz.

Dos resultados obtidos na Figura 64(b), tem-se que a frequência de chaveamento máxima é de aproximadamente 100KHz.

A máxima frequência de chaveamento obtida com o protótipo implementado foi de aproximadamente 100kHz, Figura 64(b), comprovando-se e validando-se os estudos teóricos desenvolvidos.

Na Figura 66 tem-se a tensão no MOSFET. Verifica-se a presença de sobretensões superpostas na forma de onda senoidal de baixa frequência, característica das não idealidades do MOSFET e da indutância de dispersão do transformador.

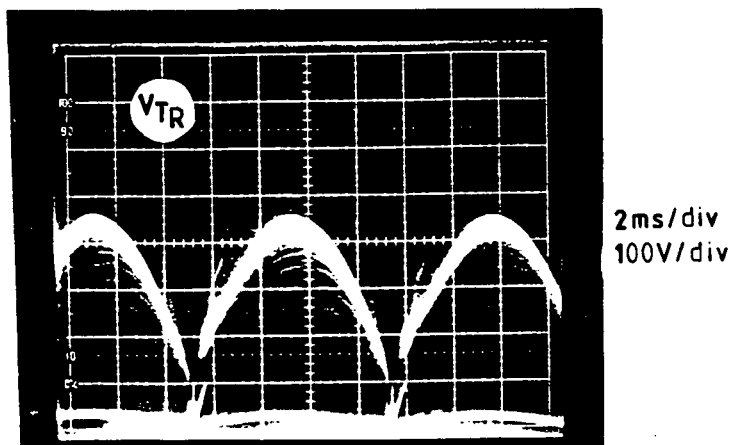


Fig. 66 - Tensão no MOSFET TR

Na Figura 67 tem-se a tensão no diodo de saída para o secundário de +5V/15A.

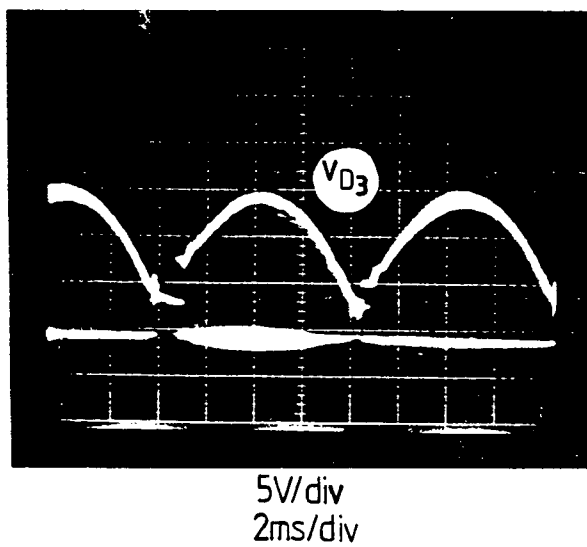


Fig. 67 - Tensão no diodo de saída do secundário de +5V/15A

5.4 ESPECTRO HARMÔNICO DA CORRENTE DE ENTRADA

Com os resultados obtidos e através de aquisição em computador digital, através do emprego de software para análise do conteúdo harmônico, tem-se os resultados da Figura 68.

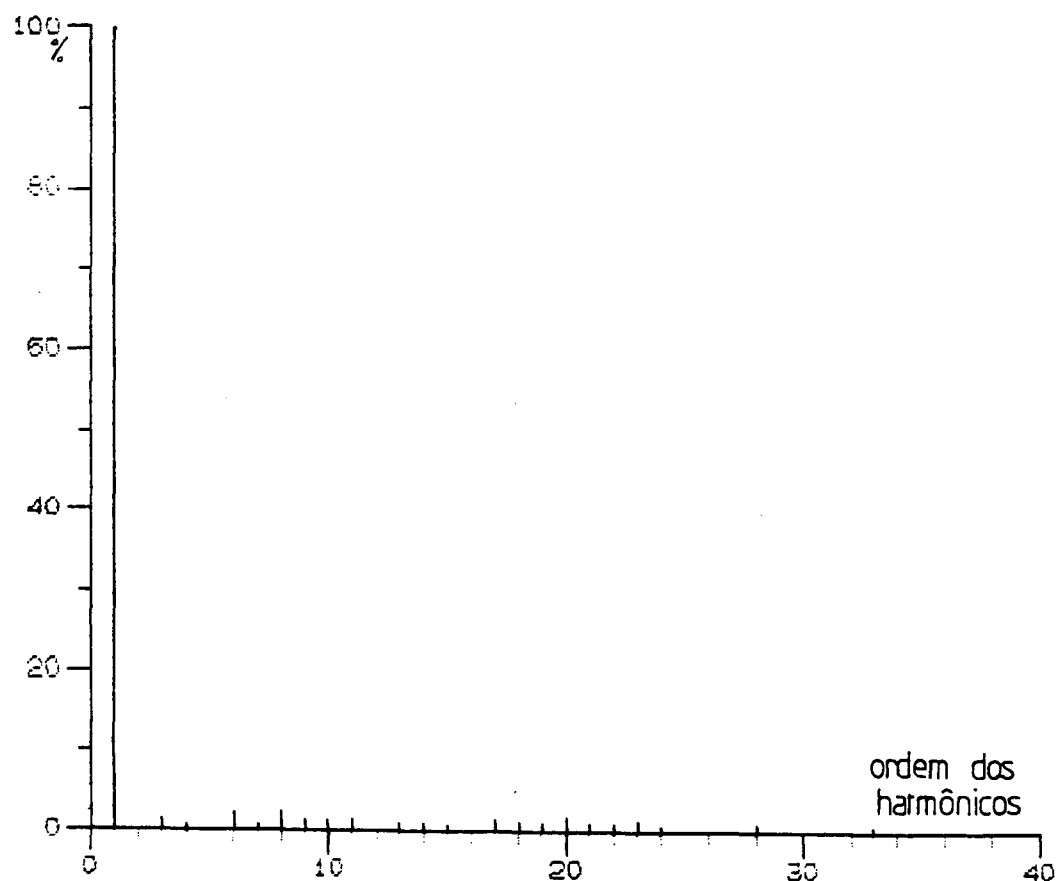


Fig. 68 - Espectro harmônico da corrente de entrada-fonte chaveada SEPIC

Como se verifica na Figura 68, a amplitude da corrente de entrada fundamental (60Hz), corresponde ao valor máximo de aproximadamente 100%.

Os baixos valores percentuais dos harmônicos de frequência superior a 60Hz favorecem a filtragem através do emprego de pequenos capacitores de

linha, ou mesmo, dispensando-os, pois estes valores estão abaixo de 2%.

Nas fontes chaveadas com retificadores de entrada convencionais, o espectro harmônico é muito elevado, implicando na utilização de elevado volume de filtros com frequência de corte próxima à fundamental.

Na Figura 69 tem-se o espectro harmônico da corrente de entrada de um retificador em ponte a diodos convencional.

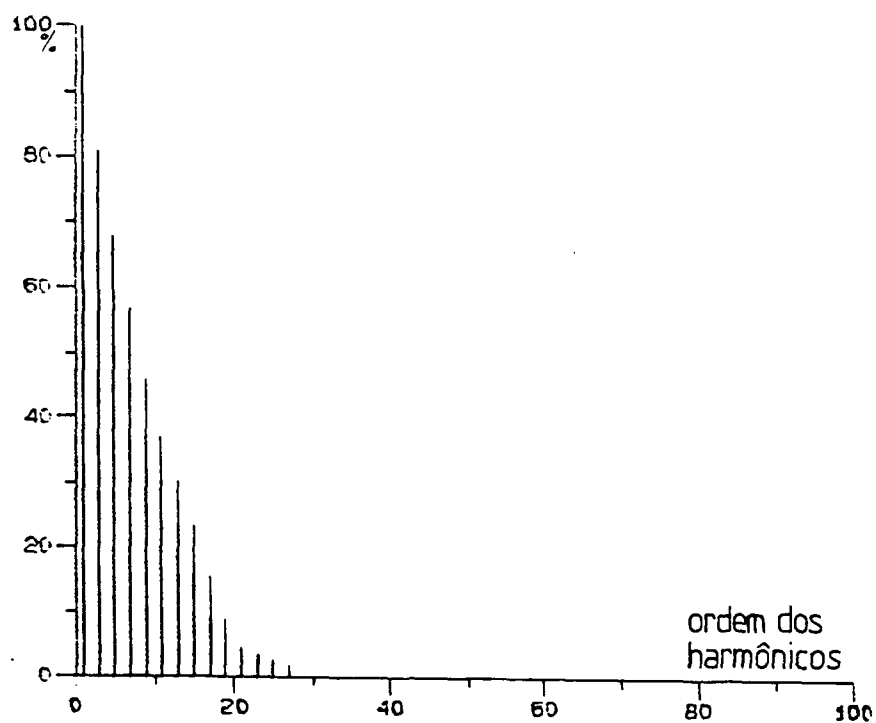


Fig. 69 - Espectro harmônico da corrente de entrada de um retificador a diodos convencional.

5.5 CARACTERÍSTICAS ESTÁTICAS DA FONTE CHAVEADA SEPIC

Na Tabela T.2 apresenta-se os resultados para a fonte chaveada SEPIC, para vários níveis de carga.

Onde:

$$P_1 \cong 158,46 \text{ W}$$

Tabela T.2
Resultados obtidos para a fonte chaveada SEPIC

	TESTE DE CARGA			
POTÊNCIA MÉDIA DE SAÍDA (W)	119,265	120,73	124,84	126,86
RENDIMENTO (%)	75,265	76,1896	78,7833	80,058

Devido a comutação ser dissipativa, o rendimento da estrutura não é tão elevado, porém, está dentro da faixa adotada para este projeto.

Este rendimento é aproximadamente igual ao das fontes chaveadas convencionais, desta forma os resultados obtidos favorecem este projeto em relação às fontes chaveadas convencionais, pois, além do rendimento ser aproximadamente igual, apresenta fator de potência unitário para a rede.

Com a introdução de técnicas de ressonância, possibilitando a comutação não dissipativa do MOSFET, o rendimento desta estrutura pode ser elevado.

5.6 CONCLUSÃO

Os resultados experimentais apresentados neste capítulo para a fonte chaveada SEPIC com modulação por corrente senoidal com histerese variável validam os estudos teóricos e o projeto desenvolvidos.

Com o tipo de modulação empregada, obteve-se corrente de entrada da fonte chaveada em fase com a tensão de entrada e com conteúdo harmônico inferior à 2%, através do emprego de um único interruptor de potência comandado. Consequentemente obteve-se a correção do fator de potência que a fonte chaveada apresenta para a rede CA, obtendo-se um fator de potência aproximadamente unitário.

O rendimento da estrutura é superior à 70%, de acordo com o especificado em projeto.

A regulação cruzada da fonte chaveada SEPIC não é boa, porém, em malha aberta de tensão a regulação cruzada das fontes chaveadas convencionais não é muito superior, assim, com a introdução de circuitos de pós-regulação, pode-se obter baixos valores de regulação de tensão.

CONCLUSÃO FINAL

Neste trabalho apresenta-se o desenvolvimento de uma nova estrutura para uma fonte chaveada com múltiplas saídas isoladas com conversor SEPIC (Single Ended Primary Inductance Converter), com modulação por corrente com histerese variável, obtendo-se a correção do fator de potência que a fonte chaveada apresenta para a rede CA através do emprego de um único MOSFET comandado, sendo que, a estrutura resultante é robusta e de fácil controle.

Normalmente para correção ativa, nos projetos convencionais, emprega-se um conversor Boost modulado após o retificador de entrada, o que acarreta um aumento no número dos interruptores de potência comandados, provocando uma maior complexidade para o controle, elevando-se os custos da estrutura.

Através do levantamento estatístico elaborado pela Eletrobrás (Projeto Procel - Anexo 5), obtém-se uma estimativa de consumo diário dos principais equipamentos elétricos que empregam fontes chaveadas, verificando-se que a nível de Brasil aproximadamente 9.785 MVar(por dia) devem ser compensados por bancos capacitivos e máquinas síncronas, encarecendo o sistema, além do que os sistema de distribuição e geração devem ser dimensionados para uma potência maior do que o necessário. Estes fatos se revertem em aumento de custo e instabilidade dos sistemas de geração, transmissão e distribuição.

Com o emprego de fonte chaveada com fator de potência unitário, a economia energética é substancialmente grande.

Na Região sul são aproximadamente 2.477 MVar diários que devem ser compensados e não são aproveitados para geração de trabalho útil.

Como os resultados práticos comprovam o fator de potência praticamente

unitário, para a fonte chaveada proposta, conclui-se que os objetivos predeterminados para este trabalho foram alcançados com êxito.

Assim, apesar do volume de capacitores HFC nas saídas da fonte chaveada SEPIC e do custo do circuito multiplicador sugerido para a realimentação da saída de +5V, o desenvolvimento e aprimoramento desta fonte é economicamente viável, pois, o enorme volume de capacitores comumente empregados nas fontes convencionais após o estágio de entrada retificador foram totalmente eliminados e a sua área e volume pode viabilizar um aumento dos filtros HFC de saída.

Destaca-se ainda como vantagens deste projeto, a eliminação do circuito de limitação de corrente de partida (inrush), presente nas fontes convencionais, além do que, o circuito de partida lenta (soft-start) também é eliminado. Estes fatos reduzem o volume e custo da fonte chaveada proposta, além de simplificar os ajustes de bancada em montagens e manutenções, diminuindo-se os custos indiretos.

Sugere-se como próximo passo para continuidade dos estudos aqui apresentados, o fechamento da malha de regulação de tensão, e, o estudo e aplicação das técnicas de ressonância para a comutação não dissipativa do MOSFET. Com comutação não dissipativa o rendimento desta estrutura deve se elevar, e, com o aumento da frequência de chaveamento pode-se buscar uma maior compactação, que, aliada ao fator de potência unitário provocará sem dúvida um grande avanço na eletrônica de potência em termos de racionalização energética.

REFERÊNCIAS BIBLIOGRÁFICAS

- [1] - DE VICUÑA, L.G. e outros. "Discontinuous conduction mode in the SEPIC converter", IEEE MELECON'1989, p.38-42.
- [2] - MAKSIMOVIC, D. e CUK, S.. "A unified analysis of PWM converters in discontinuous modes", PCI - Proceedings, June 1989, p.61-78.
- [3] - IOINOVICI, A.. "A new computer - Aided approach to the analysis of Cuk converter by using the Alternor Equations", IEEE Transaction on Power Electronics, July 1989, p.319-330.
- [4] - MARTÍNEZ, L. e outros. "Modelling and analysis of the Cuk converter using the discrete impulse response method", IEE Proceedings G, April 1986, p.77-83.
- [5] - CUK, S.. "Discontinuous inductor current mode in the optimum topology switching converter", IEEE PESC 1978, p.105-123.
- [6] - CUK, S.. "General Topological Properties of Switching Structures", IEEE PESC'79, p.109-130.
- [7] - LIU, K.H. and LEE, F.C.. "Topological Constraints on basic PWM converters", IEEE PESC'88, p.164-171.

- [8] - LIN, K.H.. "High-Frequency Quasi-Resonant Converter Techniques",
Dissertation PhD, Department of Electrical Engineering - Virginia
Polytechnic Institute and State University, USA, October, 1986, p.286.
- [9] - BARBI, I. e da Silva, S.A.O.. "Sinusoidal line current rectification at
unity Power factor with boost quasi-resonant converters", IEEE
APEC' 1990, p.553-562.
- [10] - LIN, K.H. e LIN, Y.L.. "Current wave form distortion in power factor
correction circuits employing discontinuous-mode Boost converters",
IEEE PESC 1989.
- [11] - KOCHER, M.J. e STEIGERWARD, R.L.. "An AC to DC converter with high
quality input waveforms", IEEE PESC 1982, p.63-75.
- [12] - KELLER, R. e BAKER, G.. "Unity power factor off-line switching power
supplies", IEEE PESC 1984, p.332-339.
- [13] - WILLIAMS, J.B.. "Design of feedback loop in unity Power Factor AC to DC
converter", IEEE PESC 1989, p.959-967.
- [14] - SCHLECHT, M.F. e MIWA, B.A.. "Active power factor correction for
switching power supplies", IEEE Transactions on Power Electronics,
october 1987, p.273-281.
- [15] - HENZE, C.P. e MOHAN, N.. "A digitally controlled AC to DC power

conditioner that draws sinusoidal input current", IEEE PESC 1986, p.531-540.

- [16] - HENZE, C.P. et alli. "A transformer isolated AC to DC switch-mode power converter with resistive input current", IEE Conference Publication Number 291, 13-15 July 1988, p.428-431.
- [17] - SEN, K. e EMANUEL, A.E.. "Unity power factor single phase power conditioning", IEEE PESC 1987, p.516-524.
- [18] - AMARASINGHE, K.A. e MANNING, C.D.. "A resonance power supply that provides dynamic power factor correction in capacitor input off-line converters", IEEE APEC'1990, p.563-570.
- [19] - ERICKSON, R.; MADIGAM, M. e SINGER, S.. "Design of a simple high - power - factor rectifier based on the flyback converter", IEEE APEC'1990, p.792-801.
- [20] - VORPÉRIAN, V. e RIDLEY, R.. "A Simple Scheme for unity power-factor rectification for high frequency AC buses", IEEE Transaction on Power Electronics, January 1990, p.77-87.
- [21] - PERIN, A. e RAIZER, A.. "Simulação Automática de Conversores Estáticos por Computador (SACEC)", Manual de Utilização do programa, LAMEP, UFSC, Florianópolis(SC), 1988.

- [22] - MARTINS, D.C.. "Desenvolvimento e Implementação de um Programa de Simulação numérica para estudo e análise de redes elétricas a semicondutor-Projeto CNPQ 300597/86/EE/FV, UFSC, Florianópolis(SC), 1989.
- [23] - BARBI, I.. "Projeto de Fontes Chaveadas", UFSC, Florianópolis(SC), 1989.
- [24] - MELLO, L.F.P.de. "Projeto de Fontes Chaveadas", Livros Érica Ltda., São Paulo(SP), 1988.
- [25] - BARBI, I.. "Eletrônica de Potência II", UFSC, Florianópolis(SC), Publicação interna.

ANEXOS

ANEXO 1

ONDULAÇÕES DE TENSÃO E CORRENTE NOS CONVERSORES CC/CC DE QUARTA ORDEM

Sejam as seguintes estruturas para os conversores CC/CC de quarta ordem.

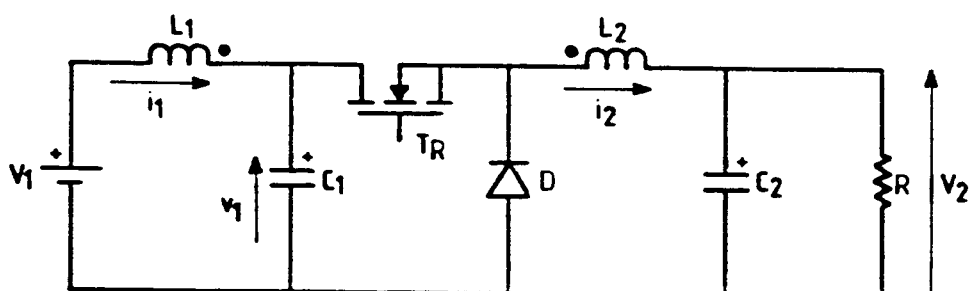
(a) Conversor BUCK

Fig. 70 - Conversor CC/CC BUCK de quarta ordem

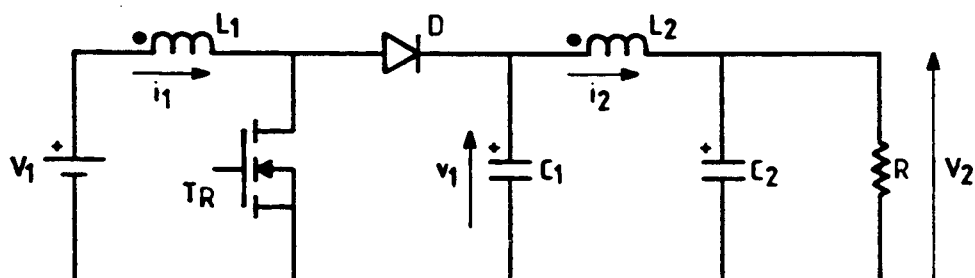
(b) Conversor BOOST

Fig. 71 - Conversor CC/CC BOOST de quarta ordem

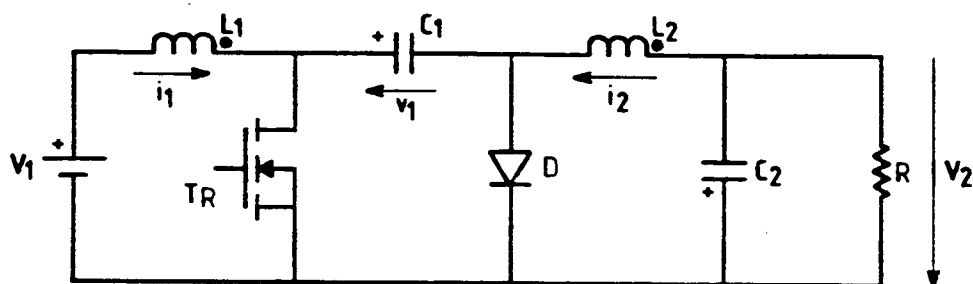
(c) Conversor CUK

Fig. 72 - Conversor CC/CC CUK

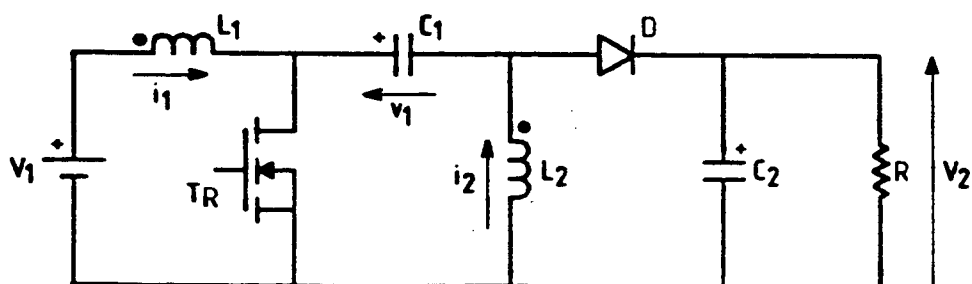
(d) Conversor SEPIC

Fig. 73 - Conversor CC/CC SEPIC

Desenvolvendo-se o mesmo estudo realizado no capítulo 1 para o conversor SEPIC, obtém-se os resultados da Tabela T.3.

TABELA T.3

Ondulações de corrente e tensão para os conversores CC/CC de quarta ordem

CONVERSOR	Δi_1	Δi_2	Δv_1	Δv_2
SEPIC	$\frac{V_1}{L_1} \cdot DT$	$-\frac{V_1}{L_2} \cdot DT$	$-\frac{V_1}{RC_1} \cdot \frac{D^2}{(1-D)} \cdot T$	$-\frac{V_1}{RC_2} \cdot \frac{D^2}{(1-D)} \cdot T$
CUK	$\frac{V_1}{L_1} \cdot DT$	$\frac{V_1}{L_2} \cdot DT$	$-\frac{V_1}{RC_1} \cdot \frac{D^2}{(1-D)} \cdot T$	0
BOOST	$\frac{V_1}{L_1} \cdot DT$	0	$-\frac{V_1}{RC_1} \cdot \frac{D}{(1-D)} \cdot T$	0
BUCK	0	$\frac{V_1}{L_2} \cdot D(1-D)T$	$\frac{V_1}{RC_1} \cdot D^2(1-D)T$	0

PROGRAMAS DESENVOLVIDOS PARA SIMULAÇÃO DO CONVERSOR CC/CC SEPIC E
DAS ESTRUTURAS ESTUDADAS PARA A FONTE CHAVEADA COM MODULAÇÃO POR CORRENTE
COM HISTERESE VARIÁVEL

ANEXO 2.1

PROGRAMA PARA SIMULAÇÃO DA FONTE CHAVEADA COM CONVERSOR SEPIC E MODULAÇÃO
POR CORRENTE SENOIDAL COM HISTERESE VARIÁVEL

Denominação: SEPICMF

```

*DEBUG
PROGRAM SEPIC
*
*
*      SIMULACAO DO CONVERSOR SEPIC NO CONTROLE DO F. P.
*
*      Neste programa a simulacao do conversor e
*      realizada com o uso do metodo de transicao de es-
*      tados na resolucao das equacoes de estado asso-
*      ciadas ao modelo do circuito. A subrotina INVA e
*      utilizada para a inversao da matriz de transicao de
*      estados, esta ultima calculada na subrotina DERIV.
*      A subrotina EST e utilizada para o calculo de
*      EXP (A*H) e o calculo de Xi+1 a partir de Xi.
*
*      Um metodo de variacao do passo de calculo
*      foi previsto, de forma a reduzir a margem de erro
*      nas comutacoes ao longo da simulacao.
*
*      A subrotina OUTPUT gerencia a impressao de
*      pontos nos arquivos para graficos e planos de fase
*      solicitados quando de sua primeira chamada, com o
*      parametro SEQ associado ao valor -3. Esta subro-
*      tina chama a subrotina SAIDA apenas para os pontos a
*      imprimir, fornecendo as variaveis de estado e suas
*      derivadas e obtendo, em retorno, as variaveis de
*      saida.
*
*      IMPLICIT LOGICAL (A-Z)
*
*.....Variaveis associadas ao problema .....
*
*.....tempos, passos, duracoes, intervalos e fases
REAL*8 T, TF, P, H, F1,
      W1, F11
*.....vetor de estado e suas derivadas
REAL*8 X(9), DXDT(9)
*.....variaveis eletricas do sistema
REAL*8 VC1, V2, I1, IM,
      V1, VTR, ITR, VD, VDR
*.....Parametros do sistema
REAL*8 C1, C2, L1, LM, V1P,
      RSW(3), R2, RTR, RD, RDR
*.....variaveis auxiliares
REAL*8 DADOS(18), ALTO, BAIXO, REST, IRPK, AUX,
      ERRO, ERMAX, W(15), HISTMX, LSUP, LINF
*.....para o metodo de transicao de estados
REAL*8 A(9,9), B(9,4), A1(9,9), U(2)
*.....condicoes iniciais
REAL*8 IL10, IM0, VC10, V20
*.....ordem do sistema e variaveis inteiras auxiliares

```



```

      INTEGER*2      N,      M,      SEQ,      CONT1
*
*.....logicas auxiliares
      LOGICAL MUDDU, IMPRIM, AQU1
*
      CHARACTER NOME*30,      ANSWER
*.....ordem do sistema e dimensao do vetor de entrada
      PARAMETER (      N = 4 ,
                  M = 1      )
*.....erro maximo no intervalo contendo uma comutacao
      PARAMETER (      ERMAS = 1. D -10      )
*
*.....para comunicacao entre programa principal e subrotinas
      COMMON/RESIS/DADOS,RTR,RD,RDR,UTR,UD,VDR
*
*.....equivalenciando DADOS e as variaveis do problema
      DADOS DE ENTADA
*
      1: Tensao de pico de entrada
      2: Freq. da tensao de entrada
      3: Fase inicial da tensao de entrada
      4: Corrente de referencia de pico
      5: Largura maxima de histerese
      6: Resistencia de bloq. das chaves
      7: Resistencia de conducao das chaves
      8: Passo de calculo
      9: Tempo final de simulacao
      10: Indutancia de filtragem
      11: Capacitancia C1
      12: Indutancia magnetizante
      13: Capacitancia de filtragem
      14: Resistencia de carga
      15: Corr. inicial de entrada
      16: Corr. inicial magnetizante
      17: Tensao inicial em C1
      18: Tensao inicial em C2
*
      EQUIVALENCE
      : (DADOS(01), V1P ), (DADOS(02), F1), (DADOS(03), FI1),
      : (DADOS(04), IRPK ), (DADOS(05), HISTMX), (DADOS(06), ALTO),
      : (DADOS(07), BAIXO), (DADOS(08), H), (DADOS(09), TF),
      : (DADOS(10), L1 ), (DADOS(11), C1), (DADOS(12), LM),
      : (DADOS(13), C2), (DADOS(14), R2), (DADOS(15), IL10),
      : (DADOS(16), IM0), (DADOS(17), VC10), (DADOS(18), V20)
*
*.....equivalenciando variaveis de estado e de entrada.....
      EQUIVALENCE
      : (      X(1),      VC1      ),
      : (      X(2),      V2      ),
      : (      X(3),      I1      ),
      : (      X(4),      IM      )
*
*.....equivalenciando sinais de entrada.....
      EQUIVALENCE
      : (      U(1),      V1      )
*
*      equivalenciando chaves para impressao de sequencia de conducao
      EQUIVALENCE
      : (      RSW(1),      RTR      ),
      : (      RSW(2),      RD      ),
      : (      RSW(3),      RDR      )
*
*.....condicoes iniciais e nome do arquivo de mensagens.....
      DATA      T /      0.D0 /

```

```

*
*.....inicializacao dos valores das matrizes.....
DATA  A /B1 * 0. D0/,  AI /B1 * 0. D0/,  B /36 * 0. D0/
*
DATA  NOME  / 'SEPIC.MES' /
*
*.....inicializa variavel logica de teste de topologia.....
DATA  MUDDU / .FALSE. /
*
WRITE(*,'(25(/))')
WRITE(*,'(10X,A)')
/
/
/          S I M U L A C A O   N U M E R I C A
/          M O D E L O   S I M P L I F I C A D O
/          D O   C O N V E R S O R   C A / C C   C O M
/          C O N V E R S O R   C C / C C   S E P I C
/
WRITE(*,'(10X,A)')
/
/          CARLOS ALBERTO CANESIN
/          FRANCISCO  EDSON NOGUEIRA DE MELO
/
/          Marco de 1990
/
/
*
WRITE (*,'(A)') '1'
*
PAUSE ' Pressione (enter) para continuar '
*
*.....subrotina DATA le os dados.....
CALL DATA ( NOME ,DADOS )
*
W1  = 2.00 * 3.141592600 * F1
*
*.....inicializacao dos estados.....
VC1 = VC10
V2  = V20
I1  = IL10
IM  = IM0
*
*.....instante inicial de processo e carga dos valores....
CALL TEMPO
*
*.....inicializacao das chaves.....
ANSWER = '0'
10 IF (ANSWER .NE. 'S' .AND. ANSWER.NE.'s' .AND.
:   ANSWER .NE. 'N' .AND. ANSWER.NE.'n' ) THEN
WRITE(*,'(A)\') ' TRANSISTOR INICIA CONDUZINDO ?(S/N) : '

```

```

      READ (*, '(A)') ANSWER
      IF (ANSWER .EQ. 'S' .OR. ANSWER .EQ. 's') THEN
        WRITE(*,*)
        RTP = BAIXO
      ELSEIF (ANSWER .EQ. 'N' .OR. ANSWER .EQ. 'n') THEN
        WRITE(*,*)
        RTR = ALTO
      ENDIF
      GOTO 10
    ENDIF
  *
  *      RD = ALTO
  *
  *.....inicializacao da subrotina OUTPUT.....
  WRITE(*,*)
  CALL OUTPUT (X,DXDT,T,H,N,-3)
  *
  *.....impressao opcional das sequencias de conducao .....
  WRITE(*,*)
  WRITE(*,*)
  WRITE(*,*)
  WRITE(*, '(A)\')
  : ' DESEJA IMPRESSAO DA SEQUENCIA DE CONDUCAO ?(S/N) : '
  ANSWER = '0'
40  IF ( ANSWER .NE. 'S' .AND. ANSWER .NE. 'N' .AND.
      : ANSWER .NE. 's' .AND. ANSWER .NE. 'n' ) THEN
      READ (*, '(A)') ANSWER
      IF (ANSWER .EQ. 'S' .OR. ANSWER .EQ. 's') THEN
        WRITE(*, '(A)') '1'
        IMPRIM = .TRUE.
        WRITE(*,*) 'ESTADO DAS CHAVES SEMICONDUTORAS'
        WRITE(*,*) 'TD : TIRISTOR DUAL'
        WRITE(*,*) 'DS : DIODO SERIE C/ TD'
        WRITE(*, '(17X,N,\')') 'TR D'
        WRITE(*, '(/,1X,E13.8,2X,A,\')') T, ':'
        DO 49 CONT1 = 1, 3
          WRITE(*, '(11,2X,\')') INT (BAIXO/RSW(CONT1) +.1)
49      CONTINUE
        WRITE(*,*)
      ELSEIF (ANSWER .EQ. 'N' .OR. ANSWER .EQ. 'n') THEN
        WRITE(*,*)
        IMPRIM = .FALSE.
      ENDIF
      GOTO 40
    ENDIF
  *.....armazena tempo, estado e topologia e inicia o passo
  P = H
  W( 1) = T
  DO 59 CONT1 = 1, 4
    W(CONT1 +1) = X(CONT1)
59  CONTINUE
  W( 6) = RTR
  W( 7) = RD
  W( 8) = RDR
  *
  CALL DERIV (X,A1,B,A,U,P,N,M)
  CALL INVA (X,A1,B,A,U,P,N,M)

```



```

*.....se houve mudanca de topologia:
      IF (MUDDU) THEN
*         verifica precisao suficiente na deteccao
      IF (P .GT. ERMAL) THEN
*         prepara teste com passo menor
          P = P /10.00
          T = W(1)
          DO 299 CONT1 = 1, 4
              X (CONT1) = W(CONT1 +1)
              RTR = W(6)
              RD = W(7)
              RDR = W(8)
299          CONTINUE
      ELSE
*         armazena e registra ponto de transicao
          T = T + P
          P = H
          IF (IMPRIM) THEN
              WRITE(*, '(1X,E13.8,2X,A,\)' ) T, ''
              DO 399 CONT1 = 1, 3
                  WRITE(*, '(11,2X,\)' )INT(BAIXO/RSW(CONT1)+.1)
399              CONTINUE
                  WRITE(*,*)
          ENDIF
          W(1) = T
          DO 499 CONT1 = 1, 4
              W(CONT1 +1) = X (CONT1)
              W(6) = RTR
              W(7) = RD
              W(8) = RDR
499          CONTINUE
          CALL OUTPUT (X,DXDT,T,P,N, 1)
*         calcula novas matrizes A e B, e as inverte
          CALL DERIV (X,AI,B,A,U,P,N,M)
          CALL INVA (X,AI,B,A,U,P,N,M)
      ENDIF
*         calcula matriz EXA e EXB para novas A e B ou novo P.
          CALL EXA (X,AI,B,A,U,P,N,M)
          MUDDU = .FALSE.
      ELSE
*         armazena ponto e prepara calculo do proximo
          T = T + P
          W(1) = T
          DO 599 CONT1 = 1, 4
              W(CONT1 +1) = X (CONT1)
599          CONTINUE
          CALL OUTPUT (X,DXDT,T,P,N, 1)
      ENDIF
*
*.....metodo numerico e saida para arquivo grafico.....
      CALL EST (X,AI,B,A,U,P,N,M)
*

```

```
GOTO 100
ENDIF
*
*.....Preparacao dos arquivos para graficos.....
CALL OUTPUT (X,DXT,T,P,N,-5)
*
*.....Instante final de processo e carga dos valores.....
WRITE (*,*)
WRITE (*,*)
WRITE (*,(A\')) '      TEMPO DE PROCESSAMENTO : '
CALL TEMPU
*
END
*
*
*
SUBROUTINE DERIV (X,AI,B,A,U,T,N,M)
IMPLICIT LOGICAL (A-Z)
REAL*8 X(9), DXDT(9),U(2), T, VDR,
VTR, VD, DADOS(18), C2, R2,
RTR, RD, RDR, L1, LM, C1,
A(9,9), AI(9,9),B(9,4)
*
INTEGER*2 N, M, SEQ,
CONT1, CONT2, CONT3
*
*.....para comunicacao entre programa principal e subrotinas
COMMON/RESIS/DADOS,RTR,RD,RDR,VTR,VD,VDR
*
EQUIVALENCE
(DADOS(10), L1), (DADOS(11), C1), (DADOS(12), LM),
(DADOS(13), C2), (DADOS(14), R2)
*
*.....calculo dos coeficientes da matriz A.....
A (1,1) = -1. D0 /C1 /(RD +RTR)
A (1,2) = -1. D0 /C1 /(RD +RTR)
A (1,3) = RTR /C1 /(RD +RTR)
A (1,4) = -RD /C1 /(RD +RTR)
A (2,1) = -1. D0 /C2 /(RD +RTR)
A (2,2) = -(1. D0 /C2 /R2 + 1. D0 /C2 /(RD +RTR))
A (2,3) = RTR /C2 /(RD +RTR)
A (2,4) = RTR /C2 /(RD +RTR)
A (3,1) = -RTR /L1 /(RD +RTR)
A (3,2) = -RTR /L1 /(RD +RTR)
A (3,3) = -1. D0 /L1 * (RDR + RD *RTR/(RD +RTR))
A (3,4) = -(RD *RTR) /L1 /(RD +RTR)
A (4,1) = RD /LM /(RD +RTR)
A (4,2) = -RTR /LM /(RD +RTR)
A (4,3) = -(RD *RTR) /LM /(RD +RTR)
A (4,4) = -(RD *RTR) /LM /(RD +RTR)
```

```

*.....inversao da matriz A.....
      CALL INVA (X,A,B,AI,U,T,N,M)
*.....coeficientes da matriz B.....
      B (1,1) = 0
      B (2,1) = 0
      B (3,1) = 1. DO /L1
      B (4,1) = 0
*.....carrega a matriz A na matriz AI .....
      DO 899 CONT1 = 1, N
        DO 799 CONT2 = 1, N
          AI (CONT1,CONT2) = A(CONT1,CONT2)
799      CONTINUE
899      CONTINUE
*
*
*
      SUBROUTINE SAIDA(X,DXDT,Y,N,SEQ,T,P,NCOU)
*
*
      IMPLICIT LOGICAL (A-Z)
*
      REAL*8 X(9), DXDT(9), Y(15), T, P, VDR,
:          VD, VTR, DADOS(18), C2, C1,
:          R2, RTR, RD, RDR, L1, LM,
:          I1, IM, V1, VC1, V2
*
      INTEGER*2 N, M, SEQ, NCOU,
:          CONT1, CONT2, CONT3
*
*.....para comunicacao entre programa principal e subrotinas
      COMMON/RESIS/DADOS,RTR,RD,RDR,VTR,VD,VDR
*
      EQUIVALENCE
:          (DADOS(10), L1), (DADOS(11), C1), (DADOS(12), LM),
:          (DADOS(13), C2), (DADOS(14), R2)
*
      IF (SEQ.EQ.-3) THEN
*.....numero de curvas disponiveis.....
          NCOU = 8
          WRITE(*,*)
          WRITE(*,*)
          WRITE(*,*) SIMULACAO DA ASSOCIACAO
          WRITE(*,*) RETIFICADOR - CONVERSOR SEPIC
          WRITE(*,*)
          WRITE(*,*) CURVAS DISPONIVEIS:
          WRITE(*,*)
          WRITE(*,*) ( 1) CORRENTE NO INDUTOR
          WRITE(*,*) DE FILTRAGEM
          WRITE(*,*) ( 2) CORRENTE MAGNETIZANTE
          WRITE(*,*) ( 3) TENSAO DE ENTRADA
          WRITE(*,*) ( 4) TENSAO DE SAIDA
          WRITE(*,*) ( 5) CORRENTE NO TRANSISTOR
          WRITE(*,*) ( 6) TENSAO NO TRANSISTOR
          WRITE(*,*) ( 7) CORRENTE NO DIODO
          WRITE(*,*) ( 8) TENSAO NO DIODO
          WRITE(*,*) ( 9) TENSAO EM C1
          WRITE(*,*)
          WRITE(*,*)
        ELSE
          Y( 1) = I1
          Y( 2) = IM
          Y( 3) = V1
          Y( 4) = V2
          Y( 5) = (1.DO/(RD+RTR))*VC1+(1.DO/(RD+RTR))*V2
:          + (RD/(RD+RTR))*I1+(RD/(RD+RTR))*IM
          Y( 6) = (RTR/(RD+RTR))*VC1+(RTR/(RD+RTR))*V2
:          + ((RD*RTR)/(RD+RTR))*I1+((RD*RTR)/(RD+RTR))*IM
          Y( 7) = (-1.DO/(RD+RTR))*VC1-(1.DO/(RD+RTR))*V2
:          + (RTR/(RD+RTR))*I1+(RTR/(RD+RTR))*IM
          Y( 8) = -(RD/(RD+RTR))*VC1-(RD/(RD+RTR))*V2
:          + ((RD*RTR)/(RD+RTR))*I1+((RD*RTR)/(RD+RTR))*IM
          Y( 9) = VC1
*
          ENDIF
        END

```

ANEXO 2.2

PROGRAMA PARA SIMULAÇÃO DO CONVERSOR CC/CC SEPIC EM MALHA ABERTA, MODULAÇÃO PWM

Adaptando-se o programa desenvolvido no Anexo 2.1, onde se eliminou o controle por corrente imposta, introduzindo-se a modulação PWM no controle dos tempos de condução e abertura dos interruptores.

Assim, gerou-se o programa intitulado:

SEPICMA

ANEXO 2.3**PROGRAMA PARA SIMULAÇÃO DA FONTE CHAVEADA COM CONVERSOR SEPIC E
MODULAÇÃO POR CORRENTE NÃO SENOIDAL COM HISTERESE VARIÁVEL**

Com a adaptação do programa desenvolvido no Anexo 2.1, onde se modificou as correntes de referências superior e inferior, conforme equacionamento desenvolvido no item 3.3. Com estas novas referências e a modulação imposta conforme Anexo 2.1, gerou-se o programa intitulado:

FONTH

ANEXO 2.4

PROGRAMA SCVOLT ADAPTADO PARA SIMULAÇÃO COM CONTROLE DO COMANDO DOS
INTERRUPTORES, ATRAVÉS DE MODULAÇÃO POR CORRENTE SENOIDAL
RETIFICADA COM HISTERESE VARIÁVEL

Na Figura 74 tem-se o fluxograma do programa desenvolvido, denominado:
SCVOLT1

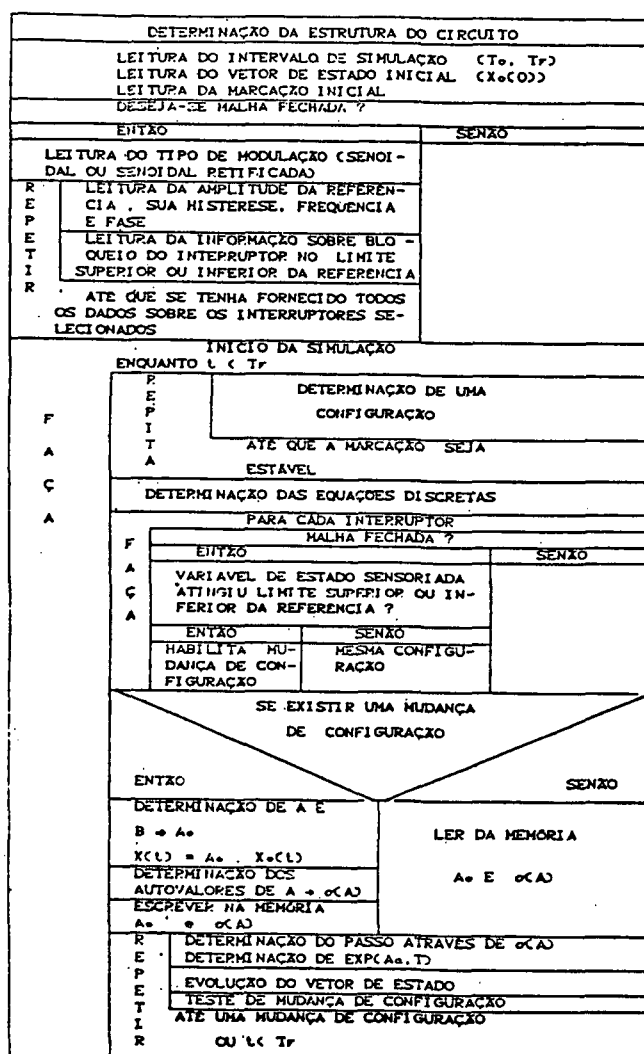


Fig. 74 - Fluxograma para o software SCVOLT1.

ANEXO 3

NOVA ESTRUTURA ESTUDADA PARA A FONTE CHAVEADA COM CONVERSOR SEPIC E
MODULAÇÃO POR CORRENTE SENOIDAL COM HISTERESE VARIÁVEL

Na Figura 75 apresenta-se uma nova estrutura para a fonte chaveada com conversor SEPIC, desenvolvida com o objetivo de diminuir a ondulação de tensão na carga, através do defasamento das duas malhas em paralelo.

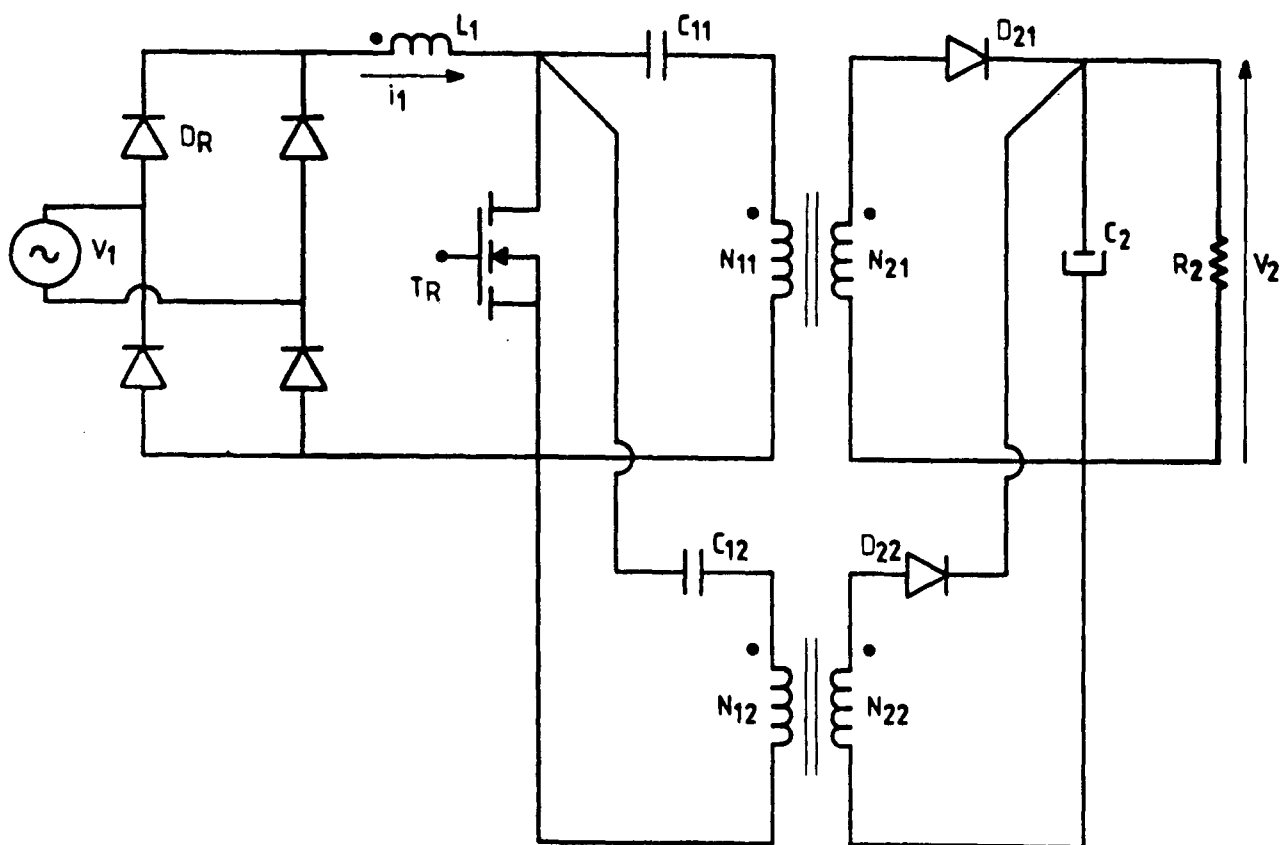


Fig. 75 - Circuito básico para a nova estrutura estudada para a fonte chaveada com conversor SEPIC.

Na Figura 76 tem-se o circuito equivalente para a nova estrutura estudada que possibilita a obtenção do modelo equivalente simplificado da Figura 77. Com este modelo simplificado obtém-se a equação dinâmica para a estrutura, conforme equacionamento a seguir, possibilitando a elaboração de um programa para simulação em computador digital.

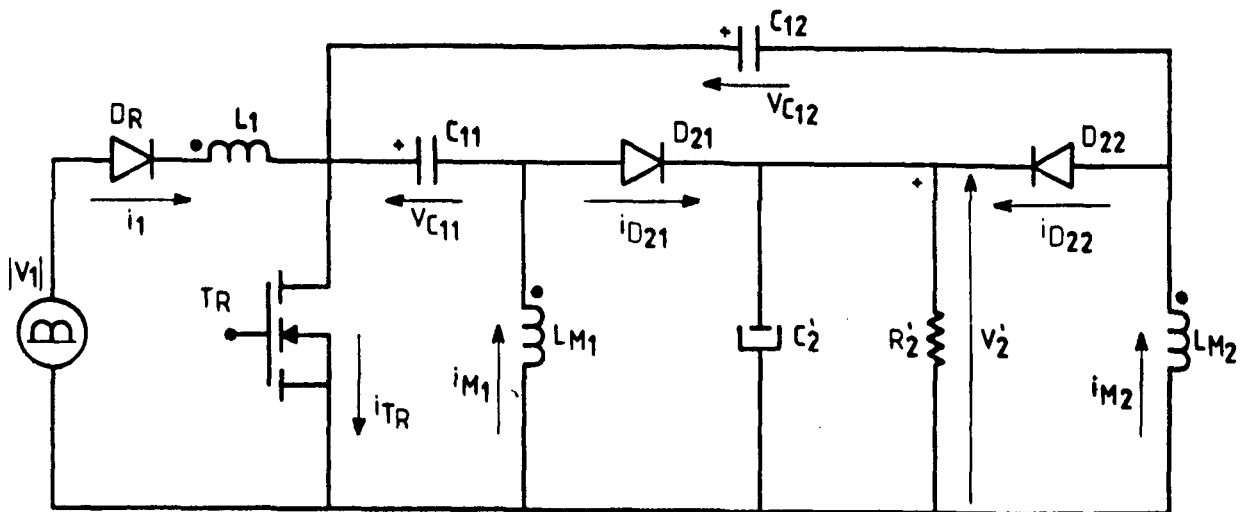


Fig. 76 - Circuito equivalente para a nova estrutura estudada para a fonte chaveada com conversor SEPIC e modulação por corrente senoidal com histerese variável

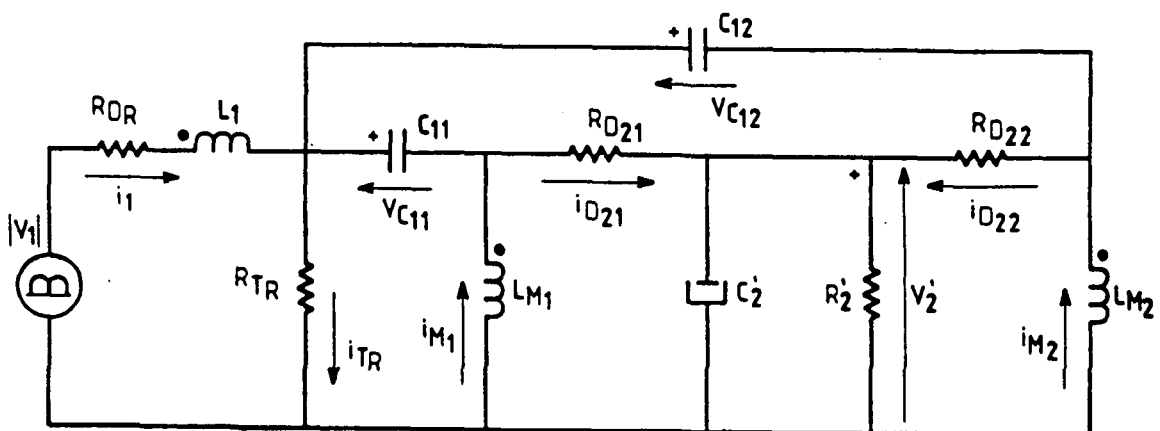


Fig. 77 - Modelo aproximado para a nova estrutura estudada para fonte chaveada com conversor SEPIC e modulação por corrente senoidal com histerese variável.

Na equação (304) tem-se a Equação de Estado para a nova estrutura estudada para a fonte chaveada com conversor SEPIC, de acordo com o modelo aproximado da Figura 79.

$$\dot{\mathbf{x}} = \begin{bmatrix} i_1 \\ i_{M1} \\ i_{M2} \\ V_{c11} \\ V_{c12} \\ V_2' \end{bmatrix} = \begin{bmatrix} \frac{-R_{DR}}{L_1} - \frac{R_{TR} \cdot R_{D21}}{L_1 \cdot \left[R_{TR} + R_{D21} + \frac{R_{TR} \cdot R_{D21}}{R_{D22}} \right]} & \frac{-R_{TR} \cdot R_{D21}}{L_1 \cdot \left[R_{TR} + R_{D21} + \frac{R_{TR} \cdot R_{D21}}{R_{D22}} \right]} \\ \frac{-R_{TR} \cdot R_{D21}}{L_{M1} \cdot \left[R_{TR} + R_{D21} + \frac{R_{TR} \cdot R_{D21}}{R_{D22}} \right]} & \frac{-R_{TR} \cdot R_{D21}}{L_{M1} \cdot \left[R_{TR} + R_{D21} + \frac{R_{TR} \cdot R_{D21}}{R_{D22}} \right]} \\ \frac{-R_{TR} \cdot R_{D21}}{L_{M2} \cdot \left[R_{TR} + R_{D21} + \frac{R_{TR} \cdot R_{D21}}{R_{D22}} \right]} & \frac{-R_{TR} \cdot R_{D21}}{L_{M2} \cdot \left[R_{TR} + R_{D21} + \frac{R_{TR} \cdot R_{D21}}{R_{D22}} \right]} \\ \frac{R_{TR}}{C_{11} \cdot \left[R_{TR} + R_{D21} + \frac{R_{TR} \cdot R_{D21}}{R_{D22}} \right]} & \frac{R_{TR}}{C_{11} \cdot \left[R_{TR} + R_{D21} + \frac{R_{TR} \cdot R_{D21}}{R_{D22}} \right]} - \frac{1}{C_{11}} \\ \frac{1}{C_{12}} - \frac{(R_{TR} + R_{D21})}{C_{12} \cdot \left[R_{TR} + R_{D21} + \frac{R_{TR} \cdot R_{D21}}{R_{D22}} \right]} & \frac{1}{C_{12}} - \frac{(R_{TR} + R_{D21})}{C_{12} \cdot \left[R_{TR} + R_{D21} + \frac{R_{TR} \cdot R_{D21}}{R_{D22}} \right]} \\ \frac{R_{TR} (R_{D21} + R_{D22})}{C_2' \cdot R_{D22} \left[R_{TR} + R_{D21} + \frac{R_{TR} \cdot R_{D21}}{R_{D22}} \right]} & \frac{R_{TR} (R_{D21} + R_{D22})}{C_2' \cdot R_{D22} \left[R_{TR} + R_{D21} + \frac{R_{TR} \cdot R_{D21}}{R_{D22}} \right]} \end{bmatrix}$$

$$\frac{-R_{TR} \cdot R_{D21}}{L_1 \cdot \left[R_{TR} + R_{D21} + \frac{R_{TR} \cdot R_{D21}}{R_{D22}} \right]}$$

$$\frac{-R_{TR} \cdot R_{D21}}{L_{M1} \cdot \left[R_{TR} + R_{D21} + \frac{R_{TR} \cdot R_{D21}}{R_{D22}} \right]}$$

$$\frac{-R_{TR} \cdot R_{D21}}{L_{M2} \cdot \left[R_{TR} + R_{D21} + \frac{R_{TR} \cdot R_{D21}}{R_{D22}} \right]}$$

$$\frac{R_{TR}}{C_{11} \cdot \left[R_{TR} + R_{D21} + \frac{R_{TR} \cdot R_{D21}}{R_{D22}} \right]}$$

$$\frac{-(R_{TR} + R_{D21})}{C_{12} \cdot \left[R_{TR} + R_{D21} + \frac{R_{TR} \cdot R_{D21}}{R_{D22}} \right]}$$

$$\frac{R_{TR} (R_{D21} + R_{D22})}{C_2' \cdot R_{D22} \cdot \left[R_{TR} + R_{D21} + \frac{R_{TR} \cdot R_{D21}}{R_{D22}} \right]}$$

$$\frac{-R_{TR}}{L_1 \cdot \left[R_{TR} + R_{D21} + \frac{R_{TR} \cdot R_{D21}}{R_{D22}} \right]}$$

$$\frac{-R_{TR}}{L_{M1} \cdot \left[R_{TR} + R_{D21} + \frac{R_{TR} \cdot R_{D21}}{R_{D22}} \right]} + \frac{1}{L_{M1}}$$

$$\frac{-R_{TR}}{L_{M2} \cdot \left[R_{TR} + R_{D21} + \frac{R_{TR} \cdot R_{D21}}{R_{D22}} \right]}$$

$$\frac{R_{TR}}{C_{11} \cdot R_{D21} \cdot \left[R_{TR} + R_{D21} + \frac{R_{TR} \cdot R_{D21}}{R_{D22}} \right]} - \frac{1}{C_{11} \cdot R_{D21}}$$

$$\frac{1}{C_{12} \cdot R_{D21}} - \frac{(R_{TR} + R_{D21})}{C_{12} \cdot R_{D21} \cdot \left[R_{TR} + R_{D21} + \frac{R_{TR} \cdot R_{D21}}{R_{D22}} \right]}$$

$$\frac{R_{TR} (R_{D21} + R_{D22})}{C_2' \cdot R_{D21} \cdot R_{D22} \cdot \left[R_{TR} + R_{D21} + \frac{R_{TR} \cdot R_{D21}}{R_{D22}} \right]} - \frac{1}{C_2' \cdot R_{D21}}$$

$$\begin{aligned}
& \frac{-R_{TR}}{L_1 \cdot \left[\frac{R_{D22}}{R_{D21}} \cdot (R_{TR} + R_{D21}) + R_{TR} \right]} & \frac{-(R_{D21} + R_{D22}) \cdot R_{TR}}{L_1 \cdot R_{D21} \left[\frac{R_{D22}}{R_{D21}} \cdot (R_{TR} + R_{D21}) + R_{TR} \right]} \\
& \frac{-R_{TR}}{L_{M1} \cdot \left[\frac{R_{D22}}{R_{D21}} \cdot (R_{TR} + R_{D21}) + R_{TR} \right]} & \frac{-R_{TR} \cdot (R_{D21} + R_{D22})}{L_{M1} \cdot R_{D21} \left[\frac{R_{D22}}{R_{D21}} \cdot (R_{TR} + R_{D21}) + R_{TR} \right]} \\
& \frac{-R_{TR}}{L_{M2} \cdot \left[\frac{R_{D22}}{R_{D21}} \cdot (R_{TR} + R_{D21}) + R_{TR} \right]} + \frac{1}{L_{M2}} & \frac{-R_{TR} \cdot (R_{D21} + R_{D22})}{L_{M2} \cdot R_{D21} \left[\frac{R_{D22}}{R_{D21}} \cdot (R_{TR} + R_{D21}) + R_{TR} \right]} \\
& \frac{R_{TR}}{C_{11} \cdot R_{D21} \cdot \left[\frac{R_{D22}}{R_{D21}} \cdot (R_{TR} + R_{D21}) + R_{TR} \right]} & \frac{R_{TR} \cdot (R_{D21} + R_{D22})}{C_{11} \cdot R_{D21}^2 \left[\frac{R_{D22}}{R_{D21}} \cdot (R_{TR} + R_{D21}) + R_{TR} \right]} + \\
& & - \frac{1}{R_{D21} \cdot C_{11}} \\
& \frac{-(R_{TR} + R_{D21})}{C_{12} \cdot R_{D21} \cdot \left[\frac{R_{D22}}{R_{D21}} \cdot (R_{TR} + R_{D21}) + R_{TR} \right]} & \frac{-(R_{TR} + R_{D21}) \cdot (R_{D21} + R_{D22})}{C_{12} \cdot R_{D21}^2 \left[\frac{R_{D22}}{R_{D21}} \cdot (R_{TR} + R_{D21}) + R_{TR} \right]} + \\
& & + \frac{1}{C_{12} \cdot R_{D21}} \\
& \frac{R_{TR} (R_{D21} + R_{D22})}{C_2' \cdot R_{D21} \cdot R_{D22} \left[\frac{R_{D22}}{R_{D21}} \cdot (R_{TR} + R_{D21}) + R_{TR} \right]} + & \frac{R_{TR} (R_{D21} + R_{D22})^2}{C_2' \cdot R_{D21}^2 \cdot R_{D22} \left[\frac{R_{D22}}{R_{D21}} \cdot (R_{TR} + R_{D21}) + R_{TR} \right]} + \\
& - \frac{1}{C_2' \cdot R_{D22}} & - \left[\frac{1}{C_2' \cdot R_{D21}} + \frac{1}{C_2' \cdot R_{D22}} + \frac{1}{C_2' \cdot R_2'} \right]
\end{aligned}$$

O vetor de saída y é dado pela equação (305) a seguir:

$$y = \begin{bmatrix} i_1 \\ i_{M1} \\ i_{M2} \\ V_{c11} \\ V_{c12} \\ V_2' \\ |V_1| \\ i_{TR} \\ V_{TR} \\ i_{D21} \\ V_{D21} \\ i_{D22} \\ V_{D22} \end{bmatrix} = \begin{bmatrix} 1 & 0 \\ 0 & 1 \\ 0 & 0 \\ 0 & 0 \\ 0 & 0 \\ 0 & 0 \\ R_{D21} & R_{D21} \\ \frac{R_{D21}}{\left[R_{TR} + R_{D21} + \frac{R_{TR} \cdot R_{D21}}{R_{D22}} \right]} & \frac{R_{D21}}{\left[R_{TR} + R_{D21} + \frac{R_{TR} \cdot R_{D21}}{R_{D22}} \right]} \\ \frac{R_{TR} \cdot R_{D21}}{\left[R_{TR} + R_{D21} + \frac{R_{TR} \cdot R_{D21}}{R_{D22}} \right]} & \frac{R_{TR} \cdot R_{D21}}{\left[R_{TR} + R_{D21} + \frac{R_{TR} \cdot R_{D21}}{R_{D22}} \right]} \\ \frac{R_{TR}}{\left[R_{TR} + R_{D21} + \frac{R_{TR} \cdot R_{D21}}{R_{D22}} \right]} & \frac{R_{TR}}{\left[R_{TR} + R_{D21} + \frac{R_{TR} \cdot R_{D21}}{R_{D22}} \right]} \\ \frac{R_{TR} \cdot R_{D21}}{\left[R_{TR} + R_{D21} + \frac{R_{TR} \cdot R_{D21}}{R_{D22}} \right]} & \frac{R_{TR} \cdot R_{D21}}{\left[R_{TR} + R_{D21} + \frac{R_{TR} \cdot R_{D21}}{R_{D22}} \right]} \\ 1 - \frac{(R_{TR} + R_{D21})}{\left[R_{TR} + R_{D21} + \frac{R_{TR} \cdot R_{D21}}{R_{D22}} \right]} & 1 - \frac{(R_{TR} + R_{D21})}{\left[R_{TR} + R_{D21} + \frac{R_{TR} \cdot R_{D21}}{R_{D22}} \right]} \\ R_{D22} - \frac{R_{D22} (R_{TR} + R_{D21})}{\left[R_{TR} + R_{D21} + \frac{R_{TR} \cdot R_{D21}}{R_{D22}} \right]} & R_{D22} - \frac{R_{D22} (R_{TR} + R_{D21})}{\left[R_{TR} + R_{D21} + \frac{R_{TR} \cdot R_{D21}}{R_{D22}} \right]} \end{bmatrix}$$

0

0

1

0

0

0

0

0

0

0

1

0

0

0

 R_{D21}

$$\frac{R_{D21}}{\left[R_{TR} + R_{D21} + \frac{R_{TR} \cdot R_{D21}}{R_{D22}} \right]}$$

1

$$\frac{1}{\left[R_{TR} + R_{D21} + \frac{R_{TR} \cdot R_{D21}}{R_{D22}} \right]}$$

 $R_{TR} \cdot R_{D21}$

$$\frac{R_{TR} \cdot R_{D21}}{\left[R_{TR} + R_{D21} + \frac{R_{TR} \cdot R_{D21}}{R_{D22}} \right]}$$

 R_{TR}

$$\frac{R_{TR}}{\left[R_{TR} + R_{D21} + \frac{R_{TR} \cdot R_{D21}}{R_{D22}} \right]}$$

 R_{TR}

$$\frac{R_{TR}}{\left[R_{TR} + R_{D21} + \frac{R_{TR} \cdot R_{D21}}{R_{D22}} \right]}$$

 R_{TR}

$$\frac{R_{TR}}{R_{D21} \cdot \left[R_{TR} + R_{D21} + \frac{R_{TR} \cdot R_{D21}}{R_{D22}} \right]} - \frac{1}{R_{D21}}$$

 $R_{TR} \cdot R_{D21}$

$$\frac{R_{TR} \cdot R_{D21}}{\left[R_{TR} + R_{D21} + \frac{R_{TR} \cdot R_{D21}}{R_{D22}} \right]}$$

 R_{TR}

$$\frac{R_{TR}}{\left[R_{TR} + R_{D21} + \frac{R_{TR} \cdot R_{D21}}{R_{D22}} \right]} - 1$$

 $(R_{TR} + R_{D21})$

$$1 - \frac{(R_{TR} + R_{D21})}{\left[R_{TR} + R_{D21} + \frac{R_{TR} \cdot R_{D21}}{R_{D22}} \right]}$$

 $(R_{TR} + R_{D21})$

$$\frac{1}{R_{D21}} - \frac{(R_{TR} + R_{D21})}{R_{D21} \left[R_{TR} + R_{D21} + \frac{R_{TR} \cdot R_{D21}}{R_{D22}} \right]}$$

 $R_{D22} (R_{TR} + R_{D21})$

$$R_{D22} - \frac{R_{D22} (R_{TR} + R_{D21})}{\left[R_{TR} + R_{D21} + \frac{R_{TR} \cdot R_{D21}}{R_{D22}} \right]}$$

 $R_{D22} (R_{TR} + R_{D21})$

$$\frac{R_{D22}}{R_{D21}} - \frac{R_{D22} (R_{TR} + R_{D21})}{R_{D21} \left[R_{TR} + R_{D21} + \frac{R_{TR} \cdot R_{D21}}{R_{D22}} \right]}$$

$\begin{array}{c} 0 \\ 0 \\ 0 \\ 0 \\ 1 \\ 0 \\ 0 \end{array}$	$\begin{array}{c} 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 1 \\ 0 \end{array}$
$\frac{1}{\left[\frac{R_{D22}}{R_{D21}} \cdot (R_{TR} + R_{D21}) + R_{TR} \right]}$	$\frac{(R_{D21} + R_{D22})}{R_{D21} \cdot \left[\frac{R_{D22}}{R_{D21}} \cdot (R_{TR} + R_{D21}) + R_{TR} \right]}$
$\frac{R_{TR}}{\left[\frac{R_{D22}}{R_{D21}} \cdot (R_{TR} + R_{D21}) + R_{TR} \right]}$	$\frac{R_{TR} (R_{D21} + R_{D22})}{R_{D21} \cdot \left[\frac{R_{D22}}{R_{D21}} \cdot (R_{TR} + R_{D21}) + R_{TR} \right]}$
$\frac{R_{TR}}{R_{D21} \cdot \left[\frac{R_{D22}}{R_{D21}} \cdot (R_{TR} + R_{D21}) + R_{TR} \right]}$	$\frac{R_{TR} (R_{D21} + R_{D22})}{R_{D21}^2 \cdot \left[\frac{R_{D22}}{R_{D21}} \cdot (R_{TR} + R_{D21}) + R_{TR} \right]} +$
	$- \frac{1}{R_{D21}}$
$\frac{R_{TR}}{\left[\frac{R_{D22}}{R_{D21}} \cdot (R_{TR} + R_{D21}) + R_{TR} \right]}$	$\frac{R_{TR} (R_{D21} + R_{D22})}{R_{D21} \cdot \left[\frac{R_{D22}}{R_{D21}} \cdot (R_{TR} + R_{D21}) + R_{TR} \right]} - 1$
$\frac{-(R_{TR} + R_{D21})}{R_{D21} \cdot \left[\frac{R_{D22}}{R_{D21}} \cdot (R_{TR} + R_{D21}) + R_{TR} \right]}$	$\frac{1}{R_{D21}} - \frac{(R_{TR} + R_{D21}) \cdot (R_{D21} + R_{D22})}{R_{D21}^2 \cdot \left[\frac{R_{D22}}{R_{D21}} \cdot (R_{TR} + R_{D21}) + R_{TR} \right]}$
$\frac{-R_{D22} (R_{TR} + R_{D21})}{R_{D21} \cdot \left[\frac{R_{D22}}{R_{D21}} \cdot (R_{TR} + R_{D21}) + R_{TR} \right]}$	$\frac{R_{D22}}{R_{D21}} - \frac{R_{D22} (R_{TR} + R_{D21}) \cdot (R_{D21} + R_{D22})}{R_{D21}^2 \cdot \left[\frac{R_{D22}}{R_{D21}} \cdot (R_{TR} + R_{D21}) + R_{TR} \right]}$

$$\begin{bmatrix} i_1 \\ i_{M1} \\ i_{M2} \\ V_{C11} \\ V_{C12} \\ V_2' \end{bmatrix} + \begin{bmatrix} 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 1 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \end{bmatrix} \cdot |V_1| \tag{305}$$

ANEXO 4

PROGRAMA PARA DIMENSIONAMENTO DOS COMPONENTES ATIVOS DA FONTE CHAVEADA
COM CONVERSOR SEPIC E MODULAÇÃO POR CORRENTE COM HISTERESE VARIÁVEL

```

$DEBUG
$STORAGE:2
$LARGE
$NOFLOATCALLS
C
C
      DOUBLE PRECISION TI,TF,P,FI,T1,T2,VMX,T,PER,L,HMX,L1,V2
      *,LM,V1,W,IREFI,IAUX1,IAUX2,X,H,AUX1,AUX2,AUX3,ERRO,IMX
      REAL I1(10000),IM(10000),TT(10000),ITEF(10000),IDEF(10000)
      REAL IDMD(10000),ITMD(10000),IIS(10000),IMS(10000)
      INTEGER FR,NCLE,NPT,NCOU,ESC,J,F
      CHARACTER REP*1,NAME*15,NAME1(15)*1
      PARAMETER (PI=3.1415926536)
      EQUIVALENCE(NAME,NAME1(1))
      DATA FR/60/,NCLE/0/
C*****
C*
C*      Entrada dos Parametros Necessarios para o Calculo
C*
C*****
C
      NCOU=6
      WRITE(*,500) 'ENTRADA DOS DADOS NECESSARIOS'
500    FORMAT (21X,A//)
600    FORMAT (1X,A\ )
700    FORMAT (1X,A,I2,A\ )
800    FORMAT (1X,A,I5,A)
900    FORMAT (1X,A,F9.7)
      WRITE(*,600) 'TEMPO INICIAL DE CALCULO ?'
      READ(*,*) TI
      WRITE(*,*)
      WRITE(*,600) 'TEMPO FINAL DE CALCULO ?'
      READ(*,*) TF
      WRITE(*,600) 'PASSO DE CALCULO ?'
      READ(*,*) P
      WRITE(*,600) 'VALOR DE V2 ?'
      READ(*,*) V2
      WRITE(*,600) 'VALOR DE Leq ?'
      READ(*,*) L
      WRITE(*,600) 'VALOR DE Vimax ?'
      READ(*,*) VMX
      WRITE(*,600) 'VALOR DE IImax ?'
      READ(*,*) IMX
      WRITE(*,600) 'VALOR MAXIMO DE HISTERESE ?'
      READ(*,*) HMX
      WRITE(*,600) 'VALOR DE L1 ?'
      READ(*,*) L1
      WRITE(*,600) 'VALOR DE LM ?'
      READ(*,*) LM
C
C*****
C*
C*      CALCULO DAS CURVAS
C*
C*****
      X=2*PI*FR
      H=P
      TT(1)=0.
      I1(1)=0.
      IM(1)=0.

```

```

J=2
T1=HMX*L1/VMX
T=T1
5 IF(T.GT.TF) GO TO 100
W=2*PI*FR
V1=VMX*DABS(DSIN(W*T))
I1(J)=VMX/L1*T1+I1(J-1)
IM(J)=VMX/LM*T1+IM(J-1)
I1S(J)=I1(J)
IMS(J)=IM(J)
C WRITE(*,'(A,I2,A,F10.4)') ' I1(' ,J,' ) =' , I1S(J)
C WRITE(*,'(A,I2,A,F10.4)') ' IM(' ,J,' ) =' , IMS(J)
10 T=T+H
IAUX1=-V2/L1*(T-TT(J-1)-T1)+I1(J)
IAUX2=-V2/LM*(T-TT(J-1)-T1)+IM(J)
IREFI=(IMX-HMX)*DABS(DSIN(W*T))
IF (IAUX1.LE.IREFI) THEN
  ERRO=(IAUX1-IREFI)/IREFI
  IF(ERRO.GT.0.001) THEN
    T=T-H
    H=H/2
    GOTO 10
  END IF
  TT(J)=T
  PER=TT(J)-TT(J-1)
  T2=PER-T1
  H=P
  GOTO 20
END IF
20 ITEF(J)=SQRT((1/PER)*(I1(J)+IM(J))*2*T1)
IDEF(J)=SQRT((1/PER)*(I1(J)+IM(J))*2*T2)
ITMD(J)=1/PER*(I1(J)+IM(J))*T1
IDMD(J)=1/PER*(I1(J)+IM(J))*T2
I1(J)=IAUX1
IM(J)=IAUX2
J=J+1
T=T+T1
GOTO 5
100 NPT=J-1
C*****
C*          Gravacao do Arquivo de Pontos          *
C*****
200 WRITE(*,600) 'NOME DO ARQUIVO DE PONTOS [.PLT]'
    READ(*,'(A)') NAME
    LL=LEN(NAME)
    DO 205 LC=LL,1,-1
      IF(NAME1(LC).NE.' ') THEN
        NAME1(LC+1)='.'
        NAME1(LC+2)='P'
        NAME1(LC+3)='L'
        NAME1(LC+4)='T'
        GOTO 206
      END IF
205 CONTINUE
206 LRECL=4*NPT
    OPEN (10,FILE=NAME,ACCESS='DIRECT',STATUS='UNKNOWN',RECL=LRECL,
  *   ERR=210,IOSTAT=IER)
    GOTO 220
210 WRITE(*,*) 'ERRO NA ABERTURA DO ARQUIVO DE PONTOS'
    WRITE(*,*) 'ERRO NUMERO :',IER
    GO TO 200
220 CONTINUE
    WRITE(10,REC=1) NCLE,NCOU,NPT,1,NPT
    WRITE(10,REC=2) (TT(LL),LL=1,NPT)
    WRITE(10,REC=3) (I1S(LL),LL=1,NPT)
    WRITE(10,REC=4) (IMS(LL),LL=1,NPT)
    WRITE(10,REC=5) (ITEF(LL),LL=1,NPT)
    WRITE(10,REC=6) (ITMD(LL),LL=1,NPT)
    WRITE(10,REC=7) (IDEF(LL),LL=1,NPT)
    WRITE(10,REC=8) (IDMD(LL),LL=1,NPT)
    WRITE(*,950) 'ARQUIVO ',NAME,' ESTA GRAVADO'
950 FORMAT (3A)
    STOP
    END

```

ANEXO 5

PROJETO PROCEL - PESQUISA DE POSSE DE ELETRODOMÉSTICOS E DE HÁBITOS
DE CONSUMO (ELETROBRÁS)

Elaborado por
Eletrobrás

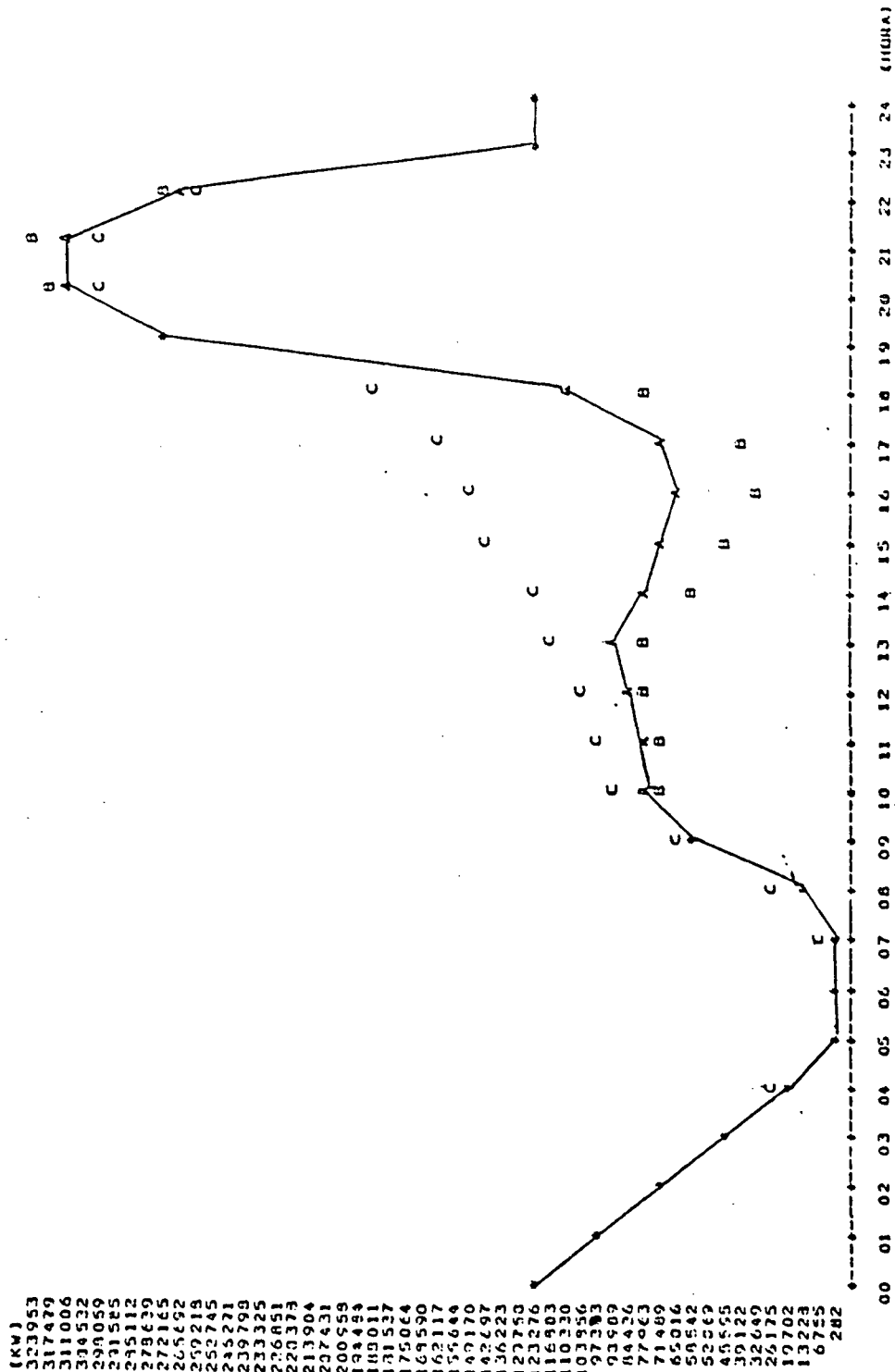
PROJETO PROCEL 5-2-3 - PESQUISA DE POSSE DE ELETRODOMÉSTICOS E DE HÁBITOS DE CONSUMO
8-3 - POSSE DE ELETRODOMÉSTICOS ASSOCIADOS AO USO PARA LAZER
8-3-1 - GRAU DE DIFUSÃO DE ELETRODOMÉSTICOS ASSOCIADOS AO USO PARA LAZER
POR REGIÃO E BRASIL
(RESPOSTAS MÚLTIPLAS)

ELETRODOMÉSTICOS ASSOCIADOS AO USO PARA LAZER	R E G I A O										ACOSTO/88	
	NORTE		NORDESTE		SUDESTE		SUL		CENTRO-OESTE		TOTAL DO BRASIL	
	ABSOLUTO	X	ABSOLUTO	X	ABSOLUTO	X	ABSOLUTO	X	ABSOLUTO	X	ABSOLUTO	X
TELEVISÃO	54912	81.7	316691	75.2	1012077	91.5	339011	89.7	1097089	86.2	12332005	87.3
RADIO ELÉTRICO	271156	40.3	1456934	34.6	4739946	42.8	1394860	36.8	352555	27.7	8215491	39.1
RADIO-RELOGIO	70148	10.4	335560	7.9	3773471	34.1	1131921	29.8	231251	18.1	5542351	26.4
APARELHO DE SOM	312739	46.5	1760208	41.8	5523208	49.9	1681940	44.4	580909	46.2	9867004	47.0
BRINQUEDO ELÉTRICO	4053	0.6	11067	0.2	151259	1.3	32006	0.8	9203	0.7	207590	0.9
BOMBA DE AQUÁRIO	4266	0.6	18348	0.4	329693	2.9	25914	0.6	16633	1.3	394056	1.8
MICROCOMPUTADOR	3496	0.5	14712	0.3	139678	1.2	32604	0.8	11081	0.8	201571	0.9
PROJETOR SLIDES/FILMES	3687	0.5	10353	0.2	100825	0.9	17816	0.4	3211	0.2	136092	0.6
VIDEOGAME	3468	5.1	138717	3.2	1160373	10.4	322690	8.5	90938	7.7	1755406	8.3
VIDEOCASSETE	35463	8.2	143215	3.4	1485679	13.4	262651	6.9	98194	7.7	2025222	9.6
CASE	671855		4210385		11051630		3786263		1272430		20992571	

5.3 CURVA REGIÃO SUL - TELEVISÃO

CURVAS DE CARGA			
TÍPICA DA SEMANA	SEGUNDA A SEXTA	SABADO A DOMINGO	
IDENTIFICAÇÃO DA CURVA	A	B	C
FATOR DE CARGA (X)	33,06	30,10	40,75
CONSUMO DIÁRIO (KWH)	2515975	2346356	2539773

OBSERVAÇÃO: QUANDO HOUVER COINCIDÊNCIA ENTRE PONTOS DA CURVA
NUM MESMO HORARIO SERA UTILIZADO UM * (ASTERISCO)
NO LUGAR DAS LETRAS COINCIDENTES



Considerando-se que o hábito de consumo dos equipamentos: televisores, aparelhos de som, micro-computador e vídeo-cassete, possam ser relacionados por suas potências típicas e percentagem de posse, onde da Pesquisa constante neste anexo tem-se que:

	CARGA TÍPICA KWh/diário	CARGA TÍPICA KWh/diário
EQUIPAMENTO	Brasil	Região Sul
Televisores	13.230.144	2.515.975

Considerando-se uma potência típica para os demais componentes conforme a seguir:

EQUIPAMENTO	POTÊNCIA TÍPICA (W)
Aparelho de som	80
Microcomputador	250
Vídeo-cassete	38

Pode-se através dos dados percentuais de posse destes equipamentos estimar as seguintes cargas típicas em KWh diária.

	CARGA TÍPICA KWh/diário	CARGA TÍPICA KWh/diário
EQUIPAMENTO	Brasil	Região Sul
Aparelho de som	8.903.450	1.556.707
Microcomputador	60.620	11.220
Vídeo-cassete	3.988.106	516.688

Assim, a carga típica total diária, estimada, para estes quatro equipamentos em estudo é de:

CARGA TÍPICA KWh/diário	Brasil	Região Sul
	18.172.320	4.600.590

Considerando-se um fator de potência típico de 0,65 para estes equipamentos tem-se que, a potência aparente estimada exigida é de:

CARGA TÍPICA KVA/diário	Brasil	Região Sul
	27.957.415	7.077.831

Portanto, os equipamentos de distribuição e geração devem manipular uma potência reativa estimada de:

KVar/diário	Brasil	Região Sul
	9.785.095	2.477.241

Exige-se assim, bancos de capacitores e compensadores síncronos (máquinas síncronas) para consumir estes reativos, encarecendo o sistema, aumentando os equipamentos de distribuição e geração, que devem manipular uma potência muito maior do que a que seria necessário para fator de potência unitário.